



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학박사 학위논문

**DC-DC 컨버터의 수동 필터
저감을 위한 능동 출력 필터의
제어 전략 및 구조**

**Active Output Filter with
a Novel Control Strategy and a Structure for
Passive Filter Reduction of DC-DC Converter**

2016 년 2 월

서울대학교 대학원

전기 · 컴퓨터공학부

최 규 식

DC-DC 컨버터의 수동 필터 저감을 위한 능동 출력 필터의 제어 전략 및 구조

지도 교수 조 보 형

이 논문을 공학박사 학위논문으로 제출함
2015 년 12 월

서울대학교 대학원
전기·컴퓨터공학부
최 규 식

최규식의 공학박사 학위논문을 인준함
2015 년 12 월

위 원 장 _____ 설 승 기 _____ (인)

부위원장 _____ 조 보 형 _____ (인)

위 원 _____ 문 승 일 _____ (인)

위 원 _____ 박 중 후 _____ (인)

위 원 _____ 윤 재 중 _____ (인)

초 록

본 연구에서는 새로운 제어 전략과 구조의 능동 출력 필터를 제시하고 이를 통해 기존의 DC-DC 컨버터가 가지는 한계를 극복한다. 기존 DC-DC 컨버터에서 수동 필터는 출력 전압 규제를 만족하기 위한 최소값 이상으로 설계된다. 스위칭 주파수를 증가시켜 그 최소값을 낮출 수 있으나 스위칭 주파수에 비례해 증가하는 스위칭 손실로 인해 제한된다. 이러한 제약을 극복하기 위해 본 연구에서는 컨버터의 출력단에 병렬로 연결된 능동 출력 필터를 통해 상시적으로 메인 컨버터의 스위칭 리플 전류를 상쇄하고 부하 변동 시에는 메인 컨버터보다 빠르게 응답을 하도록 하여 메인 컨버터의 수동 필터의 역할을 대신하는 방식을 제안한다. 능동 출력 필터는 저압-저전력으로 구동하므로 메인 컨버터와 달리 큰 전력 손실 없이 고속 스위칭이 가능하며 이를 통해 능동 출력 필터는 높은 제어 대역폭 확보가 가능하다. 기존의 능동 출력 필터를 활용한 연구들은 이러한 높은 제어 대역폭을 활용하지 못하였으나 본 연구에서는 새로운 제어 전략을 통해 이를 가능하도록 한다. 또한, 전류 센서나 복잡한 제어 방식 없이 일반적인 전압 제어만으로 구현할 수 있도록 하여 가격도 저감할 수 있도록 하였다. 능동 출력 필터의 제어 대역폭이 충분히 높지 않아도 스위칭 리플 상쇄가 가능하도록 시비율 피드포워드 기법을 제안하였으며 회로 설계의 용이함과 가격 저감을 위한 해법도 제시하였다. 이를 통해 스위칭 전압 리플 저감과 부하 변동 시 전압 변동 폭 저감을 모두 구현하여 기존의 수동 필터의 역할을 실질적으로 대체한다.

또한, 제안하는 방식을 다중 출력 컨버터로 확장하여 기존의 다권선 변압기를 이용한 다중 출력 컨버터가 가지는 한계를 극복한다. 다권선

변압기를 이용한 다중 출력 컨버터는 가격, 부피 등에서 이점이 있으나 각각의 출력 전압을 정밀하게 제어하지 못하는 문제가 있다. 이를 해결하기 위한 기존의 기법들은 효율과 가격 등의 문제를 가지고 있어 최근 확산되는 디지털 기기용 전력 변환 컨버터에 요구되는 고성능 전압 제어, 고효율, 소형화, 가격 저감이라는 목표에 부합하지 못하고 있다. 이에, 제안하는 능동 출력 필터를 통해 다권선 변압기의 교차 제어로 인한 오차 성분만을 보정하여 작은 손실로 각각의 출력을 정밀하게 제어한다. 또한, 오차 보정을 위한 단자 간 전류를 분석하여 출력 전압의 기준치 변경을 통해 제안하는 방식의 효율을 더 증가시킬 수 있음을 확인한다. 제안하는 시스템의 안정성 확보를 위해 소신호 분석을 진행하고 이를 기반으로 안정적이고 빠른 전압 제어를 설계한다. 제안한 방식을 이용한 다중 출력 시스템에서 복잡해지는 제어기 설계 문제를 해결하기 위해 시스템을 근사화하는 방식을 제안하고 검증하였으며 이를 통해 설계 및 확장을 용이하게 한다.

주요어 : 능동 출력 필터, 전압 리플, 부하 응답, 수동 소자 저감, 효율.

학 번 : 2007-23056

목 차

초 록.....	i
기호 및 약어.....	xii
제 1 장 서론.....	1
1.1 연구의 배경.....	1
1.2 연구의 목적 및 범위.....	20
1.3 논문의 구성.....	23
제 2 장 능동 출력 필터를 이용한 DC-DC 컨버터.....	25
2.1 기존의 능동 출력 필터.....	25
2.2 제안하는 능동 출력 필터.....	29
2.2.1 구조 및 동작 원리.....	29
2.2.2 시비율 피드포워드.....	34
2.3 제안하는 다중 출력 컨버터.....	40
2.3.1 교차 제어로 인한 전압 오차 보정을 위한 단자 간 전류 제어.....	40
2.3.2 능동 출력 필터를 이용한 단자 간 전류 제어.....	42
제 3 장 컨버터 설계 및 효율 분석.....	46
3.1 컨버터 설계.....	46
3.1.1 토폴로지 선정.....	49
3.1.2 능동 소자 선정.....	52
3.1.3 수동 필터 설계.....	53
3.1.4 수동 소자 선정.....	65

3.1.5 수동 소자의 부피	71
3.2 단자 간 전류를 고려한 설계	73
3.2.1 단자 간 전류 분석	73
3.2.2 기준 전압 조정 기법	76
3.3 효율 분석	78
제 4 장 소신호 분석 및 제어기 설계	84
4.1 시스템 근사화를 통한 소신호 모델	84
4.1.1 단일 출력	85
4.1.2 다중 출력	93
4.2 제어기 설계 및 근사화 분석의 검증	96
4.2.1 단일 출력	97
4.2.2 이중 출력	103
제 5 장 실험 결과	110
5.1 정상 상태 측정 결과	110
5.2 부하 변동 측정 결과	114
5.3 효율 측정 결과	117
5.3.1 단일 출력	117
5.3.2 이중 출력	119
제 6 장 결론 및 향후 과제	124
6.1 결론	124
6.1.1 새로운 제어 전략	125
6.1.2 시비율 피드포워드	125

6.1.3 다권선 변압기의 교차 제어 오차 보정.....	126
6.1.4 능동 출력 필터를 이용한 교차 제어 오차 보정.....	126
6.1.5 설계 가이드 제시.....	127
6.1.6 안정성 분석.....	127
6.2 향후 과제.....	129
6.2.1 Hold-Up 캐패시터의 대체.....	129
6.2.2 적용 토폴로지 확장.....	132
6.2.3 경부하 효율 향상.....	133
참고문헌.....	134
부 록.....	150
Abstract.....	175

표 목차

표 1.1 데스크톱 PC용 전원을 위한 전원 규제 예시	2
표 1.2 전력 변환 컨버터 설계 목표 만족을 위한 요소 비교.....	4
표 1.3 출력 전압 성능을 위한 기존 연구	5
표 3.1 설계 조건.....	47
표 3.2 선정된 능동 소자와 그 주요 특성.....	52
표 3.3 인덕터 설계 결과.....	65
표 3.4 캐패시터 설계 결과.....	67
표 3.5 수동 필터 소자 부피	71
표 3.6 MOSFET 소자 특성.....	78
표 3.7 Diode 소자 특성	79
표 3.8 인덕터 코어 특성.....	79
표 3.9 기생 성분 특성.....	79
표 5.1 하드웨어 실험의 전압 규제.....	110

그림 목차

그림 1.1 인덕터 전류 기울기 변동 기법.....	7
그림 1.2 보조 전류 공급 회로를 이용한 부하 응답 개선 기법, (a) 구조 및 주요 전류 개념도, (b) 보조 전원 방식, (c) 입력 전원 방식.....	9
그림 1.3 수동 리플 필터.....	10
그림 1.4 능동 리플 필터.....	10
그림 1.5 능동 출력 필터를 이용한 리플 저감 기법.....	11
그림 1.6 다권선 변압기를 이용한 일반형 다중 출력 컨버터의 구성 및 제 어 전략.....	12
그림 1.7 일반형 다중 출력 컨버터의 부하 변동 주요 파형.....	14
그림 1.8 직렬형 방식의 구조 및 제어 전략.....	15
그림 1.9 SSPR 방식의 구조 및 주요 동작 파형, (a) SSPR 방식의 동작 구성, (b) SSPR 방식의 주요 동작 파형.....	16
그림 1.10 대역 통과 필터를 이용한 다중 출력 컨버터 구조 및 제어 전략..	19
그림 2.1 능동 출력 필터(AOF: Active Output Filter)를 이용한 기존 방식의 제 어 구조도, (a) 부하 응답 개선, (b) 리플 필터.....	26
그림 2.2 병렬형 능동 전력 필터(Shunt Active Power Filter).....	27
그림 2.3 병렬형 저주파 리플 필터.....	27
그림 2.4 포워드 컨버터와 벡 컨버터를 이용하여 구성한 제안하는 시스템 의 하드웨어 구조.....	29
그림 2.5 제안하는 능동 출력 필터의 제어 전략 구조도.....	29
그림 2.6 제안하는 능동 출력 필터의 주요 파형, (a) 정상 상태에서의 인덕 터 전류, (b) 정상 상태에서 캐패시터 전류 비교, (c) 부하 변동 조건에서 주	

요 전압 및 전류 파형.....	31
그림 2.7 컨버터의 전력 흐름, (a) 직렬형 DC-DC 컨버터 방식, (b) 제안하는 능동 출력 필터.....	32
그림 2.8 변압기의 누설 인덕터를 포함한 포워드 컨버터.....	36
그림 2.9 시비율 피드 포워드를 포함한 제안하는 시스템, (a) 제어 구조도, (b) 회로 구성.....	37
그림 2.10 OP-Amp 감산기.....	39
그림 2.11 단자 간 전류를 이용한 다중 출력 컨버터(이중 출력 예시), (a) 전력 흐름, (b) 구조 및 제어 전략.....	41
그림 2.12 제안하는 방식의 다중 출력 하드웨어 구조도.....	42
그림 2.13 제안하는 능동 출력 필터가 적용된 이중 출력 컨버터의 간략화 된 주요 파형, (a) 출력단 1에 대한 주요 파형, (b) 출력단 2에 대한 주요 파 형, (c) 출력단 1에 대한 능동 출력 필터 전류 파형, (d) 출력단 1에 대한 출 력 캐패시터 전류 파형.....	44
그림 2.14 제안하는 방식의 다중 출력 제어 전략 구조도.....	45
그림 3.1 제안한 방식의 실험 검증을 위한 하드웨어 회로 구성.....	50
그림 3.2 정규화된 인덕턴스와 메인 컨버터의 스위칭 주파수에 따른 최소 AP.....	55
그림 3.3 메인 컨버터의 스위칭 주파수(F_{sf})와 메인 컨버터 필터 인덕턴스 (L_F)에 따른 보조 컨버터 인덕터의 AP_{min} 비교, (a) 제안하는 방식 (단일 출 력, $I_{A_{max}}=0$), (b) 제안하는 방식 (다중 출력, $I_{A_{max}}=0.5I_{O_{max}}$), (c) 직렬 DC-DC 컨버터 방식.....	57
그림 3.4 제안한 방식에서 메인 컨버터의 스위칭 주파수(F_{sf})와 메인 컨버 터 출력 인덕터 인덕턴스(L_F)에 따른 전체 정규화된 AP.....	58

그림 3.5 스위칭 리플 규제를 만족하는 최소 출력 캐패시턴스 비교.....	62
그림 3.6 제안한 방식에서 세라믹 캐패시터 사용 시 필요한 출력.....	66
그림 3.7 일반형 파워드 컨버터에서 세라믹 캐패시터 사용 시 필요한 출력 캐패시턴스.....	67
그림 3.8 C_A 로 인가되는 전류, (a) i_{CA1} , (b), i_{CA2} , (c) i_{CA} , (d) i_{CA} (worst case).	69
그림 3.9 SMD 형 인덕터 예시 (Vishay).	72
그림 3.10 수동 소자 부피 비교.....	72
그림 3.11 단자 간 전류를 발생시키는 기생 성분을 포함한 구조도.....	73
그림 3.12 변압기 권선 및 부하 전류에 따른 전류 비교.....	74
그림 3.13 출력 전류에 따른 전류 전류 (I_{BP} : 단자 간 전류).....	75
그림 3.14 출력 전압과 부하 전류에 따른 단자 간 전류.....	76
그림 3.15 부하 전류 및 스위칭 주파수에 따른 파워드 전력 변환 회로의 효 율.....	80
그림 3.16 제안한 방식(AOF)과의 효율 비교 분석 결과, (a) 50 kHz 일반형 다 중 출력 파워드(F_50), (b) 150 kHz 일반형 다중 출력 파워드(F_150), (c) 직렬형 DC-DC 컨버터 방식(PR).	82
그림 4.1 제안하는 능동 출력 필터의 구조.....	85
그림 4.2 메인 컨버터를 근사화한 시스템.....	85
그림 4.3 근사화된 능동 출력 필터의 소신호 모델을 위한 구성 (단일 출 력), (a) 일반적인 경우, (b) $L_F \gg L_A$ 인 경우.....	86
그림 4.4 $L_F \gg L_A$ 를 만족하지 못하는 경우의 근사화 방법에 따른 제어 루프 보드 선도 예시 (T_{VO} : 비근사화, T_{VO_appx} : 그림 4.3(a) 방법, T_{VO_appxB} : 그림 4.3(b) 방법.....	87
그림 4.5 근사화된 능동 출력 필터의 소신호 블록도.....	88

그림 4.6 근사화된 메인 컨버터의 제어를 위한 구성.....	90
그림 4.7 $f_{cA} > f_{cF}$ 를 만족하지 못하는 경우의 T_{vA} 예시.	91
그림 4.8 근사화된 메인 컨버터의 소신호 블록도.	91
그림 4.9 근사화된 능동 출력 필터의 소신호 모델을 위한 구성.....	93
그림 4.10 근사화된 메인 컨버터의 소신호 모델을 위한 구성 (다중 출력).	94
그림 4.11 근사화된 메인 컨버터의 소신호 블록도.....	95
그림 4.12 소신호 분석 결과를 이용한 v_o 제어 루프 이득 (T_{vO} : 일반 소신 호 분석 결과, T_{vO_appx} : 근사화된 소신호 분석 결과).	98
그림 4.13 PSIM의 AC sweep을 이용한 T_{vO}	98
그림 4.14 일반 소신호 분석에서 주요 전달 특성의 보드 선도.....	99
그림 4.15 소신호 분석 결과를 이용한 v_A 제어 루프 이득 (T_{vA} : 일반 소신 호 분석 결과, T_{vA_appx} : 근사화된 소신호 분석 결과).	101
그림 4.16 PSIM의 AC sweep 기능을 이용한 T_{vA}	102
그림 4.17 일반 소신호 분석을 통한 전압 제어 루프(T_{vO1})의 보드 선도...104	
그림 4.18 일반 소신호 분석을 통한 전압 제어 루프(T_{vO2})의 보드 선도...105	
그림 4.19 근사화 기법을 적용한 소신호 분석을 통한 전압 제어 루프 (T_{vO1_appx}) 보드 선도.....	106
그림 4.20 근사화 기법을 적용한 소신호 분석을 통한 전압 제어 루프 (T_{vO2_appx}) 보드 선도.....	106
그림 4.21 PSIM의 AC sweep을 이용한 출력 전압 제어 루프 보드 선도, (a) T_{vO1} , (b) T_{vO2}	107
그림 4.22 일반 소신호 분석을 통한 전압 제어 루프(T_{vA2})의 보드 선도..108	
그림 4.23 근사화 기법을 적용한 소신호 분석을 통한 전압 제어 루프	

(T_{vA_appx2}) 보드 선도.....	109
그림 4.24 PSIM AC sweep을 이용한 v_A 제어 루프 보드 선도.....	109
그림 5.1 시비율 피드 포워드 기법을 적용한 단일 출력 정상 상태에서.....	111
그림 5.2 시비율 피드포워드 기법을 적용하지 않은 단일 출력 정상.....	112
그림 5.3 이중 출력 구성의 5 V 출력의 정상 상태 주요 파형.....	113
그림 5.4 이중 출력 구성의 12 V 출력의 정상 상태 주요 파형.....	113
그림 5.5 5 V 출력단의 6 A 부하 감소시 5 V 출력단 주요 파형.....	114
그림 5.6 12 V 출력단의 12 A 부하 감소시 12 V 출력단 주요 파형.....	115
그림 5.7 5 V 출력단의 6 A 부하 감소시 주요 파형.....	116
그림 5.8 12 V 출력단의 12 A 부하 감소시 주요 파형.....	116
그림 5.9 출력 전력에 따른 효율 비교 (CF 50 kHz: 50 kHz 스위칭의 일반형 포 워드, AOF: 제안한 방식, CF 150 kHz: 150 kHz 스위칭의 일반형 포워드, PR: 직 렬형 방식).....	117
그림 5.10 출력 전력에 따른 효율 비교 (AOF vs. F_50kHz), (a) 효율,.....	120
그림 5.11 부하에 따른 단자 간 전류 I_{A1}	121
그림 5.12 출력에 따른 효율 비교 (AOF vs. F_150kHz), (a) 효율, (b) 효율 차이 (AOF - F_150kHz).....	122
그림 5.13 출력에 따른 효율 비교 (AOF vs. PR), (a) 효율, (b) 효율 차이(AOF - PR).....	123
그림 6.1 계통 연계형 컨버터의 구조.....	129
그림 6.2 능동 출력 필터의 C_A 의 Hold-Up 캐패시터로서의 활용 가능성 실험, (a) C_{hold} : 1 μ F, (b) C_{hold} : 100 μ F.	130

기호 및 약어

AOF	능동 출력 필터 방식 (Active Output Filter)
AP	Area Product
CF	일반형 포워드 컨버터 방식 (Conventional Forward)
PR	직렬형 DC-DC 컨버터 방식 (Post Regulator)
AP_{AOF_min}	능동 출력 필터 인덕터의 최소 AP[m ⁴]
AP_{F_min}	포워드 컨버터 필터 인덕터의 최소 AP[m ⁴]
AP_{PR_min}	직렬 DC-DC 컨버터 인덕터의 최소 AP[m ⁴]
C_A	능동 출력 필터 캐패시터 [F]
C_O	출력 캐패시터 [F]
$C_{O_sw_AOF_min}$	스위칭 리플 규제를 만족하는 능동 출력 필터의 최소 C_O [F]
$C_{O_sw_CF_min}$	스위칭 리플 규제를 만족하는 일반형 포워드 컨버터의 최소 C_O [F]
$C_{O_Tr_AOF_min}$	부하 변동 시 전압 변동 폭 규제를 만족하는 능동 출력 필터의 최소 C_O [F]
$C_{O_Tr_CF_min}$	부하 변동 시 전압 변동 폭 규제를 만족하는 능동 출력 필터의 최소 C_O [F]
C_{PR}	직렬형 DC-DC 컨버터 구성 시 메인 포워드 컨버터의 출력 캐패시터 (직렬 DC-DC 컨버터의 입력 캐패시터) [F]
d_A	능동 출력 필터 스위치의 시비율

D_A	d_A 의 DC 성분
\hat{d}_A	d_A 의 소신호 성분
D_{A_ON}	메인 파워드 컨버터의 스위치 ON 상태 일 때 i_A 가 i_{LF} 를 추종하기 위한 능동 출력 필터의 시비율
D_{A_OFF}	메인 파워드 컨버터의 스위치 OFF 상태 일 때 i_A 가 i_{LF} 를 추종하기 위한 능동 출력 필터의 시비율
d_F	포워드 컨버터 스위치의 시비율
D_F	d_F 의 DC 성분
\hat{d}_F	d_F 의 소신호 성분
f_{CA}	능동 출력 필터의 제어 대역폭 [Hz]
f_{CF}	포워드 컨버터의 제어 대역폭 [Hz]
f_{Cr}	시스템의 제어 대역폭을 증가시켜도 부하 변동 시 출력 전압 변동 폭이 더 이상 감소하지 않는 지점에서의 주파수 [Hz]
F_{sA}	능동 출력 필터의 스위칭 주파수 [Hz]
F_{sF}	포워드 컨버터의 스위칭 주파수 [Hz]
F_{sPR}	직렬 DC-DC 컨버터의 스위칭 주파수 [Hz]
i_A	능동 출력 필터 인덕터의 전류 [A]
I_A	i_A 의 DC 성분 [A]
\hat{i}_A	i_A 의 소신호 성분 [A]
I_{BP}	단자 간 전류 (Bypass current), $=I_A \cdot D_A$ [A]
i_{CA}	C_A 로 인가되는 전류 [A]

i_{CO}	C_o 로 인가되는 전류 [A]
i_{LF}	포워드 컨버터 인덕터 전류 [A]
I_{LF}	i_{LF} 의 DC 성분 [A]
\hat{i}_{LF}	i_{LF} 의 소신호 성분 [A]
I_{LF_pk}	포워드 컨버터 인덕터 전류의 첨두치 [A]
I_{LF_pkpk}	포워드 컨버터 인덕터 전류의 첨두치 진폭 [A]
I_O	출력 전류 [A]
ΔI_O	부하 전류 변동 폭 [A]
i_{OF}	분리 모델에서 메인 포워드 컨버터의 출력 전류 [A]
\hat{i}_{OF}	i_{OF} 의 소신호 성분 [A]
I_{sw_rate}	능동 소자의 전류 정격 [A]
K_{AP}	AP 상수
K_{FF_DA}	시비율 피드포워드 이득
L	인덕터 [H]
L_A	능동 출력 필터 인덕터 [H]
L_F	포워드 컨버터 출력 필터 인덕터 [H]
L_{PR}	직렬 DC-DC 컨버터의 출력 필터 인덕터 [H]
N_P	변압기 1차단 권선수
N_S	변압기 2차단 권선수
P_A	능동 출력 필터의 실질적 전력 변환 크기 [W]
R_{CA}	C_A 의 기생 저항 [Ω]
R_{CO}	C_o 의 기생 저항 [Ω]
v_A	능동 출력 필터의 캐패시터 전압 [V]

V_A	v_A 의 DC 성분 [V]
\hat{v}_A	v_A 의 소신호 성분 [V]
$\Delta V_{A_Tr_max}$	부하 변동 시 v_A 변동 폭 규제 [V]
V_{IN}	입력 전압 [V]
v_O	출력 전압 [V]
V_O	v_O 의 DC 성분 [V]
\hat{v}_O	v_O 의 소신호 성분 [V]
$\Delta V_{O_sw_max}$	출력 전압의 스위칭 리플 규제 [V]
$\Delta V_{O_Tr_max}$	부하 변동 시 출력 전압의 변동 폭 규제 [V]

제 1 장 서론

1.1 연구의 배경

DC-DC 전력 변환 컨버터는 일반적으로 다음과 같은 목표들을 가지고 설계된다. 첫째로, 출력 전압 성능의 수준이다. DC-DC 전력 변환 컨버터는 부하 기기의 정상 동작을 위해 요구되는 출력 전압에 대한 규제를 만족하는 성능을 가져야 한다. 둘째로, 전력 변환의 효율이다. 높은 전력 변환 효율은 그 자체로 에너지 저감이라는 이점이 있고, 방열 설계가 용이해져서 부피, 가격 측면에서 이점이 생기기 때문이다. 셋째로, 전력 변환기의 부피를 고려해야 한다. 일부 응용 분야를 제외하면 전력 변환 컨버터의 부피는 부하 기기에 맞게 제한되기 때문이다. 마지막으로 전력 변환 컨버터의 가격을 고려해야 한다. 전력 변환 기술의 상향 평준화로 인해 가격 경쟁력이 더욱 중요시되고 있기 때문이다.

이러한 전력 변환 컨버터의 설계 목표는 최근 확산되고 있는 디지털 기기로 인해 새로운 국면을 맞이하고 있다. 디지털 기기용 전력 컨버터의 설계는 출력 전압 제어 성능, 효율, 부피, 가격의 네 가지 목표를 모두 고려해야 하며, 각각의 목표치가 기존의 부하들에 비해 매우 고도화되어 있다는 특징이 있기 때문이다. 이러한 특징을 자세히 설명하면 다음과 같다.

우선 출력 전압 제어 성능의 고도화이다. 디지털 기기는 부하가 크고 빠르게 변동함에도 불구하고 오히려 기존 아날로그 기기에 비해 더 높은

표 1.1 데스크톱 PC용 전원을 위한 전원 규제 예시

출력	규제 범위	리플 및 노이즈	부하 변동 (최대)
+12V1DC	$\pm 5\%$	120 [mV]	40%
+12V2DC	$\pm 5\%$	120 [mV]	60%
+5VDC	$\pm 5\%$	50 [mV]	30%
+3.3VDC	$\pm 5\%$	50 [mV]	30%
-12VDC	$\pm 10\%$	120 [mV]	0.1 A
+5VSB	$\pm 5\%$	50 [mV]	0.5 A

수준으로 정교하고 안정적인 전원을 요구한다는 특징이 있다. 디지털 부하는 정보처리 순간에 비연속적인 부하의 변동이 발생하는데 이 과정에서 매우 빠르고 큰 부하 변동이 발생하게 된다. 또한, 디지털 정보인 ‘1’과 ‘0’을 전압의 크기로 구분하는 방식으로 인해 아날로그 부하에 비해 정상 동작을 위한 전압 폭이 좁으며, 전압 리플 및 노이즈에 민감하여 정밀한 전원을 요구한다. 디지털 부하용 전력 변환 장치가 갖춰야 할 출력 전압 제어 성능을 대표적인 디지털 부하인 데스크톱 PC용 전원을 예로 들면 표 1.1과 같다 [1]. 정상 동작을 위한 전압 허용 범위가 정격 전압의 $\pm 5\%$ 이내로 좁으며 스위칭 리플 및 노이즈의 경우 정격 전압의 약 1%의 전압 변동을 요구하고 있다. 부하 변동은 최대 $1\text{A}/\mu\text{s}$ 의 변동 속도로 정격 부하의 30~60% 만큼 변동하며 모든 부하 조건에서 위의 조건을 만족하여야 한다.

다음으로 전력 변환 컨버터의 효율 목표치의 고도화이다. IT 기술의

발전에 따른 디지털 기기의 성능 향상과 방대한 양의 정보 처리로 인해 디지털 기기의 전력 소모도 매우 증가하였다. 그 예로 아마존 社, 구글 社 등의 기업이 운영하는 데이터 센터에서 사용하는 전력이 연간 약 1천억 kWh로 전 세계 전력 사용량의 약 1.3%에 해당하고 있으며, 현재 전 세계에 약 10억대 이상 사용되고 있는 것으로 조사된 PC의 전력 사용량이 미국 내에서만 연간 약 300억 kWh 이상에 달하고 있다고 보고되었다 [2-7]. 이러한 과도한 에너지 사용으로 인한 환경 문제는 지속적으로 제기되어왔으며 디지털 기기용 전력 변환 장치의 고효율화가 요구되고 있다. 이로 인해 기존의 효율 규제가 80 PLUS® 인증 등을 통한 자율적인 효율 향상을 유도해 그쳤다면 최근에는 전력 변환 효율에 대한 강제성을 띤 규제가 생겨나고 있다 [8, 9].

또한, 디지털 기기의 특성상 시장 경쟁력을 갖추기 위하여 디자인, 휴대성 등 외적인 요인도 중요시되고 있어 전력 변환 컨버터 또한 점차 소형화, 경량화를 요구받고 있다. 그리고 전력 변환 컨버터의 가격을 낮추기 위한 연구는 전력용 반도체 소자 기술의 발전으로 인하여 전력용 반도체 소자의 성능이 향상되고 가격이 하락함에 따라 필터 인덕터 및 캐패시터와 같은 수동 소자를 저감시키는 것이 전력 변환 컨버터의 부피와 가격을 저감하는 핵심 방안으로 떠오르고 있다.

그러나 이러한 고도화된 목표들을 만족하게 하기 위한 요소들은 서로 상충적 관계에 있으며, 이로 인해 목표 달성에 어려움이 있다. 출력 전압 제어 성능은 스위칭 주파수가 높을수록 유리하고, 전력 변환 효율은 스위칭 손실, 도통 손실 등이 작을수록, 부피는 인덕터, 캐패시터와 같은

표 1.2 전력 변환 컨버터 설계 목표 만족을 위한 요소 비교

		스위칭 주파수	출력 인덕터	출력 캐패시터	고성능 소자
성능	전압 변동폭	↑	↓	↑	↑
	전압 리플	↑	↑	↑	↑
효율		↓	↓	↓	↑
부피 및 무게		↓	↓	↓	↑
가격		↓	↓	↓	↓

수동 소자가 작고 발열이 적을수록, 가격은 수동 소자를 줄이고 단순한 제어를 사용하며 고가의 소자를 사용하지 않을수록 유리하다. 이러한 상충적인 관계를 표 1.2에 정리하였다. 이러한 상충 관계를 타개하기 위해 다음과 같이 많은 연구가 진행되었다. 부하 변동 시 전압 변동 폭은 일반적인 제어 방식인 선형 제어를 적용한 경우 제어 대역폭과 출력 캐패시터에 의해 결정되고, 스위칭 전압 리플은 스위칭 주파수와 출력 인덕터 및 캐패시터에 의해 결정된다. 통상적으로 컨버터의 제어 대역폭이 스위칭 주파수의 최대 약 1/10 내외로 제한되므로 기존의 방식을 사용하면서 수동 소자를 줄이기 위해서는 빠른 스위칭 주파수가 필수적이라 할 수 있다 [10-15]. 그러나 스위칭 주파수에 비례해서 전력 손실이 증가하기 때문에 목표 효율을 달성하기 위해서는 스위칭 주파수가 제한되게 되고 이로 인해 수동 소자 축소에도 한계가 있게 된다. 이러한 스위칭 손실 문제는 대부분의 디지털 기기가 계통 전원을 입력으로 하는 고전압-저전류 입력, 저전압-고전류 출력이라는 구조이기 때문에 더 부각된다. 계통 품질을 위한 규제 (IEC 61000-3-2) 등으로 인해 능동 역률

표 1.3 출력 전압 성능을 위한 기존 연구

부하 변동 대응		스위칭 리플 저감	
고급 제어 기법	보조 회로 기법	수동 리플 필터	능동 리플 필터
<ul style="list-style-type: none"> · V^2 제어 기법 · 비선형 제어 기법 · Deadbeat 제어 기법 · Sliding 모드 제어 기법 · 부하 전류 피드포워드 기법 	<ul style="list-style-type: none"> · 보조 전류 공급 회로 기법 · 인덕터 전류 기울기 조정 기법 	<ul style="list-style-type: none"> · 스위칭 주파수 공진 필터 	<ul style="list-style-type: none"> · 리플 전류 손실형 · 리플 전류 상쇄형 · Cuk 컨버터형

보상 장치(PFC, Power factor correction)를 이용하는 경우 계통 입력을 약 380~400 VDC로 정류 후 절연형 컨버터를 이용하여 표 1.1과 같은 전압을 출력하게 되는데 이로 인해 변압기 1차단은 고전압-저전류, 2차단은 저전압-고전류의 형태를 가지게 된다. 이러한 경우 1차단은 스위칭 손실이 주요해지고 2차단은 도통 손실이 주요해진다 [16, 17]. 즉, 2차단의 효율을 고려하였을 때는 더 높은 스위칭 주파수 선정이 가능함에도 1차단 스위칭 손실을 고려하여 낮은 스위칭 주파수를 선택할 수 밖에 없게 되고 결과적으로 전압 규제를 맞추기 위한 출력 필터가 커져야 하는 문제가 발생하게 되는 것이다. 이에 대응하는 해법으로서 스위칭 손실을 줄여 고속 스위칭이 가능한 소프트 스위칭 기법 등이 연구되었으나 제어 소자의 가격이 상승하고, 경부하 동작에 취약하여 조건에 따라서는 하드

스위칭 방식에 비해 더 큰 전력 손실이 발생하기도 하므로 적용에 한계가 있다. 특히 최근 많이 사용되는 LLC 컨버터 등의 공진형 컨버터는 출력단 전류가 정류된 정현파이기 때문에 증가하는 침두치 및 RMS(Root Mean Square) 전류로 인해 저압-고전류 부하에는 적절하지 않을 수 있다. 따라서 이러한 높은 수준의 출력 전압 성능을 만족하면서 수동 소자를 줄이기 위한 다양한 연구가 진행됐으며 이를 표 1.3에 정리하였다.

출력 전압 성능에 대한 기존의 연구는 부하 변동에 대한 빠른 응답과 스위칭 전압 리플에 대한 연구로 나눌 수 있다. 또한, 빠른 부하 변동 응답 특성에 대한 연구는 제어 기법에 대한 연구와 보조 회로를 통한 연구로 다시 나눌 수 있다. 제어 기법에 대한 연구로는 V^2 제어 [18-20], 비선형 제어 [21-31], Deadbeat 제어 [32], Sliding 모드 제어 [33-35], 부하 전류 피드포워드 기법 [36-41] 등이 있다. V^2 제어, 비선형 제어, Deadbeat 제어 및 Sliding 모드 제어 기법은 동일한 하드웨어 조건에서 선형 제어의 제어 대역폭 한계를 극복할 수 있다는 장점이 있다. 또, 부하 전류 피드포워드 기법의 경우 부하 변동에 대한 응답을 안정적으로 빠르게 할 수 있다는 장점이 있어 많이 사용되었다. 부하 전류 측정을 위한 전류 센서의 가격 측면의 부담을 해결하기 위해 부하 전류 정보를 전류 센서 없이 예측하는 센서리스 기법들도 많이 연구되었다. 그럼에도 불구하고 이러한 제어를 통한 부하 응답 특성 개선에 대한 연구는 메인 컨버터의 필터 인덕터 전류의 기울기 이상의 응답을 보일 수 없다는 분명한 한계가 있다. 빠른 부하 응답을 위해 필터 인덕터 전류의 기울기를 높이려면 필터 인덕터의 인덕턴스를 줄여야 하는데 그럴 경우 스위칭 리플은 오히려

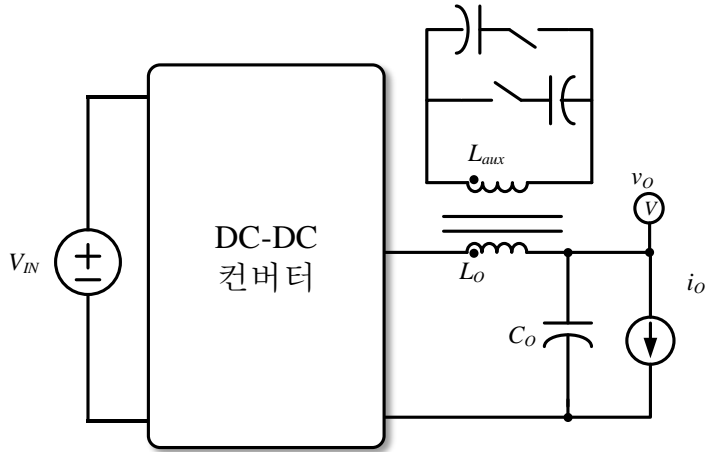
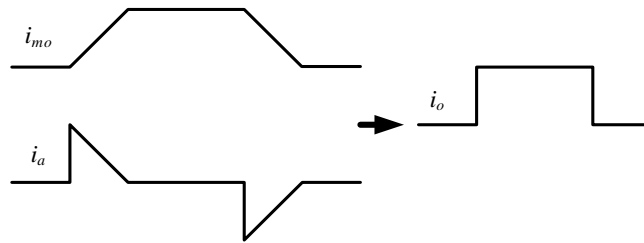
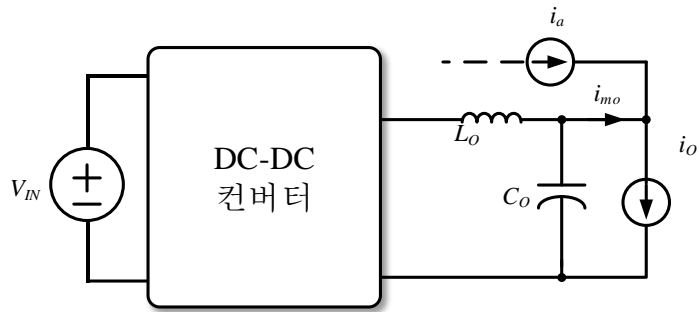


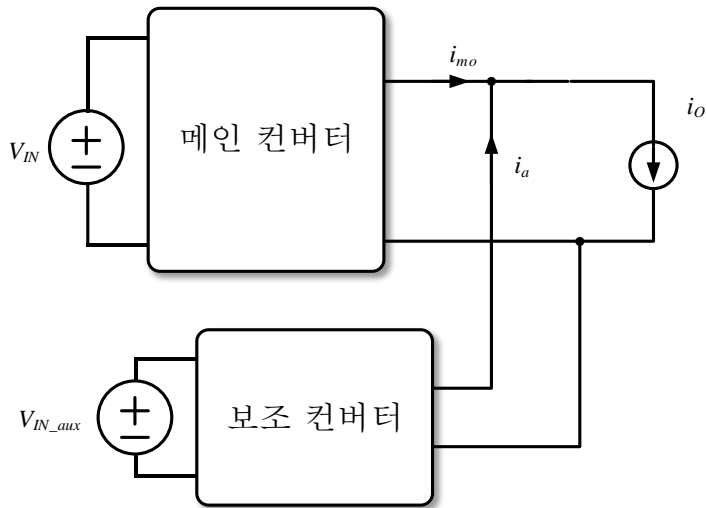
그림 1.1 인덕터 전류 기울기 변동 기법.

늘어나기 때문에 이러한 한계가 발생하게 된다.

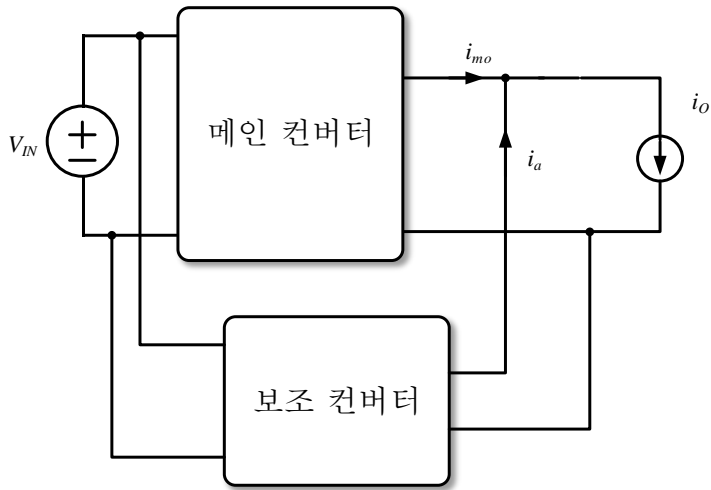
메인 컨버터의 필터 인덕터 전류 기울기의 한계를 극복하는 방법으로 보조 회로를 추가하는 방법들이 제시되었는데 그림 1.1과 같이 coupled 인덕터를 이용하여 메인 컨버터의 필터 인덕터 전류의 기울기를 변화시키는 방법 [42-44]과 그림 1.2와 같이 보조 전류 공급 회로를 이용하여 부하 변동 시 전류 부족분을 인가하는 기법 [45-62] 등이 있다. 보조 전류 공급 회로의 경우 그림 1.2(b)와 같이 보조 전원을 이용한 방식과 그림 1.2(c)와 같이 메인 컨버터의 입력 전원을 이용한 방식 등이 있다. 이들 보조 회로 기법은 메인 컨버터의 전류 기울기 한계를 극복할 수 있으며 부하 변동 시에만 동작하게 되므로 전력 손실이 적다는 장점이 있다. 그러나 전류 기울기 변동 기법은 coupled 인덕터 설계가 복잡하다는 문제가 있고 [63-66] 보조 전류 공급 회로 방식은 추가적인 입력 전원이



(a)



(b)



(c)

그림 1.2 보조 전류 공급 회로를 이용한 부하 응답 개선 기법,

(a) 구조 및 주요 전류 개념도, (b) 보조 전원 방식, (c) 입력 전원 방식.

필요하거나, 입력 전원단을 그대로 사용하여 효율 최적 설계가 어렵다는 문제가 있다. 그 중 그림 1.2(b)와 같은 구성에 보조 전원을 독립된 캐패시터를 이용하여 구현한 연구가 있으나 [59] 독립 캐패시터의 전압 제어에 대한 안정성 분석이 되어 있지 않아 전류 제어와 복잡한 비선형 전압 제어를 통해 구현되었고 이로 인해 전류 센서들과 디지털 제어기가 필요하다는 문제가 있다. 또한, 앞의 연구들은 부하 응답 특성만을 개선할 수 있을 뿐 스위칭 전압 리플을 저감 시키는 기능을 하지 못한다는 한계가 있다.

스위칭 리플 저감을 위한 연구는 수동 리플 필터 기법[67-70]과 능동 리플 필터 기법[71-82]이 대표적이다. 수동 리플 필터는 그림 1.3과 같이

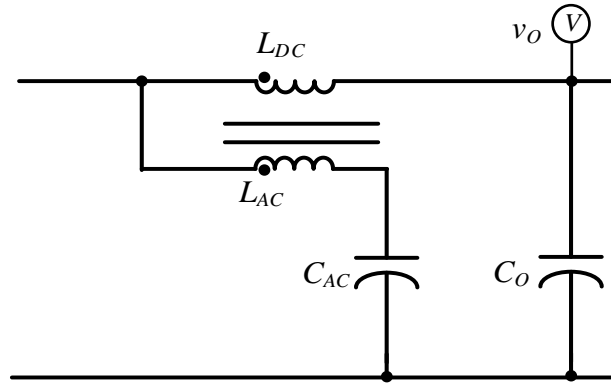


그림 1.3 수동 리플 필터.

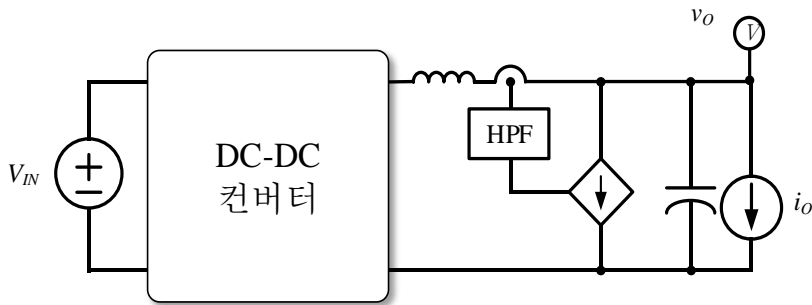


그림 1.4 능동 리플 필터.

coupled 인덕터와 추가 캐패시터를 통해 스위칭 주파수에 공진점을 가지는 LC 공진 회로를 구성하여 일반적인 LC 필터에 비해 효과적으로 스위칭 리플을 감쇄시키는 방법이다. 그러나 이러한 방법은 앞서 언급한 coupled 인덕터가 가지는 문제와 더불어 소자에 오차가 있어 스위칭 주파수와 LC 공진 회로의 공진 주파수가 다른 경우 성능이 크게 저하된다는 문제가 있다. 이에 그림 1.4와 같이 출력 전류 리플을 검출하여 이를 제거하는 능동 리플 필터 기법이 제안되었다. 이 방식은 메인 컨버터의 리플 전류 성분을 저항성 부하를 통해 제거하므로 리플 전류가 커질 경우 손실

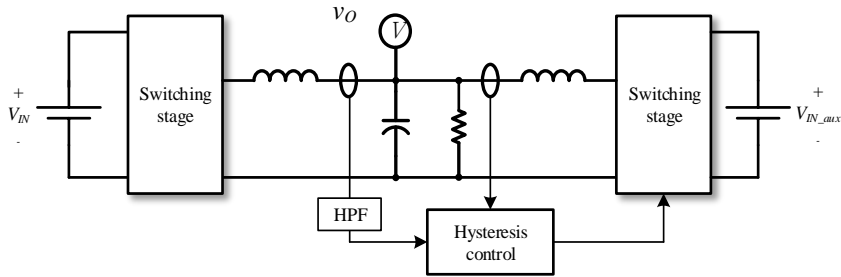


그림 1.5 능동 출력 필터를 이용한 리플 저감 기법.

문제가 발생한다.

그림 1.5와 같이 능동 출력 필터 회로를 이용하여 리플 전류를 상쇄하는 방식도 제안되었다. 이 방식은 기존 능동 리플 필터와 달리 전류 리플이 회생하기 때문에 전류 리플이 큰 경우에도 효율적 이점이 있다. 그러나 이러한 방식을 적용한 기존의 연구는 메인 컨버터의 인덕터 전류와 능동 출력 필터의 인덕터 전류를 검출하고 이에 대한 전류 제어를 통해 구현하였다는 한계가 있다. 또한, 능동 출력 필터 회로의 입력 전압을 위한 보조 전원(V_{IN_aux})이 필요하다는 문제가 있다.

Cúk 컨버터의 자성 소자의 구성을 달리해서 전류 리플을 상쇄하는 방법들[83-85]도 연구되었으나 컨버터의 토폴로지 선정에 제약이 있고 복잡한 자성 소자 구성으로 인해 구현에 어려움이 있다. 그리고 무엇보다 이러한 기존의 리플 저감 기법 연구들은 부하 변동에 대한 대응책이 되지 못하므로 부하 응답 특성 개선과 전압 리플 저감을 동시에 구현할 수 있는 새로운 접근이 필요하다.

디지털 기기의 또 다른 중요한 특징으로, 디지털 기기는 여러 전압

수준의 전원을 요구한다는 특징이 있다. 앞서 표 1.1에서 나와 있듯 데스크톱 PC용 전원은 3.3 V, 5 V, 12 V 등의 전압을 출력하게 된다. 12 V의 경우 HDD, ODD, Fan 등의 모터 구동 전원과 VRM(Voltage Regulator Module)의 입력 전원 등으로 사용되며 5 V는 PCI/AGP cards, USB devices, SSD 등에, 3.3 V 전원은 RAM, Chipsets, PCI/AGP cards 등에 사용된다. 이렇게 하나의 시스템 내에서 다양한 전압의 전원을 요구하는 경우 다권선 변압기의 교차 제어(Cross regulation)를 이용한 다중 출력 컨버터를 많이 사용하고 있다. 이는 하나의 스위칭 단 구성으로 여러 전압 생성이 가능하여 스위치 추가가 필요 없고, 이로 인해 수백 W 이하 시스템에 대해서 가격, 부피 등의 측면에서 이점이 있기 때문이다 [86, 87]. 다권선 변압기를 이용한 다중 출력 컨버터의 구조를 다음 그림 1.6에 나타내었다. 이러한 일반형 다중 출력 컨버터의 제어 전략은 하나의 출력 전압(v_{o1})만 검출하여 피드백 제어를 하고 나머지 출력 전압(v_{o2} 등)은 다권선

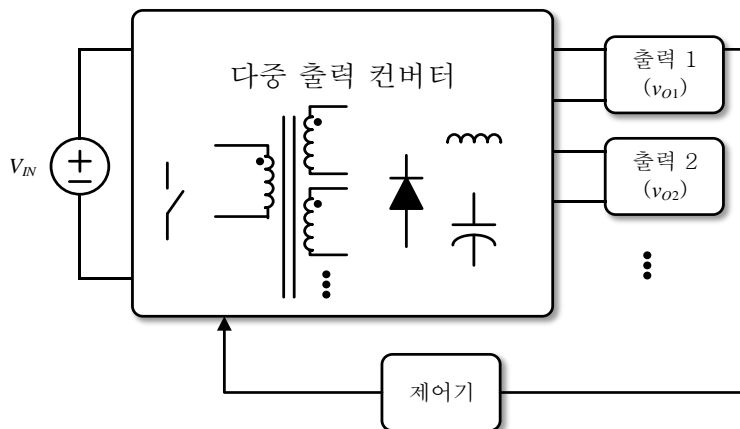


그림 1.6 다권선 변압기를 이용한 일반형 다중 출력 컨버터의 구성 및 제어 전략.

변압기의 교차 제어를 통해 결정되도록 하는 것이다. 이러한 방식은 구조가 간단하여 저렴하고 구성이 쉽다는 이점이 있다. 그러나 전압 제어에 대한 자유도(degree of freedom)가 증가하지 않기 때문에 모든 출력 전압을 정밀하게 제어할 수 없으며 다음과 같은 문제들이 발생한다. 첫째로, 부하 변동 시 빠른 응답을 기대할 수 없다. 피드백 제어가 되고 있는 출력을 제외하면 출력 전압이 개루프 상태이므로 부하 변동 시 출력 전압이 허용 범위 내에 있기 위해서는 큰 출력 캐패시터를 사용할 수밖에 없다. 둘째로, 정상 상태에서의 전압이 규제 폭을 벗어 날 수 있다는 문제가 있다. 개루프 상태의 출력 전압은 각종 기생 저항 성분 및 다이오드의 전압 강하에 의해 부하에 따라 변동하며 변압기의 권선수의 오차, 누설 인덕터 등에 의해 유동적으로 결정되기 때문이다. 정상 상태 오차를 줄이기 위해 전체 출력 전압의 평균 오차를 제어하는 가중치 제어 기법들도 제안되었으나 [88-90] 이러한 방식을 적용하여도 제어 자유도가 증가하는 것은 아니기 때문에 실질적으로 각각의 출력을 정밀하게 제어하지 못한다는 한계가 있다.

그림 1.7은 모의실험을 통한 일반형 다중 출력 컨버터에서 출력 1의 부하 변동 시의 주요 파형이다. 피드백 제어가 되는 출력 전압은 부하 응답이 가능하지만 다른 출력은 사실상 개루프 상태이기 때문에 부하 변동 시 출력 전압이 크게 흔들리는 것을 확인할 수 있다. 따라서 교차 제어만을 이용한 다권선 변압기 다중 출력 컨버터는 정밀한 전원을

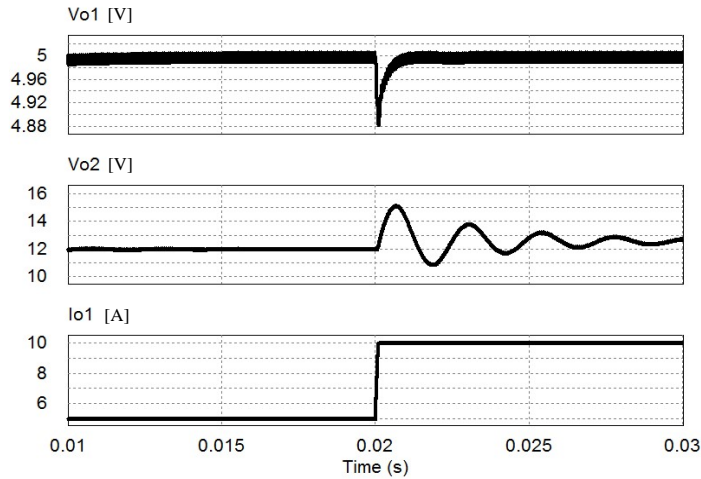


그림 1.7 일반형 다중 출력 컨버터의 부하 변동 주요 파형.

요구하는 디지털 부하에 적합하지 않아 이러한 부분을 개선하여 각각의 출력이 독립적으로 제어 가능한 방식을 주로 사용하고 있다.

각각의 출력 전압을 정밀하게 제어하기 위한 연구는 다양하게 진행됐으며 다음 두 가지의 방식이 많이 적용되고 있다. 하나는 다중 출력 변압기의 출력에 직렬로 보조 컨버터를 추가하는 방법이다 [86, 87, 91]. 정밀한 전압 제어가 필요한 경우에 다음 그림 1.8과 같이 메인 컨버터의 출력에 DC-DC 보조 컨버터를 직렬로 구성하는 방법을 사용할 수 있다. 보조 컨버터로는 선형 전압 조정기(Linear Regulator) 혹은 벅 컨버터가 일반적이다 [87, 91]. 선형 전압 조정기는 BJT나 FET의 선형 영역(Linear region)을 이용하여 전압을 제어하는 방식으로 가격의 이점은 있으나 입력과 출력 전압의 차이만큼 전력 손실이 발생하므로 1 A 이하의

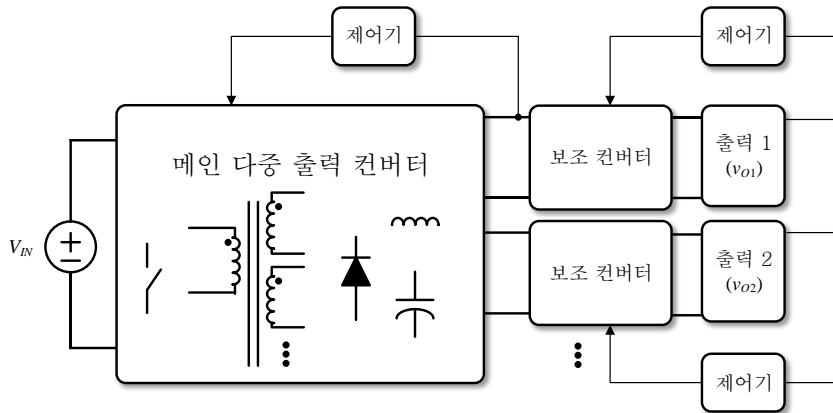
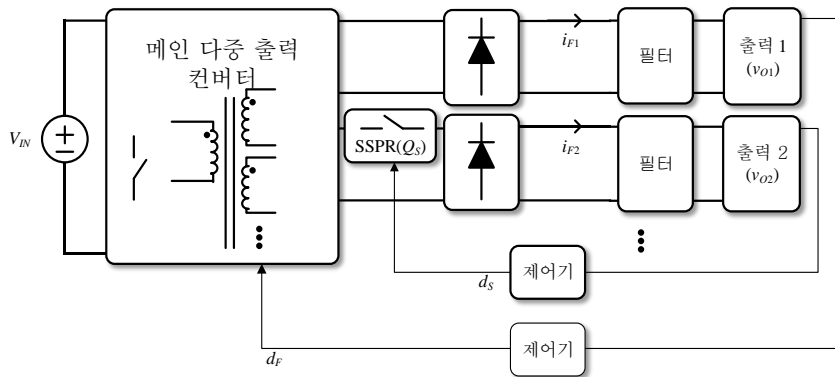


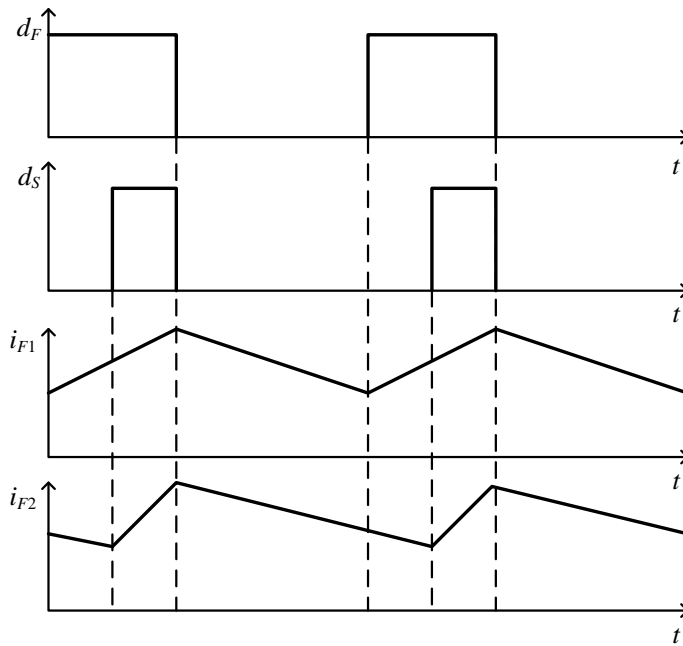
그림 1.8 직렬형 방식의 구조 및 제어 전략.

작은 부하에 적합하고 그 이상의 경우에는 벅 컨버터를 주로 사용한다. 따라서 PC 등 디지털 부하에는 벅 컨버터가 적절하다고 볼 수 있다. 이 방식은 저압 DC-DC 컨버터의 특성상 스위칭 손실 비중이 작아 빠른 스위칭을 통해 스위칭 리플을 줄일 수 있고 높은 제어 대역폭을 가질 수 있어 빠른 응답 특성을 가지는 장점이 있다. 따라서 디지털 부하가 요구하는 부하 변동 시 전압 범위 규제와 전압 리플 규제를 쉽게 만족할 수 있다. 이러한 시스템은 두 개의 독립된 컨버터의 연결이므로 각각의 입력 임피던스와 출력 임피던스만을 고려하면 되기 때문에 제어기 설계가 용이하다는 이점도 있다. 그러나 직렬 구조의 특성상 메인 컨버터의 전력 변환 효율에 보조 컨버터의 효율이 곱해진 형태로 최종 효율이 정해지므로 부하가 커질수록 효율이 급격히 하락하게 된다는 단점이 있다.

다른 방법으로는 변압기 2차단에 하나의 스위치를 추가하여 1차단 전압이 출력단 필터 인덕터의 입력에 반영되는 시비율을 조절하는 방법인



(a)



(b)

그림 1.9 SSPR 방식의 구조 및 주요 동작 파형,
(a) SSPR 방식의 동작 구성, (b) SSPR 방식의 주요 동작 파형.

SSPR (Synchronous-Switch Post Regulator)을 이용한 방식이 있다 [86, 91-97]. SSPR 방식을 적용한 다중 출력 컨버터와 그 주요 동작 파형을 그림 1.9에 나타내었다. 다권선 변압기를 이용한 교차 제어의 한계는 컨버터 스위치의 시비율이 다권선 변압기의 모든 출력에 동일하게 적용되기 때문에 발생한다. 따라서 SSPR 방식은 이를 극복하기 위해 변압기 2차단에 스위치(Q_s)를 추가하여 입력 전압 V_M 이 반영되는 시비율을 조절한다. 메인 컨버터의 스위치가 ON인 상태에서 Q_s 를 미리 끄거나 나중에 켜므로써 1차단 전압이 2차단에 반영되는 시비율을 조절할 수 있게 된다. 그림 1.9(b)는 메인 컨버터의 스위치보다 지연된 스위치 ON 방식을 적용한 동작 예이다. 그러나 이 방식은 교차 제어의 한계 중 정상 상태 전압 오차 문제는 해결할 수 있으나 추가되는 스위치가 메인 컨버터와 동일한 주파수로 동작하므로 앞서 언급한 메인 컨버터의 스위칭 주파수에 의한 한계(큰 스위칭 리플 및 낮은 제어 대역폭)가 여전히 존재한다. 또한, SSPR을 위한 스위치가 전체 부하를 감당하게 되기 때문에 부하가 커질수록 전류의 제공에 비례하는 도통 손실의 증가로 전체 효율이 떨어지게 된다. 더욱이 SSPR을 적용한 출력단의 최대 시비율이 메인 컨버터의 시비율로 제한되기 때문에 부하 변동을 고려할 경우 정상 상태에서의 시비율을 더 낮게 설계해야 하고 이로 인해 효율 저하, 높은 내압 소자가 요구되는 등의 문제가 있다. 특히 포워드 컨버터와 같은 토폴로지의 경우 자화 인덕터 전류의 리셋을 위해 일반적으로 시비율이 0.5 이하로 제한되기 때문에 설계에 어려움이 있다.

이러한 기존 SSPR 방식의 효율 문제를 극복하고자 변압기 2차단에

스위치 대신 Mag amp를 이용하여 SSPR과 유사한 동작을 하는 방식도 제안되었으나 [98-100] 기존 SSPR와 마찬가지로 메인 컨버터의 스위칭 주파수로 동작이 제한된다는 한계가 있고 경부하 동작에 제약이 있으며 가격이 비싸다는 단점이 있다.

기존의 PWM(Pulse Width Modulation) 방식이 가지는 한계를 극복하기 위해 일반적인 고정 스위칭 주파수 PWM 방식 외의 스위칭 기법을 통해 제어 자유도를 증가시켜 교차 제어로 인한 전압 오차를 없애고 각각의 출력을 정밀하게 제어할 수 있는 기법들도 제안되었다. 이들 기법은 CCM(Continuous Conduction Mode) 조건과 DCM(Discrete Conduction Mode) 조건에서 출력 전압을 결정하는 요소가 다른 것을 이용하여 PWM과 FM(Frequency Modulation)을 통해 구현하거나 [101], 포워드-플라이백 컨버터의 리셋 회로를 이용하거나 [102], PWM과 PD(Phase Delay)를 이용 [103-105], PWM, FM 및 PD를 모두 적용 [106] 하는 등의 방식을 통해 추가적인 스위칭 소자를 최소화하며 각각의 출력에 대해 독립적인 제어를 구현하였다. 그러나 이들 방식은 제어기와 변압기 설계가 어려우며 출력 전압의 개수가 2개 혹은 최대 3개로 제한된다는 한계와 추가적인 능동 소자가 요구되기도 하는 등의 문제가 있다. 이러한 방식 외에 공진형 컨버터를 이용한 기법들도 있는데 [107-111] 그 중 변압기 2차단에 대역 통과 필터(Band-pass filter)들을 이용하여 스위칭 단을 통해 발생시키는 주파수 성분을 선택적으로 통과시켜 다중 출력 컨버터의 출력 전압을 모두 정밀하게 제어하는 방식도 제안되었다(그림 1.10) [110, 111]. 이 방식은 기존의 공진형 컨버터와 같이 소프트 스위칭이 가능해 고속 스위칭을

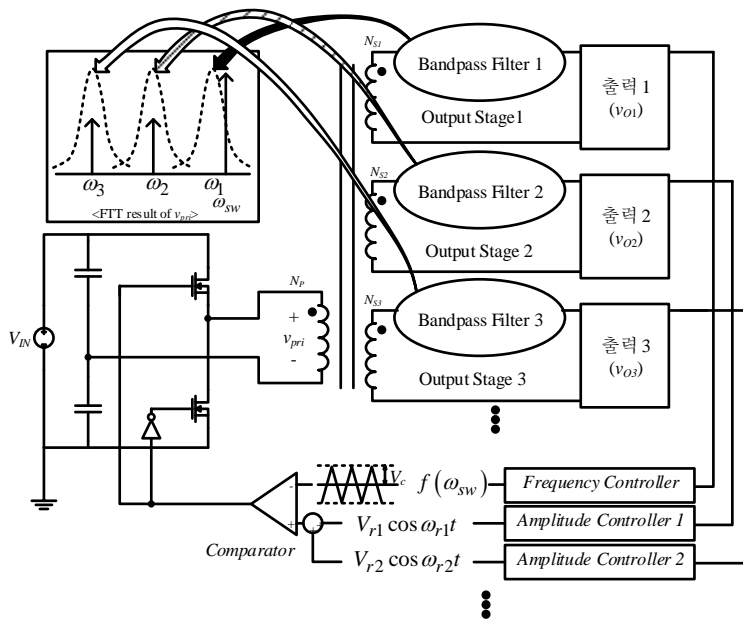


그림 1.10 대역 통과 필터를 이용한 다중 출력 컨버터 구조 및 제어 전략.

통한 수동 필터를 저감할 수 있으면서도 출력의 개수를 3개 이상으로 확장할 수 있다는 장점이 있다. 그러나 이 방식은 다른 공진형 컨버터들과 마찬가지로 수동 소자의 오차에 민감하며 안정성 분석이 어렵고 경부하 동작에 제약이 있다는 한계가 있다.

1.2 연구의 목적 및 범위

본 논문에서는 능동 출력 필터를 이용하여 정밀 제어가 가능한 새로운 전력 변환 컨버터를 제안한다. 제안한 방식은 능동 소자를 추가하여 수동 소자를 대체, 혹은 축소하는 기술로서 능동 출력 필터와 새로운 제어 전략을 통해 수동 출력 필터의 두 가지 기능인 출력 전압 리플 저감과 부하 변동 시 출력 전압 변동 폭 축소를 모두 기능하도록 한다. 또한, 제안하는 방식을 확장하여 다중 출력 컨버터에 적용하여 기존의 다중 출력 컨버터가 가지는 출력 전압 성능과 효율 문제를 해결한다. 제안하는 방식이 기존 방식 대비 이점을 가질 수 있도록 다음의 조건을 만족하도록 한다.

첫째, 디지털 부하의 전압 규제인 부하 변동 시 전압 변동 폭 규제 및 스위칭 전압 리플 규제를 모두 만족시켜야 한다. 일반적으로 수동 출력 필터의 인덕터는 스위칭 리플 저감, 캐패시터는 스위칭 리플 저감 및 부하 변동 시 전압 변동 폭 저감의 역할을 하고 있다. 따라서 제안한 방식이 기존의 수동 필터를 대체, 축소하기 위해서는 위의 두 가지 목적을 모두 달성해야 한다.

둘째, 기존 방식들보다 효율이 유사하거나 더 높아야 한다. 일반적인 전력 변환 기법에서도 스위칭 주파수를 높이는 방법으로 수동 필터를 저감할 수 있는데 이러한 방식에 비해 효율적인 이점이 있어야 하며 직렬형 방식에 비해서도 효율적인 이점을 가져야 한다. 제안하는 능동 출력 필터 구성은 다중 출력에 대해서는 능동 출력 필터 간에 교환되는

전력의 크기에 따라 효율 우위가 사라질 수 있다. 따라서 이러한 조건을 분석하고 설계 가이드를 제시한다.

셋째, 안정성이 보장되어야 한다. 능동 출력 필터를 이용한 기존의 연구들은 안정성 분석 부재 등의 이유로 복잡한 비선형적인 제어를 이용하거나 추가적인 입력 전원을 요구하는 등의 한계를 보이고 있다. 이에 새로운 제어 전략을 제시하고 소신호 분석을 통한 안정성 확보를 통해 수동 필터의 두 가지 기능을 복잡한 제어나 추가 전원 없이 동시에 가능하도록 한다. 특히, 저압 및 낮은 전력 용량 조건으로 능동 출력 필터는 고속 스위칭이 가능하고 이를 기반으로 넓은 제어 대역폭 확보가 가능하므로, 이러한 장점을 활용하여 수동 필터를 줄일 수 있는 적절한 제어기 설계 가이드를 제시한다.

제안하는 능동 출력 필터 방식은 메인 컨버터의 스위칭 전류 리플 성분과 교차 제어에 의한 전력 전달 오차 성분만을 감당하므로 전력 손실이 적고 수동 소자의 크기를 줄일 수 있다. 또한, 넓은 제어 대역폭 확보가 가능하므로 빠른 부하 응답 특성을 확보할 수 있어 출력 캐패시터의 크기를 줄일 수 있다. 이러한 특징을 활용하기 위해 능동 출력 필터가 출력 전압을 제어하고 메인 컨버터는 능동 출력 필터 전압원의 전압을 제어하는 제어 전략을 제안한다. 이로 인해 발생하는 메인 컨버터의 제어와 능동 출력 필터의 제어 간의 재귀적 관계(Recursive)를 분석하여 일반적인 선형 전압 제어기만으로도 안정적이고 빠른 제어가 가능하도록 한다. 제안하는 방식은 일반적인 소신호 분석 모델에 기반을 둘 경우 출력을 확장할수록 분석과 제어기 설계가 어려워진다는 문제가

있으나 시스템 근사화 모델을 통해 이를 극복한다.

제안하는 방식은 데스크톱 PC용 전원을 대상으로 검증한다. 데스크톱 PC는 앞서 설명하였듯 대표적인 디지털 부하이다. 토폴로지는 구성이 단순하고 가격이 저렴하며 수백 W 이하의 부하에서 많이 사용되는 포워드 컨버터를 선정하였다. 포워드 컨버터는 자화 인덕터의 전류를 리셋하는 방식에 따라 다양한 구조가 존재하지만 본 연구에서는 스위치에 가해지는 전압이 입력 전압으로 제한되어 다른 방식들과 비교하여 스위치 스트레스가 낮으며 하나의 스위치에 쇼트가 발생해도 다른 스위치에 의해 안정성이 보장되어 데스크톱 PC용 전원에 많이 사용되는 2-스위치 포워드 컨버터를 대상으로 하였다. 일반적인 포워드 컨버터는 높은 스위칭 손실로 인해 스위칭 주파수를 높이기 어려워 수동 소자를 줄이기 어렵다는 특징이 있으므로 제안하는 방식을 적용하여 수동 소자를 줄였을 때 이점이 극대화된다. 또한, 공진형 컨버터와 달리 출력 필터 인덕터의 전류가 선형적인 전류 기울기를 가져 본 연구에서 제안한 시비율 피드포워드 기법을 적용하여 상대적으로 낮은 능동 출력 필터의 스위칭 주파수로도 전류 리플 상쇄가 가능하다는 장점도 있다. 제안한 방식을 검증하기 위해 380 V 입력, 12 V 및 5 V 출력에 대해 각각 20 A 정격 부하를 가지는 350-W 급 2-스위치 포워드 컨버터를 구성하여 기존 방식들과 비교 분석한다.

1.3 논문의 구성

본 논문은 다음과 같이 구성되어 있다.

2장에서는 능동 출력 필터를 이용한 기존 연구의 구조와 제어 전략에 대해 자세히 분석하여 특징과 한계를 살펴보고 능동 출력 필터를 이용한 새로운 제어 전략을 제시한다. 또한, 제안한 방식의 구현을 용이하게 하는 시비율 피드포워드 기법도 선보인다. 그리고 제안하는 능동 출력 필터를 다중 출력으로 확장하는 방안을 제안하고 그 구성과 동작 원리를 간략화한 주요 파형을 통해 설명한다.

3장에서는 제안한 방식의 컨버터를 구성하기 위한 설계 이슈를 짚어보고 이를 바탕으로 설계 가이드를 제시한다. 제안하는 방식과 기존의 방식 간의 수동 필터의 부피를 비교하여 제안한 방식이 부피를 저감하는데 유리함을 보인다. 또, 다중 출력 컨버터에서 제안하는 방식의 효율이 교차 제어의 오차 보정을 위한 단자 간 전류의 크기에 따라 달라질 수 있으므로 여러 기생 성분을 고려하여 부하에 따른 단자 간 전류를 분석하고 이를 개선할 수 있는 방법도 제시한다. 이러한 설계 기준을 바탕으로 효율 분석을 진행하여 기존의 방식들과 효율을 예측 비교한다.

4장에서는 시스템의 안정성을 보장하고 최적 설계가 가능하도록 제안한 컨버터의 소신호 모델을 보이고 이를 바탕으로 제어기를 설계한다. 단일 출력에 대한 분석 후 다중 출력으로 확장한다.

5장에서는 2~4장을 바탕으로 기존의 방식과 제안하는 방식을 적용한

380 V 입력, 12 V 및 5 V 출력에 대해 각각 20 A 정격 부하를 가지는 350-W

2-스위치 포워드 컨버터의 실험을 통해 제안한 방식을 검증한다.

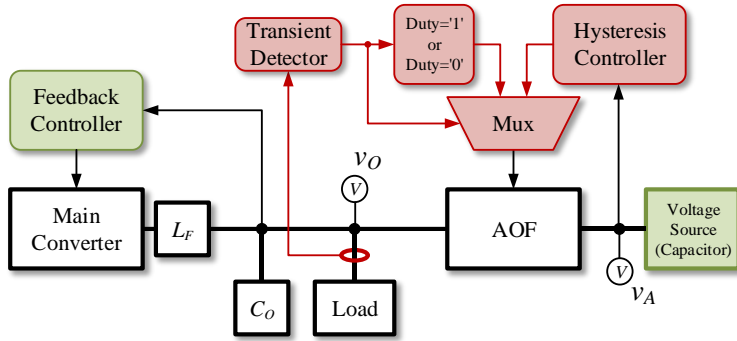
6장에서 본 연구에 대한 결론을 맺고 향후 연구 과제를 정리한다.

제 2 장 능동 출력 필터를 이용한 DC-DC 컨버터

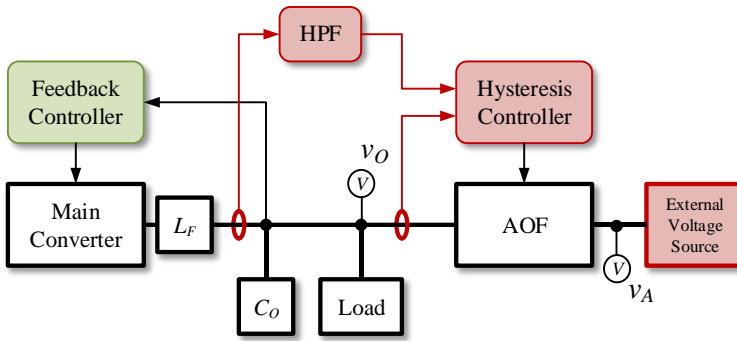
2.1 기존의 능동 출력 필터

본 절에서는 제안하는 능동 출력 필터 제어 전략을 설명하기에 앞서 우선 기존의 능동 출력 필터 구성을 이용한 방법들의 제어 전략 및 구동 원리와 한계에 대해 자세히 비교 분석하였다.

기존의 능동 출력 필터를 이용한 연구는 그림 1.2 및 그림 1.5와 같이 부하 응답 특성 개선과 스위칭 리플 저감에 대해 각각 진행되었다. 이들 기존 방식의 제어 구조도를 그림 2.1에 나타내었다. 부하 응답 특성 개선 방식의 경우 그림 2.1(a)에 나타냈듯 부하 전류의 변동이 있으면 능동 출력 필터의 스위치의 시비율을 '1' 혹은 '0'으로 하여 빠른 부하 응답 특성을 보이게 되며 정상 상태에서는 능동 출력 필터의 전압원으로 사용되는 캐패시터의 전압을 일정 범위 내에 있도록 미리 계산된 고정 시비율과 히스테레시스 제어를 통해 구현하고 있다. 그러나 이러한 기존 연구는 부하 전류 변동 감지를 위한 추가 센서가 필요하고 능동 출력 필터의 전압원에 대한 순시적인 전압 제어 부재로 인해 연속적인 부하 변동 발생 시 정상 동작이 불가능할 수도 있다. 또한, 다중 출력 컨버터에 적용할 경우 교차 제어로 인해 발생하는 오차를 보정 해 줄 수 없다는 한계가 있다.



(a)



(b)

그림 2.1 능동 출력 필터(AOF: Active Output Filter)를 이용한
기존 방식의 제어 구조도, (a) 부하 응답 개선, (b) 리플 필터.

스위칭 리플 저감을 위한 방식의 경우 그림 2.1(b)와 같이 구성되어 있다. 능동 출력 필터의 전압원을 외부 전원이 아닌 독립된 캐패시터를 이용한 전압원으로 설계하는 것이 효율과 설계 측면에서 이점이 있으나 기존의 연구에서는 이를 구현하지 못하고 외부 전원을 사용하고 있다. 또한, 메인 컨버터의 리플 전류를 측정하고 그것을 기준으로 능동 출력

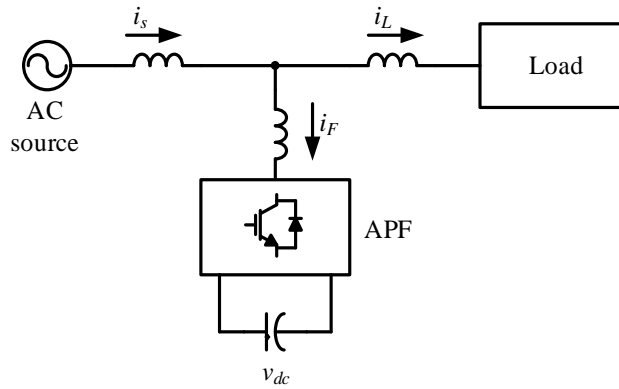


그림 2.2 병렬형 능동 전력 필터(Shunt Active Power Filter).

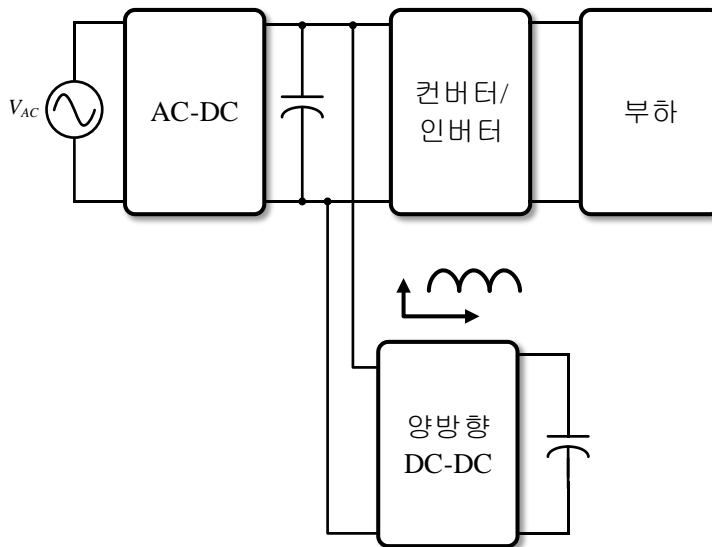


그림 2.3 병렬형 저주파 리플 필터.

필터의 지령치로 구성하므로 전류 센서가 필수적이라는 문제가 있다. 외부 전원 사용 시 다중 출력 컨버터에 적용할 수 있긴 하나 앞서 설명하였듯 설계에 단점이 존재하며 앞의 연구와 마찬가지로 수동 필터의 두 가지

역할 중 한 가지만 가능하다는 한계가 있다. 이들 방식에서의 단점이 되는 부분은 붉은색으로, 이점이 되는 부분은 녹색으로 표시하였다.

이러한 두 가지 방식의 능동 출력 필터 방식의 주요한 특징은 최종 출력 전압을 메인 컨버터가 제어하고 있다는 것이다. 능동 출력 필터를 이용한 방식 외에도 그림 2.2와 능동 전력 필터(Active Power Filter)[112-114], 그림 2.3과 같은 PFC 등의 저주파 리플 저감 컨버터[115-118] 등 다양한 종류의 병렬형 컨버터, 혹은 인버터에 대한 연구가 있었지만, 이들 방식 역시 추가되는 보조 컨버터가 출력 전압을 제어하지 못하므로 보조 컨버터의 높은 제어 대역폭을 활용할 수 없다는 한계를 가진다.

2.2 제안하는 능동 출력 필터

2.2.1 구조 및 동작 원리

본 절에서는 제안하는 능동 출력 필터의 구조 및 제어 전략을 단일 출력 시스템에 대해 보인다. 제안하는 시스템의 구조는 그림 2.4와 같이 포워드 컨버터와 양방향 벡 컨버터를 이용한 능동 출력 필터로 구성되어 있고, 제어 전략은 그림 2.5와 같다. 제안하는 제어 전략의 핵심은 출력

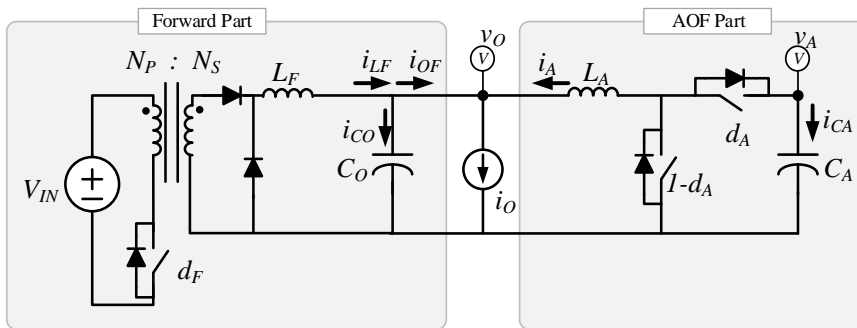


그림 2.4 포워드 컨버터와 벡 컨버터를 이용하여 구성한 제안하는 시스템의 하드웨어 구조.

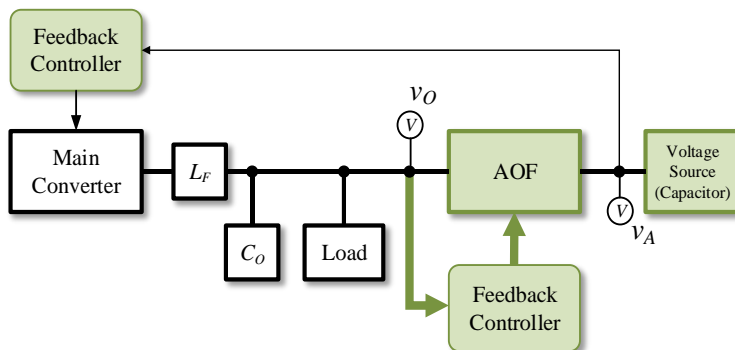
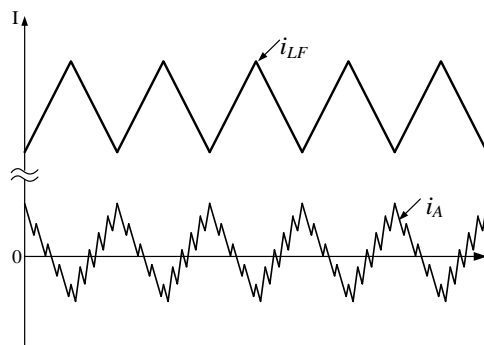


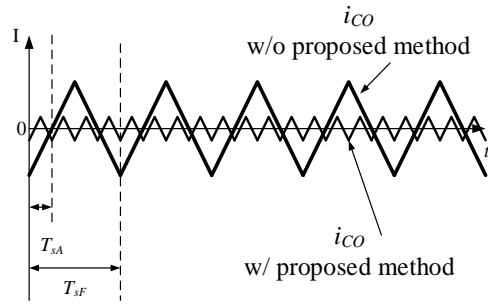
그림 2.5 제안하는 능동 출력 필터의 제어 전략 구조도.

전압, v_o 를 능동 출력 필터가 제어 한다는 것이다. 기존의 능동 출력 필터를 활용한 시스템에서 v_o 는 메인 컨버터에 의해 제어되었으나 제안하는 제어 전략에서 메인 컨버터는 출력 전압, v_o 가 아닌 능동 출력 필터 캐패시터의 전압, v_A 를 제어하고 능동 출력 필터는 최종 출력 전압, v_o 를 제어한다. 앞서 설명하였듯 능동 출력 필터는 저압, 저전력으로 동작하므로 큰 손실 없이 빠른 스위칭 주파수 선정이 가능하고 이를 통해 높은 제어 대역폭 확보가 가능하다. 제안하는 제어 전략은 이러한 높은 제어 대역폭 능력을 v_o 제어에 적용함으로써 빠른 부하 응답이 가능하다. 그러나 일반적으로 서로 다른 컨버터의 결합이 각각의 입, 출력 임피던스에 대한 고려만으로 안정성 확보가 가능한 것과 달리 제안하는 시스템은 각각의 제어가 재귀적 관계에 있으므로 이에 대한 안정성 확보 및 검증이 필요하다. 이에 대한 자세한 분석은 4장에서 자세히 다루도록 한다.

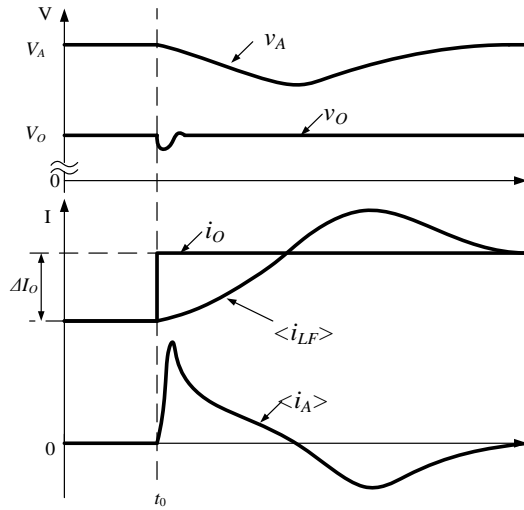
시스템의 안정성이 확보되었다는 가정하에 제안하는 능동 출력 필터



(a)



(b)



(c)

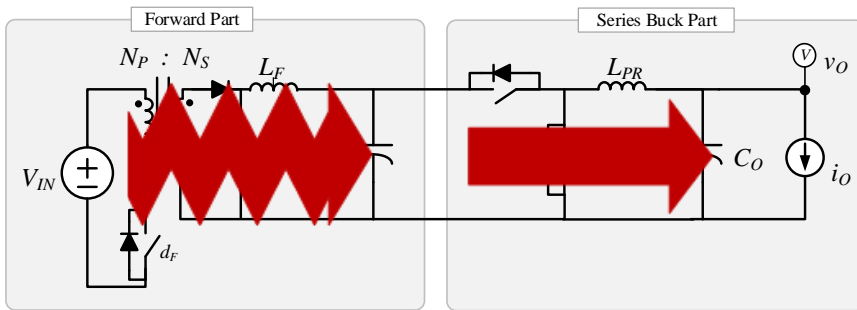
그림 2.6 제안하는 능동 출력 필터의 주요 파형,

(a) 정상 상태에서의 인덕터 전류, (b) 정상 상태에서 캐패시터 전류

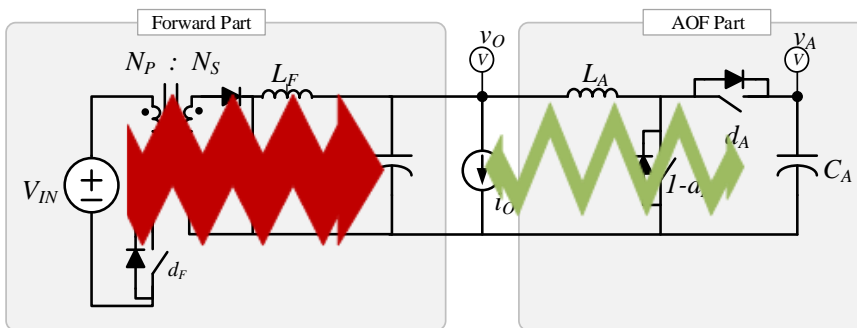
비교, (c) 부하 변동 조건에서 주요 전압 및 전류 파형.

기법의 주요 파형을 그림 2.6에 나타내었다. 제안하는 방식에서 능동 출력 필터는 정상 상태에서 그림 2.6(a)와 같이 메인 컨버터의 출력 필터 인덕터 전류에 상반되는 전류를 출력 캐패시터, C_O 에 주입하여 상쇄시킨다.

이를 통해 출력 캐패시터로 인가되는 전류, i_{co} 의 리플이 그림 2.6(b)와 같이 줄어들게 된다. 컨버터의 출력 전압 리플은 출력 캐패시터, C_o 로 주입되는 전류, i_{co} 의 첨두치 진폭과 스위칭 주파수에 의해 결정되므로 제안하는 방식을 통해 작은 출력 캐패시터로 출력 전압 리플 규제를 만족할 수 있게 된다. 또한, 부하 변동 시에는 그림 2.6(c)와 같이 빠른 부하 응답 특성을 보이는 능동 출력 필터로 인해 출력 전압 변동 폭이 작아지게 되며, 이를 통해 부하 변동 시 출력 전압 변동 폭 규제를 더 작은 캐패시터를 통해서 만족할 수 있게 된다.



(a)



(b)

그림 2.7 컨버터의 전력 흐름,

(a) 직렬형 DC-DC 컨버터 방식, (b) 제안하는 능동 출력 필터.

능동 출력 필터를 이용한 전류 리플 상쇄 방식이 직렬형 DC-DC 컨버터 방식에 비해 전력 변환 효율 측면에서 가지는 장점을 보이기 위해 그림 2.7에 전력 흐름으로 간략히 도시하였다. 제안하는 방식에서 능동 출력 필터는 기존의 직렬형 DC-DC 컨버터 방식과 달리 포워드 컨버터에서 발생하는 전류 리플 성분만을 감당하기 때문에 전력 손실이 적어 효율을 높일 수 있다. 능동 출력 필터가 감당하는 실질적 전력 변환 크기, P_A 는 다음 식 (2.1)과 같이 유도할 수 있다.

$$P_A \equiv V_o \langle |i_A| \rangle, \quad (2.1)$$

여기서

$$\langle |i_A| \rangle \equiv \frac{1}{T_{SF}} \int_0^{T_{SF}} |i_{LF} - i_o| dt = \frac{1}{4} I_{L_{LF} - pkpk}. \quad (2.2)$$

이다. $I_{L_{LF} - pkpk}$ 가 $I_{O_{max}}$ 의 20%인 경우 P_A 는 정격 부하의 5%에 불과하므로 능동 출력 필터에서 발생하는 손실이 기존 방식에 비해 매우 작을 것임을 쉽게 예측할 수 있다.

2.2.2 시비율 피드포워드

제안하는 방식에서 출력 전압 리플을 최소화하기 위해서는 능동 출력 필터의 전류, i_A 가 메인 출력 컨버터의 출력 필터 인덕터 전류, i_{LF} 를 최대한 정확히 추종하여야 한다. 일반적으로 전류를 빠르고 정확하게 추종하기 위해서는 전류 제어가 필수적이다. 그러나 전류 제어를 위해서는 전류 센서가 있어야 하고 이는 결국 가격 증가를 야기한다. 따라서 제안한 방식의 이점을 극대화하기 위해서는 전류 제어 없는 리플 전류 추종이 필요하다. 하지만 전압 피드백 제어를 통해서 리플 성분을 제거할 경우 유한한 제어 이득과 제어 대역폭으로 인해 충분한 추종 성능을 얻지 못할 가능성이 크다. 출력 전압에 대한 피드백 제어만을 통해 메인 컨버터에 의해 발생하는 스위칭 리플을 충분히 저감하기 위해서는 능동 출력 필터의 제어 대역폭이 최소 메인 컨버터 스위칭 주파수의 10배 이상이 되어야 하고 이를 위해서는 능동 출력 필터의 스위칭 주파수가 메인 컨버터 스위칭 주파수의 100배 이상이 되어야 하므로 일반적인 설계 조건에서 구현하기에는 한계가 있다. 따라서 본 연구에서는 전압 피드백 제어의 한계를 극복하고 가격 저감을 달성할 수 있는 시비율 피드포워드 기법을 제안하고 적용하였다.

제안하는 시비율 피드포워드 기법은 다음과 같은 과정을 통해서 이루어진다. 메인 컨버터의 출력 필터 전류, i_{LF} 의 기울기는 메인 컨버터의 스위치 ON/OFF 상태에 따라 두 가지 상태로 다음 식 (2.3)과 같이 정해진다.

$$\frac{di_{LF}}{dt} = \begin{cases} \frac{V_{IN} N_S / N_P - V_O}{L_F} & (\text{Forward SW} - \text{ON}) \\ -\frac{V_O}{L_F} & (\text{Forward SW} - \text{OFF}). \end{cases} \quad (2.3)$$

따라서 i_A 의 한 스위칭 주기 동안의 평균 전류인 $\langle i_A \rangle$ 의 기울기가 메인 컨버터의 스위치가 ON인 동안 $-\frac{V_{IN} N_S / N_P - V_O}{L_F}$ 와 같고 OFF인 동안

$\frac{V_O}{L_F}$ 와 같으면 가장 이상적으로 리플 전류를 상쇄할 수 있다. 즉, 그림

2.6(b)와 같이 능동 출력 필터가 동작하기 위해서는 다음 식 (2.4)~식 (2.8)의 조건을 만족해야 한다.

$$\frac{di_{LF}}{dt} = -\frac{d\langle i_A \rangle}{dt}, \quad (2.4)$$

$$\frac{V_{IN} N_S / N_P - V_O}{L_F} = \frac{V_O - D_{A_ON} V_A}{L_A} \quad (\text{Forward SW} - \text{ON}), \quad (2.5)$$

$$D_{A_ON} = \frac{L_A}{L_F} \frac{-V_{IN} N_S / N_P + V_O}{V_A} + \frac{V_O}{V_A} \quad (\text{Forward SW} - \text{ON}), \quad (2.6)$$

$$\frac{-V_O}{L_F} = \frac{V_O - D_{A_OFF} V_A}{L_A} \quad (\text{Forward SW} - \text{OFF}), \quad (2.7)$$

$$D_{A_OFF} = \frac{V_O}{V_A} + \frac{L_A}{L_F} \frac{V_O}{V_A} \quad (\text{Forward SW} - \text{OFF}). \quad (2.8)$$

여기서 D_{A_ON} , D_{A_OFF} 는 각각 포워드 컨버터의 스위치 ON/OFF 시 i_{LF} 를 $\langle i_A \rangle$ 가 이상적으로 추종하기 위한 능동 출력 필터의 시비율을 뜻한다. 식

(2.6)과 식 (2.8)에서 $\frac{V_o}{V_A}$ 가 능동 출력 필터의 정상 상태 시비율인 D_A 와

같으므로 실질적으로 메인 컨버터의 스위치가 ON인 구간에는 능동 출력

필터의 시비율을 $\frac{L_A}{L_F} \frac{-V_{IN} N_S / N_P + V_o}{V_A}$ 만큼 증가시켜주고 스위치가 OFF인

구간에는 $\frac{L_A}{L_F} \frac{V_o}{V_A}$ 만큼 증가시키면 i_{LF} 의 스위칭 리플을 이상적으로

추종하게 된다. 그러나 이를 메인 컨버터 스위치의 ON/OFF 신호를 기반으로 구현하려면 opto-coupler와 같은 절연형 신호 전달기 소자가 있어야 하는 등의 문제가 있다. 무엇보다 메인 컨버터의 스위칭 신호를 이용한 방법은 메인 컨버터의 변압기 누설 인덕터 성분에 의해 발생하는 지연과 기타 저항 성분에 의한 전압 강하, 입력 전압, V_{IN} 의 변동 등을

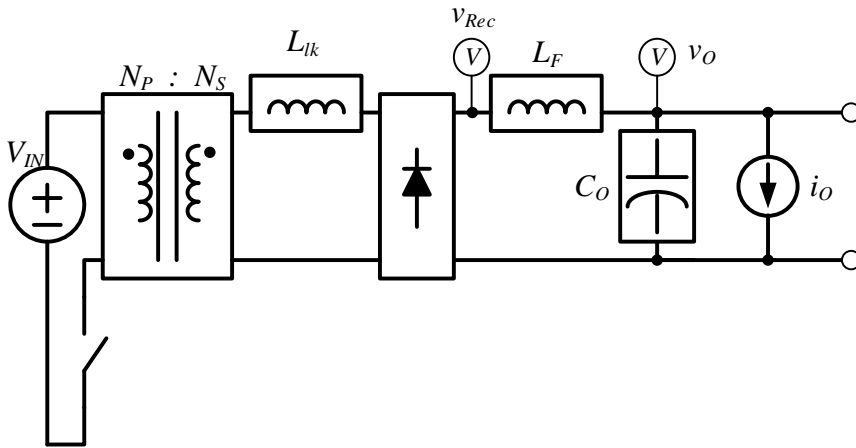
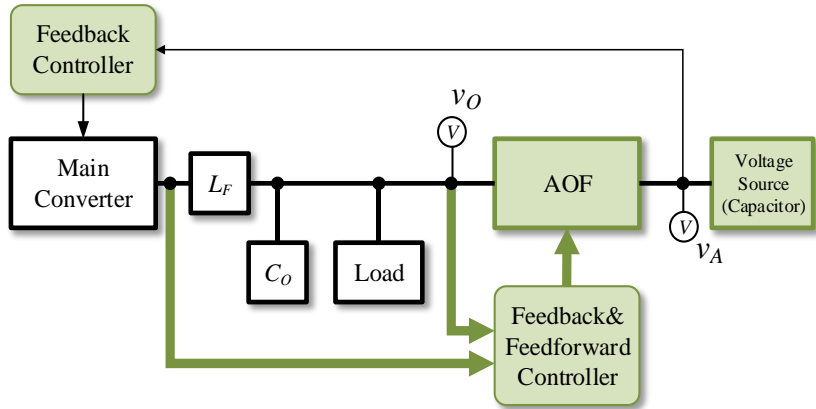
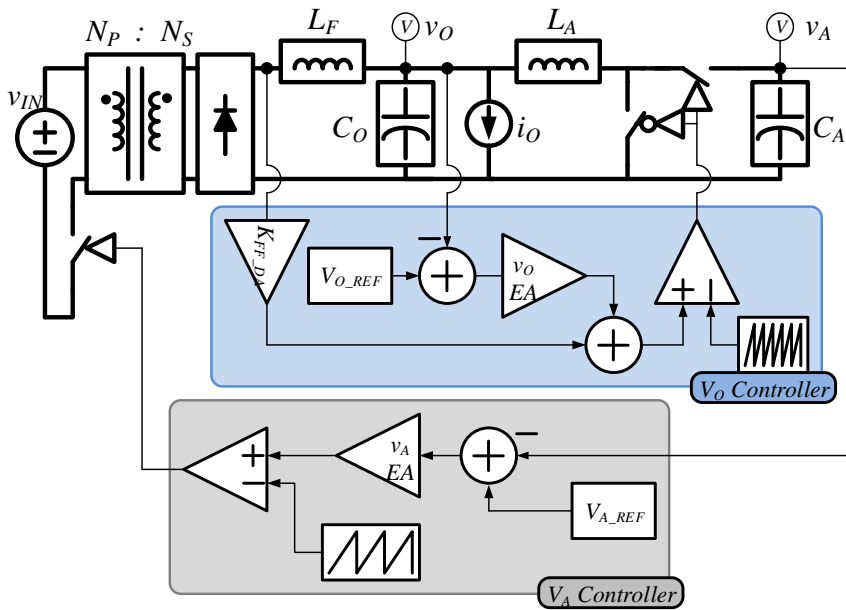


그림 2.8 변압기의 누설 인덕터를 포함한 포워드 컨버터.



(a)



(b)

그림 29 시비율 피드 포워드를 포함한 제안하는 시스템,

(a) 제어 구조도, (b) 회로 구성.

반영하지 못한다는 문제가 있다. 일반적으로 포워드 컨버터에는 그림 2.8의 L_k 와 같은 누설 인덕터 성분을 포함하게 된다.

이로 인해 메인 컨버터의 스위치가 ON이 되는 순간 v_{Rec} 가 $V_{IN}N_S/N_P$ 가 되는 데까지 시지연이 발생하게 된다. 또한, 인덕터의 기생 저항 성분과 다이오드의 도통 전압 강하, 입력 전압 V_{IN} 의 변동 등에 의해 v_{Rec} 가 설계한 값과 달라질 수 있는데 미리 정해진 시비율 피드포워드로는 이를 반영할 수 없다. 따라서 본 연구에서는 이를 극복하기 위해 메인 컨버터의 2차단의 정류된 전압 v_{Rec} 를 이용하여 그림 2.9와 같은 시비율 피드포워드 기법을 구성하였다. 메인 컨버터의 스위치 상태를 바탕으로 시비율 피드포워드를 해주는 대신 변압기 2차단의 정류된 전압 v_{Rec} 를 검출하여 제안한 시비율 피드포워드 기법을 구현하였다. 이를 적용하면 시비율 피드포워드가 포함된 제안하는 제어 전략은 그림 2.9(a)와 같아지고 이를 구성하기 위한 하드웨어 구조는 그림 2.9(b)와 같아진다. 여기서 v_{Rec} 의 검출 이득 K_{FF_DA} 는 식 (2.6)와 식 (2.8)의 차이인 다음 식 (2.9)을 통해 식 (2.10)과 같이 구할 수 있다.

$$\Delta D_{A_ON} - \Delta D_{A_OFF} = -\frac{L_A v_{Rec}}{V_A L_F}, \quad (2.9)$$

$$K_{FF_DA} \equiv -\frac{L_A}{V_A L_F}. \quad (2.10)$$

시비율 피드포워드가 포함된 v_o 에 대한 제어는 v_o 에 대한 전압 피드백 제어와 시비율 피드포워드의 합이 최종 제어 전압이 된다. K_{FF_DA} 가 음수이므로 두 값의 차를 구현하기 위해 다음 그림 2.10과 같은 OP-

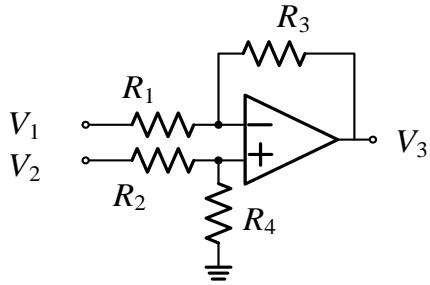


그림 2.10 OP-Amp 감산기.

Amp를 이용한 감산기를 적용하였다. 이와 같은 구조에서 각각의 전압은 다음 식 (2.11)과 같다.

$$V_3 = -V_1 \frac{R_3}{R_1} + V_2 \left(\frac{R_4}{R_2 + R_4} \right) \left(\frac{R_1 + R_3}{R_1} \right) \quad (2.11)$$

$R_1=R_2=R_3=R_4$ 이면 V_3 는 다음 식 (2.12)와 같다.

$$V_3 = -V_1 + V_2 \quad (2.12)$$

이를 통해 제안한 방식은 전류 센서 없이 하나의 OP-Amp만을 추가해서 스위칭 전류 리플을 효과적으로 상쇄할 수 있게 된다.

2.3 제안하는 다중 출력 컨버터

2.3.1 교차 제어로 인한 전압 오차 보정을 위한 단자 간 전류 제어

앞서 설명하였듯 다권선 변압기를 이용한 기존의 다중 출력 컨버터들은 제어 자유도를 증가시키기 위해 추가한 직렬형 전력 변환기로 인해 손실이 매우 증가하거나 복잡한 제어로 인해 안정적인 높은 제어 대역폭 확보가 어려운 문제가 있었다. 이에 기존의 직렬형 방식이 아닌 병렬형 구조와 단순한 제어로 구성된 새로운 다중 출력 컨버터를 제안한다.

다권선 변압기의 교차 제어로 인한 출력 전압 오차는 메인 컨버터에서 출력단으로 전달되는 전력과 실제 부하 간의 차이로 인해 발생한다. 따라서 그림 2.11(a)와 같이 초과 전력이 인가되는 출력단에서 전력이 부족한 출력단으로 전력을 전달하면 정상 상태에서 교차 제어에 의한 오차를 보정할 수 있게 된다. 이 과정에서 전달되는 전류를 단자 간 전류라 지칭하고 단자 간 전류를 이용한 다중 출력 컨버터의 구조 및 제어 전략을 그림 2.11(b)에 나타내었다. 메인 컨버터는 출력 전압 중 하나의 전압을 제어하고 보조 컨버터는 메인 컨버터에 의해 제어되는 출력단과 제어되지 않는 출력단 간에 연결되어 다른 출력단의 전압을 제어하게 된다. 제안하는 방식은 다권선 변압기의 교차 제어로 인해 정상 상태에서 발생하는 전압 오차를 보정하기 위해 필요한 최소한의 전력 성분만을 보조 컨버터가 감당하므로 기존의 직렬형 방식에 비해 효율 측면에서 큰 이점을 가지게 된다 [119, 120]. 그러나 하나의 보조

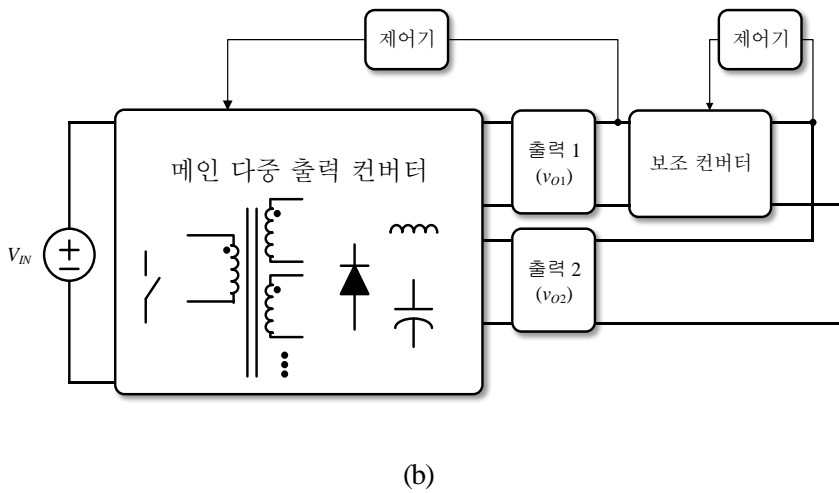
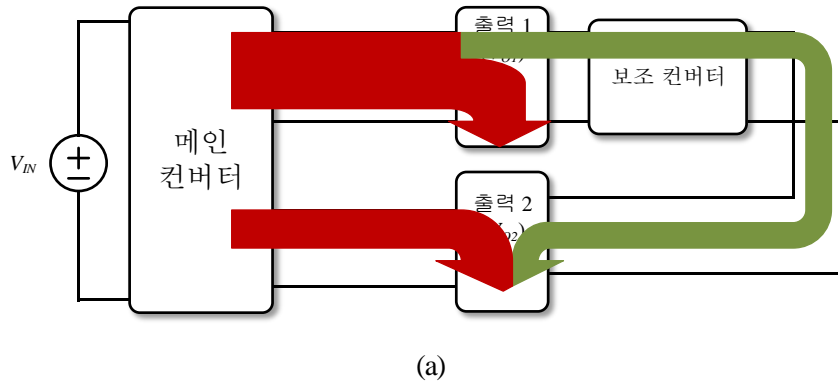


그림 2.11 단자 간 전류를 이용한 다중 출력 컨버터(이중 출력 예시),

(a) 전력 흐름, (b) 구조 및 제어 전략.

컨버터만을 이용하여 그림 2.11과 같이 구성하는 경우 출력 1에 해당하는 부하 변동 시 보조 컨버터가 응답을 할 수 없고 출력 2에 해당하는 부하 변동 시 변동한 부하가 보조 컨버터를 통해 출력 1에 바로 전달되기 때문에 부하 응답 특성이 개선되지 않는다. 또한, 스위칭 전압 리플을 개선 할 수 없으므로 단자간 단일 보조 컨버터 구조로는 수동 소자인 필터 인덕터 및 캐패시터 축소가 어렵다.

2.3.2 능동 출력 필터를 이용한 단자 간 전류 제어

앞서 2.3.1절에서 제안한 단자간 전류 방식을 개선하여 수동 소자 축소 목표를 실질적으로 달성하기 위해서 본 절에서는 제안하는 단자 간 전류 제어 방식과 제안하는 능동 출력 필터 방식을 융합하여 각각의 장점을 취하는 다중 출력 컨버터를 제안한다. 제안하는 방식은 각각의 출력단에 제안하는 능동 출력 필터가 존재하여 빠른 부하 응답과 스위칭 전압 리플 저감이 가능하여 수동 소자 저감을 할 수 있고, 능동 출력 필터의 전압원인 캐패시터를 공유함으로써 교차 제어에 의한 오차를 보정하기 위한 단자 간 전류 경로가 생성되어 교차 제어에 의한 오차가 보정된다.

제안하는 능동 출력 필터를 이용한 다중 출력 포워드 컨버터는 그림 2.12와 같은 구조를 가진다. 제안하는 방식에서 능동 출력 필터들은 메인 컨버터의 출력에 각각 병렬로 연결되어 있으며 하나의 캐패시터(C_A)를 공

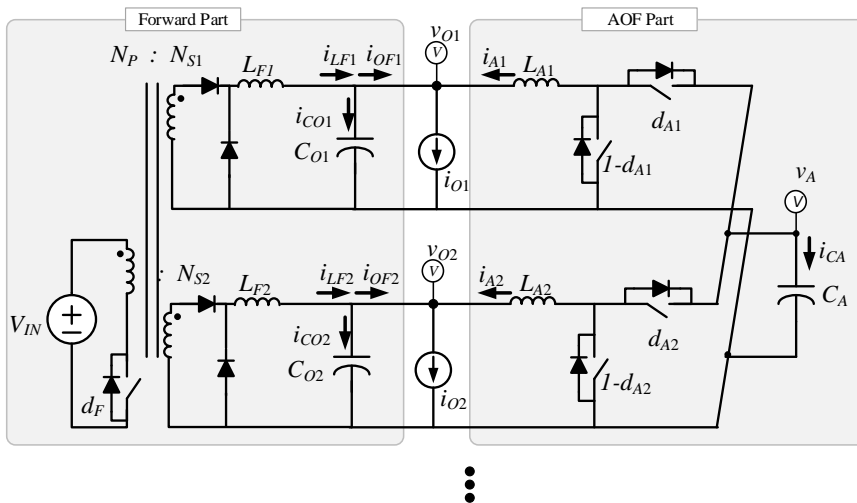
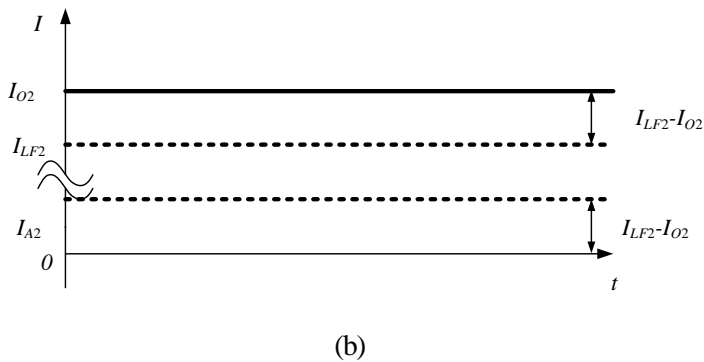
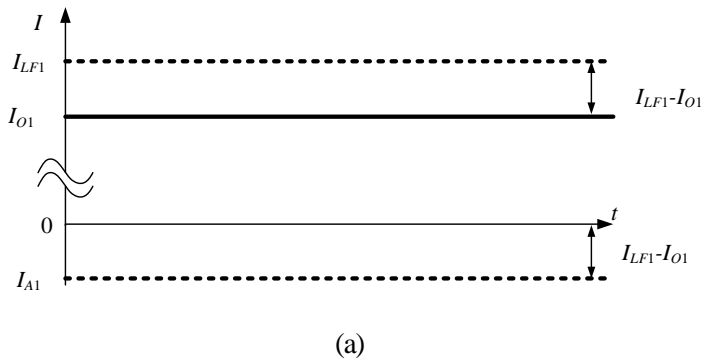


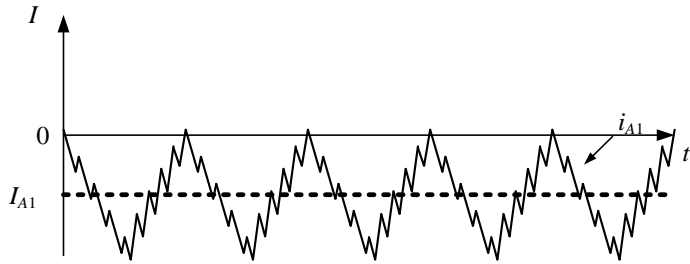
그림 2.12 제안하는 방식의 다중 출력 하드웨어 구조도.

유한다.

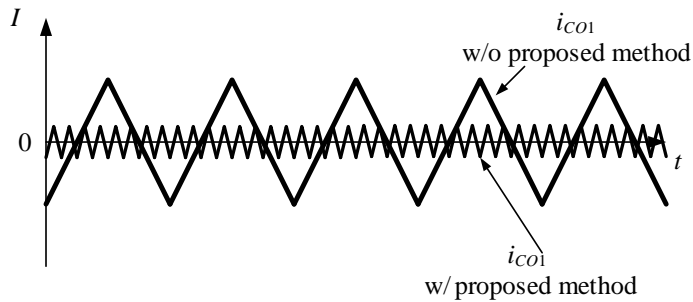
제안하는 방식을 다중 출력에 적용하는 경우 그림 2.6과 다르게 능동 출력 필터로 $I_{A1}, I_{A2}, \dots, I_{AN}$ 만큼 DC 전류가 흐르게 된다. 이는 다권선 변압기의 교차 제어로 인한 오차를 보상하기 위한 전류 성분으로 $I_{LF1}-I_{O1}$ 와 $I_{LF2}-I_{O2}, \dots, I_{LFN}-I_{ON}$ 의 값을 가지며 정상 상태에서 이들 전류의 합은 0이 되고 교차 제어에 의한 전압 오차가 제거된다. N=2인 경우의 예를 그림 2.13에 간략히 도시하였다.

제안한 다중 출력 컨버터의 제어 전략은 단일 출력 컨버터의 제어 전략의 확장이다. 그림 2.14와 같이 능동 출력 필터는 각각의 출력 전압을





(c)



(d)

그림 2.13 제안하는 능동 출력 필터가 적용된 이중 출력 컨버터의
간략화된 주요 파형, (a) 출력단 1에 대한 주요 파형,
(b) 출력단 2에 대한 주요 파형, (c) 출력단 1에 대한 능동 출력 필터
전류 파형, (d) 출력단 1에 대한 출력 캐패시터 전류 파형.

제어하고 메인 컨버터는 능동 출력 필터의 에너지 저장용 캐패시터, C_A 의 전압, v_A 를 제어한다. v_A 가 일정하면 전체 부하의 합과 메인 컨버터에서 출력으로 전달되는 전력의 합이 같아지므로 자동적으로 단자 간 전류가 제어된다. 이를 통해 출력의 개수와 상관없이 동일한 제어 전략을 적용할 수 있다.

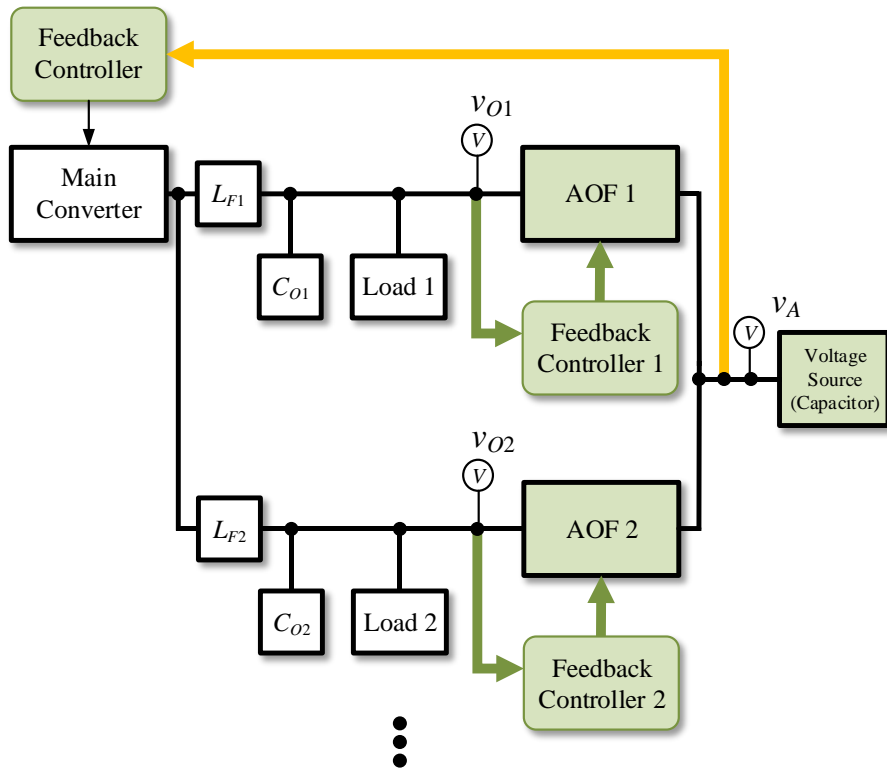


그림 2.14 제한하는 방식의 다중 출력 제어 전략 구조도.

제 3 장 컨버터 설계 및 효율 분석

본 장에서는 2장의 결과를 바탕으로 제안하는 컨버터를 설계한다. 제안하는 방식은 단자 간 전류의 크기에 따라 효율이 변하게 되므로 제안하는 방식의 이점을 가지는 구간을 분석하고 이를 기반으로 효율을 분석하여 기존 방식들과 비교한다.

3.1 컨버터 설계

제안하는 다중 출력 컨버터는 데스크톱 PC용 전원을 대상으로 하고 있다. 따라서 본 연구에서는 입, 출력 전압 및 주요 규격, 스위칭 주파수 및 제어 대역폭 등을 Intel 社가 제공하는 표 1.1을 기반으로 표 3.1과 같이 선정하였다. 이를 바탕으로 12 V에 해당하는 출력을 내는 단일 출력 시스템과 5 V, 12 V를 내는 이중 출력 시스템 두 가지 구성에 대해 연구를 진행하였다. 제안하는 방식을 단일 출력과 이중 출력 시스템을 통해 검증하는 이유는 다음과 같다. 우선 다권선 변압기의 출력 개수의 증가에 따른 누설 인덕터의 인덕턴스 증가로 인한 손실 문제이다. 본 연구에서 구성한 변압기의 2차단 누설 인덕터의 인덕턴스는 5 V 출력단과 12 V 출력단이 각각 약 320 nH와 350 nH로 1차단 자화 인덕터의 인덕턴스 10 mH의 약 0.0033% 내외이다. 누설 인덕터에서 발생하는 손실이

$F_{sF} \left(\frac{1}{2} L_{lk} I_{LF-pk}^2 \right)$ 인 것을 고려하면 이들 누설 인덕터에서 발생하는

표 3.1 설계 조건

변수	기준	비고
V_{IN}	380 [V]	
V_{O1}	5 [V]	
V_{O2}	12 [V]	
V_A	20 [V]	
I_{O1_max}	20 [A]	
I_{O2_max}	20 [A]	
$\Delta V_{O1_sw_max}$	± 250 [mV]	$\pm 5\%$ of V_{O1}
$\Delta V_{O2_sw_max}$	± 600 [mV]	$\pm 5\%$ of V_{O2}
$\Delta V_{O1_Tr_max}$	50 [mV]	1% of V_{O1}
$\Delta V_{O2_Tr_max}$	120 [mV]	1% of V_{O2}
ΔI_{O1_max}	6 [A]	30% of I_{O1_max}
ΔI_{O2_max}	12 [A]	60% of I_{O2_max}
F_{sF}	50 [kHz]	
F_{sA1}	500 [kHz]	
F_{sA2}	500 [kHz]	
f_{CF}	4 [kHz]	$< 1/10\text{th}$ of F_{sF}
f_{CA1}	23 [kHz]	$< 1/20\text{th}$ of F_{sA1}
f_{CA2}	23 [kHz]	$< 1/20\text{th}$ of F_{sA2}

손실이 5 V, 20 A 출력과 12 V, 20 A 출력에 대해 각각 약 3.7 W와 4.8 W이고 이는 부하 전력의 약 3.7%와 2%에 해당하는 손실을 발생시키고 있는 것을 알 수 있다. 일반적으로 다권선 변압기는 출력의 개수를 증가시킬수록 누설 인덕터의 인덕턴스가 커지고 권선수가 매우 작은 경우 권선수 대비 누설 인덕터의 인덕턴스가 커지는 것을 고려하면 3.3 V, 20 A인 출력을 다권선 변압기를 통해 구성할 경우 3.3 V 출력단의 누설 인덕터로 인한 손실이 유의미해질 수 있는 것을 간단한 손실 분석을 통해 예상할 수 있다. 따라서 데스크톱 PC용 전원은 다권선 변압기를 이용하여 삼중 이상의 출력으로 구성하기에는 적합하지 않다고 볼 수 있다. 실제로 데스크톱 PC용 전원은 12 V_{1DC}, 12 V_{2DC}, -12 V_{DC}, 5 V_{DC}, 3.3 V_{DC}, 5 V_{SB(Stand by)}등의 전압을 요구하고 있으나 하나의 다권선 변압기로 모든 전압을 출력하기에는 구조적인 문제가 있어서 주 전력인 12 V를 중심으로 한 개, 혹은 두 개의 전압을 출력한 뒤 직렬 DC-DC 컨버터를 추가하는 방식을 주로 사용하고 있다. 또한, 안정성 측면에서 제안하는 방식은 출력의 개수가 적을수록 불리한 조건이기 때문에 단일 출력과 이중 출력에 대한 검증으로 제안하는 제어 전략의 안정성을 충분히 보일 수 있다. 출력 개수에 의한 안정성 분석은 부록 A에 첨부하였다.

V_A 의 경우 능동 출력 필터의 시비율이 0.5 부근이 될 수 있도록 하는 것이 일반적으로 유리하다. 5 V와 12 V 출력을 내는 시스템을 예로 들면 V_A 가 17 V인 경우에 두 출력단의 능동 출력 필터의 시비율이 각각 약 0.3과 0.7로 시비율을 고려한 최적점이라 볼 수 있다. 그러나 본 연구에서는 이보다 높은 전압인 20 V를 V_A 로 선정하였다. 그 이유는 C_A 에

저장되는 에너지가 전압의 제곱에 비례하므로 17 V에 비해 20 V로 선정하는 경우 시비율의 변화는 크지 않으나 저장되는 에너지가 약 40% 증가하므로 향후 과제에서 다루지는 Hold-Up 캐패시터로의 활용이나 경부하 동작 시 전력 공급원으로서의 활용이 유리해지기 때문이다.

능동 출력 필터의 제어 대역폭을 능동 출력 필터 스위칭 주파수의 1/10이 아닌 1/20 이하로 선정한 이유는 스위칭 주파수의 1/10로 선정할 경우 능동 출력 필터의 제어 대역폭과 메인 컨버터의 스위칭 주파수가 같은 영역에 있고 이로 인해 스위칭 노이즈로 인한 오동작이 있을 수 있으므로 이를 방지하기 위함이다.

3.1.1 토폴로지 선정

포워드 컨버터는 적용 분야에 따라 다양한 변형 회로가 존재한다. 이는 변압기의 자화 인덕턴스에 저장되는 에너지를 리셋하는 방법에 따라 나뉘게 되는데, 본 연구에서는 데스크톱 PC의 전원용으로 많이 사용되는 2-스위치 포워드 컨버터를 선정하여 그림 3.1과 같이 구성하였다. 2-스위치 포워드 컨버터는 변압기의 자화 인덕터를 리셋 하는 동안 변압기 1차단 스위치에 걸리는 전압의 최대치가 컨버터의 입력 전압으로 고정(Clamping)된다. 전력용 MOSFET 소자의 경우 허용 전압이 높아질수록 가격이 기하급수적으로 높아지기 때문에 스위치에 인가되는 최대 전압이 입력 전압의 두 배 이상으로 높아지게 되는 다른 방식은

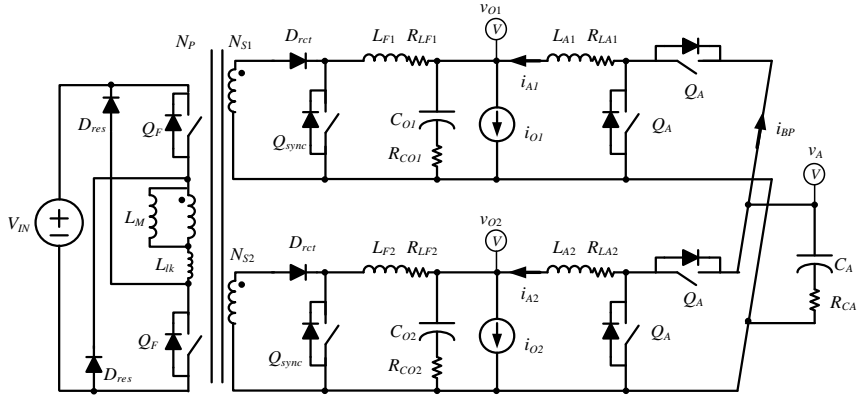


그림 3.1 제안한 방식의 실험 검증을 위한 하드웨어 회로 구성.

부적절하다고 볼 수 있다. 또한, 2개의 스위치로 인해 하나의 스위치에 쇼트가 발생해도 다른 스위치를 통해 사고를 방지할 수 있으므로 상대적으로 안전하다는 장점도 있다. Active clamp를 이용하여 리셋하는 방식의 경우 스위칭 손실이 크게 줄어 고속 스위칭이 가능하다는 이점이 있으나 앞서 설명한 바와 같이 입력 전압의 두 배 이상의 전압이 스위치에 걸리게 되므로 계통을 입력으로 하는 off-line 컨버터에 사용하기에는 적절하지 않다.

TV용 전원 등에 많이 사용되는 LLC 컨버터와 같은 공진형 컨버터의 경우 출력단의 정류된 정현파 형태의 전류로 인해 DC 전류에 비해 약 1.4배 증가하는 전류 첨두치로 인해 능동 소자의 정격이 더 큰 소자를 사용해야 한다는 문제가 있다. TV의 경우 전력 용량도 데스크톱 PC에 비해 작고 출력 전압이 약 20 V 내외로 높으므로 전류가 작아 이러한 전류 형태가 큰 문제가 되지 않는다. 그러나 데스크톱 PC용 전원은 12 V

이하에 고전류이기 때문에 부적합하다. 데스크톱 PC용 전원장치 중에도
도통 손실을 줄이기 위해 $R_{DS(on)}$ 이 작은 고가의 동기(Synchronous) 정류기를
사용하여 LLC 컨버터를 구성한 경우도 있긴 하나, 최소 600 W에서 1 kW
이상의 고용량, 고가의 PC용 전원에 적용이 한정된다. 즉, LLC를 이용한
PC용 전원은 가격이 크게 주요하지 않은 효율 우선의 하이엔드 시장에
적합하다 볼 수 있다.

3.1.2 능동 소자 선정

2장의 결과를 바탕으로 표 3.1을 만족하는 컨버터를 설계하였고 시스템의 전압과 전류를 고려하여 그림 3.1에 나타난 능동소자를 표 3.2와 같이 선정하였다.

표 3.2 선정한 능동 소자와 그 주요 특성.

구분	종류	전압 용량 [V]	전류 용량 [A]
Q_F	IRFBC40	600	6
Q_A	FDD6680AS	30	55
Q_{sync}	FDP16AN08A0	75	58
D_{res}	STTH2L06	600	2
D_{rec}	STPS20H100C	100	20

3.1.3 수동 필터 설계

제안하는 방식은 메인 컨버터의 출력 수동 필터의 크기를 줄일 수 있는 대신 능동 출력 필터 구성을 위한 수동 필터가 추가된다. 따라서 제안한 방식을 통한 수동 필터 저감이 유효한지를 확인하기 위하여 본 절에서는 제안하는 방식을 적용한 시스템의 수동 필터를 설계하고 기존 방식에서의 수동 필터와 비교하였다. 비교군으로는 일반형 포워드 컨버터 방식과 직렬형 DC-DC 컨버터 방식을 구성하여 비교하였다.

각각의 인덕턴스 및 캐패시턴스 등은 비교를 용이하게 하기 위해 스위칭 주파수와 각 소자의 값을 정규화(Normalize)하여 진행하였다. 정규화 기준은 일반적인 단일 포워드 컨버터에 대해 I_{LF_pk}/I_{O_max} 가 0.1이 되는 값을 기준으로 L_F, F_{sF}, K_{AP} 를 각각 1로 정규화 하였다.

3.1.3.1 인덕터 설계

자성 소자의 코어를 선정하는 방법은 다양하지만 본 연구에서는 [121]에 나와 있는 다음 식 (3.1)을 바탕으로 필터 인덕터의 코어를 설계하였다.

$$AP_{min} = K_{AP} L I_{pk}^2. \quad (3.1)$$

여기서 AP(Area Product)는 인덕터 코어의 단면적과 권선을 위한 면적의 곱으로서 자성 소자 코어의 고유한 값이다. 단위가 길이의 네 제곱이기 때문에 직접적인 부피나 크기를 나타내지는 않지만, 상대적인 비교가

가능하므로 본 연구에서는 이 값을 기준으로 제안한 방식과 기존의 직렬형 DC-DC 방식 간의 인덕터 코어의 부피 저감을 비교하였다.

우선 제안한 방식을 통한 메인 컨버터의 출력 인덕터의 저감 가능성에 대해 분석하였다. 제안한 방식에서 능동 출력 필터가 메인 컨버터 출력 인덕터 전류 리플을 상쇄시키므로 전류 리플에 대한 제약 없이 L_F 의 인덕턴스를 줄일 수 있다. 물론 이로 인해 커지는 전류 최대값이 선정된 능동 소자의 정격 전류 용량을 벗어나거나 RMS 전류 증가로 도통 손실이 증가할 수 있으나 이는 컨버터 설계 조건에 따라 상이하므로 본 연구에서는 능동 소자의 정격을 고려하여 전류의 침투치가 정격 부하 전류의 120% 미만인 것을 기준으로 인덕터 저감 한계를 분석하였다. 포워드 컨버터에서 출력 필터 인덕터 전류의 침투치는 다음 식 (3.2)를 만족해야 한다. 여기서 I_{LF_pkpk} 는 식 (3.3)과 같고 I_{sw_rate} 는 능동 소자의 정격 전류이다.

$$I_{LF_pk} = I_{O_max} + \frac{1}{2} I_{LF_pkpk} < I_{sw_rate}, \quad (3.2)$$

$$I_{LF_pkpk} = \frac{V_O}{L_F} (1 - D_F) T_{sF}. \quad (3.3)$$

이를 이용하여 최소 L_F 를 구하면 다음 식 (2.2)와 같다.

$$L_{F_min} = \frac{(1 - D_F) V_O}{F_{sF} I_{LF_pkpk}} = \frac{(1 - D_F) V_O}{2 F_{sF} (I_{sw_rate} - I_{O_max})}, \quad (3.4)$$

식 (2.2)를 바탕으로 식 (3.1)을 다시 정의하면 다음 식 (3.5)와 같다.

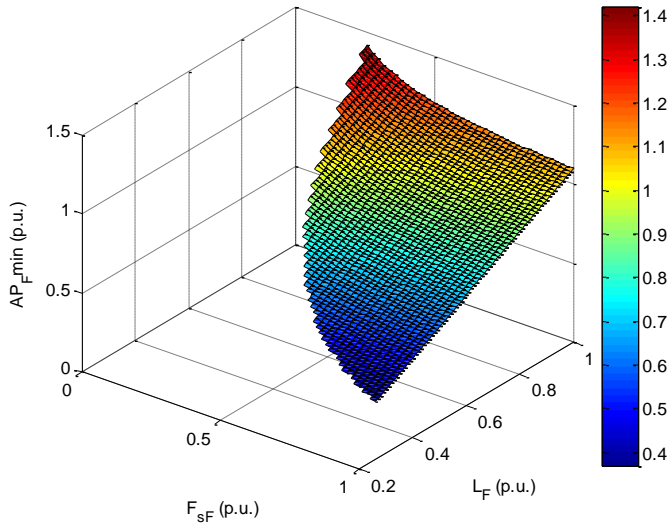


그림 3.2 정규화한 인덕턴스와 메인 컨버터의 스위칭 주파수에 따른
최소 AP.

$$AP_{F_min} = K_p L_{F_min} (I_{O_max} + \frac{V_o}{2L_{F_min}} (1 - D_F) T_{SF})^2 \quad (3.5)$$

$I_{LF_plpk}=0.1 \cdot I_{O_max}$ 인 지점을 기준으로 정규화한 AP_{F_min} 를 도시하면 그림 3.2와 같다. 능동 소자의 정격 전류가 허용하는 범위내에서는 인덕터 코어의 축소 설계가 가능하다는 것을 알 수 있다. 따라서 제안하는 방식은 최대 출력 전류 대비 인덕터 전류의 침투치 진폭 비율을 크게 설계할 수 있는 시스템에 더 효과적이라 할 수 있다.

다음으로 직렬형 DC-DC 컨버터 구성과 제안하는 시스템에서 추가되는 필터 인덕터의 최소 AP를 구하였다. 직렬형 DC-DC 컨버터의 인덕터(L_{PR})와 제안하는 시스템의 능동 출력 필터의 인덕터(L_A)에 흐르는

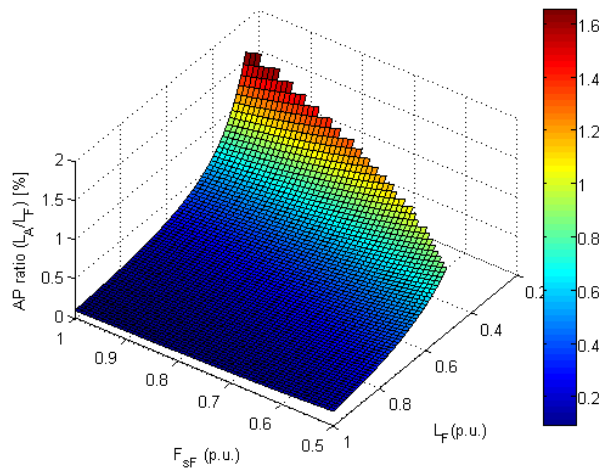
전류 첨두치(I_{LPR_pk}, I_{LA_pk})는 각각 다음 식 (3.6) 및 식 (3.7)과 같다.

$$I_{LPR_pk} = I_{O_max} + \frac{1}{2} I_{LPR_pkpk} \quad (3.6)$$

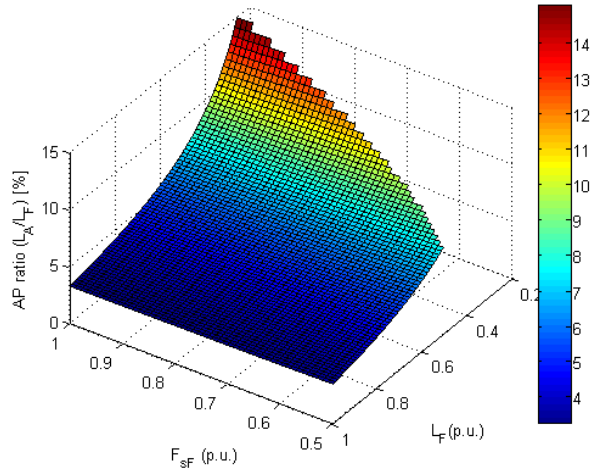
$$I_{LA_pk} = I_{A_max} + \frac{1}{2} I_{LA_pkpk} \quad (3.7)$$

제안한 방식과 직렬형 DC-DC 방식의 보조 컨버터들의 스위칭 주파수, F_{sA} , F_{sPR} 가 앞서 언급한 정규화 기준점에서 메인 포워드 컨버터의 스위칭 주파수, F_{sF} 의 10배이고 보조 컨버터들의 필터 인덕터, L_A , L_{PR} 의 인덕턴스 값이 메인 포워드 컨버터의 인덕터, L_F 의 인덕턴스 값의 1/10이라 가정하면 L_F 와 F_{sF} 에 따라서 포워드 컨버터의 최소 AP인 AP_{F_min} 값과 능동 출력 필터와 직렬 DC-DC 회로들의 최소 AP인 AP_{AOF_min} , AP_{PR_min} 값들이 식(3.1)을 기준으로 다음 그림 3.3과 같이 정해진다.

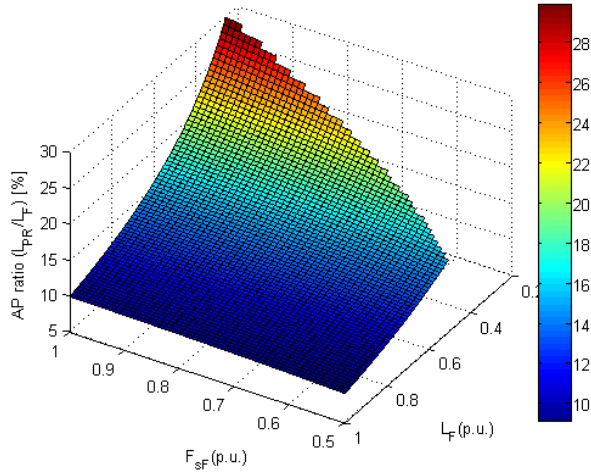
제안하는 방식에서는 능동 출력 필터로 흐르는 전류가 부하 전류가



(a)



(b)



(c)

그림 3.3 메인 컨버터의 스위칭 주파수(F_{sF})와 메인 컨버터 필터 인덕턴스(L_F)에 따른 보조 컨버터 인덕터의 AP_{\min} 비교,
(a) 제안하는 방식 (단일 출력, $I_{A_{\max}}=0$), (b) 제안하는 방식 (다중 출력, $I_{A_{\max}}=0.5I_{O_{\max}}$), (c) 직렬 DC-DC 컨버터 방식.

아닌 능동 출력 필터 간에 흐르는 전류, I_A 에 의해서 전류 최대치가 결정된다. 단일 출력의 경우 정상 상태에서 이 값은 0이며 다중 출력의 경우 교차 제어에 의한 오차 성분이 I_A 가 된다. 그림 3.3(a)는 $I_{A_max}=0$ 인 상태이고 그림 3.3(b)는 $I_{A_max}=0.5I_{O_max}$ 인 상태의 결과를 나타낸다. 메인 컨버터의 인덕터 AP 대비 직렬형 DC-DC 방식의 인덕터 AP가 10~30%인 반면 제안한 방식의 단일 출력에서는 1~2%, 다중 출력인 경우에도 3~15% 정도로 크게 축소할 수 있음을 알 수 있다. 또한, 다중 출력에서도 적절한 제어를 통해 I_{A_max} 를 축소 시킬 경우 그 값에 따라 단일 출력의 경우와 유사한 수준의 작은 AP를 가지는 코어로 제안한 능동 출력 필터의 인덕터를 구성할 수 있다. 이러한 장점을 기반으로 하여 제안한 방식에서

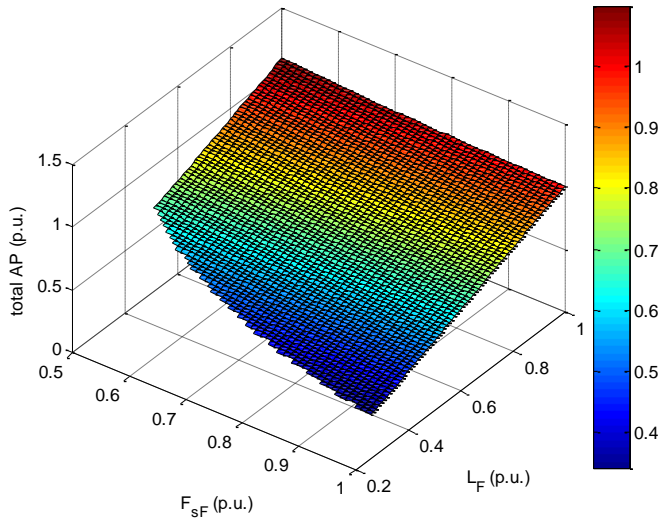


그림 3.4 제안한 방식에서 메인 컨버터의 스위칭 주파수(F_{SF})와 메인 컨버터 출력 인덕터 인덕턴스(L_F)에 따른 전체 정규화된 AP.

메인 컨버터의 인덕터를 포함한 전체 AP를 그림 3.4에 나타내었다. 그림에서 알 수 있듯 L_F 의 인덕턴스를 줄여도 인덕터 전류 최대치가 스위치의 정격 전류를 벗어나지 않는다면 전체 시스템의 AP가 기존 방식 대비 1/2 이하로까지 줄일 수 있음을 확인할 수 있다.

3.1.3.2 캐패시터 설계

출력 필터의 캐패시터는 스위칭 전압 리플과 부하 변동 시 전압 변동폭을 결정하게 되므로 이들 두 가지 기준을 바탕으로 선정하게 된다.

① 부하 변동을 고려한 캐패시터

제안한 제어 전략을 도입하면 그림 2.6에 나와있듯 능동 출력 필터의 빠른 부하 응답을 통해 출력 전압 변동을 최소화하게 된다. 일반적으로 선형 전압 제어기를 사용하는 컨버터의 부하 변동 시 최대 전압 변동폭은 다음 식 (3.8)과 같이 정해진다 [14]. 여기서 f_{Cr} 는 제어 대역폭을 증가시켜도 부하 변동 시 전압 변동폭이 감소하지 않기 시작하는 지점의 주파수로 식 (3.9)와 같이 결정된다. 시스템의 제어 대역폭이 f_{Cr} 이상이면 부하 변동 시 출력 전압 변동은 R_{Co} 와 ΔI_o 에 의해 결정된다.

$$\Delta V_{O_Tr_max} = \begin{cases} \frac{1 + (4R_{Co}C_o f_c)^2}{8C_o f_c} \Delta I_o \cong \frac{1}{8C_o f_c} \Delta I_o & f_c < f_{Cr} \\ R_{Co} \Delta I_o & f_c \geq f_{Cr} \end{cases} \quad (3.8)$$

$$f_{Cr} = \frac{1}{4R_{Co}C_o}. \quad (3.9)$$

여기서 R_{Co} 는 출력 캐패시터의 기생 저항 성분(Equivalent series resistor)을 의미하고 f_c 는 전압 제어 루프의 대역폭을 의미한다. 본 연구에서는 출력 캐패시터를 최소화하였기 때문에 $f_c < f_{Cr}$ 의 조건에 해당한다. 이를 토대로 부하 변동 시 전압 변동폭을 고려한 최소 출력 캐패시터 $C_{O_Tr_AOF_min}$ 의 값은 다음 식 (3.10)과 같이 정해진다.

$$C_{O_Tr_AOF_min} = \frac{1}{8} \frac{1}{\Delta V_{O_Tr_max} f_{CA}} \Delta I_O. \quad (3.10)$$

제어 대역폭, f_{CA} 가 능동 출력 필터의 스위칭 주파수, F_{sA} 에 비례하면 제안하는 컨버터의 최소 출력 캐패시터의 값과 단일 포워드로 구성된 컨버터의 최소 출력 캐패시터의 값은 다음 식 (3.11)과 같이 결정된다.

$$C_{O_Tr_AOF_min} = \frac{F_{sF}}{F_{sA}} C_{O_Tr_CF_min}. \quad (3.11)$$

여기서 F_{sF} 와 F_{sA} 는 각각 포워드 컨버터의 스위칭 주파수와 능동 출력 필터의 스위칭 주파수를 나타낸다. 결과적으로 메인 컨버터의 스위칭 주파수와 능동 출력 필터의 스위칭 주파수의 비율만큼 출력 캐패시터의 값을 줄일 수 있게 된다.

② 스위칭 리플을 고려한 캐패시터

제안한 방식을 적용하면 출력 캐패시터로 인가되는 전류, i_{CO} 를 저감할 수 있어 스위칭 리플 규제를 만족하기 위한 캐패시터 크기를 줄일 수 있다. 제안하는 방식에서 출력 전압 리플은 다음 식 (3.12)와 같다.

$$\Delta V_{O_sw} = \frac{1}{L_A C_O} \frac{V_A D_A (1-D_A)}{8 F_{sA}^2} + R_{CO} \frac{V_O (1-D_A)}{L_A F_{sA}}. \quad (3.12)$$

여기서 $\Delta V_{O_sw} \leq \Delta V_{O_sw_max}$ 를 만족해야 하며 이를 기반으로 스위칭 전압 리플을 고려한 출력 캐패시터를 설계하면 다음 식 (3.13)과 같다.

$$C_{O_sw_min} = \frac{1}{\Delta V_{O_sw_max} - \frac{R_{CO} V_O (1-D_A)}{L_A F_{sA}}} \frac{V_A D_A (1-D_A)}{8 L_A F_{sA}^2}. \quad (3.13)$$

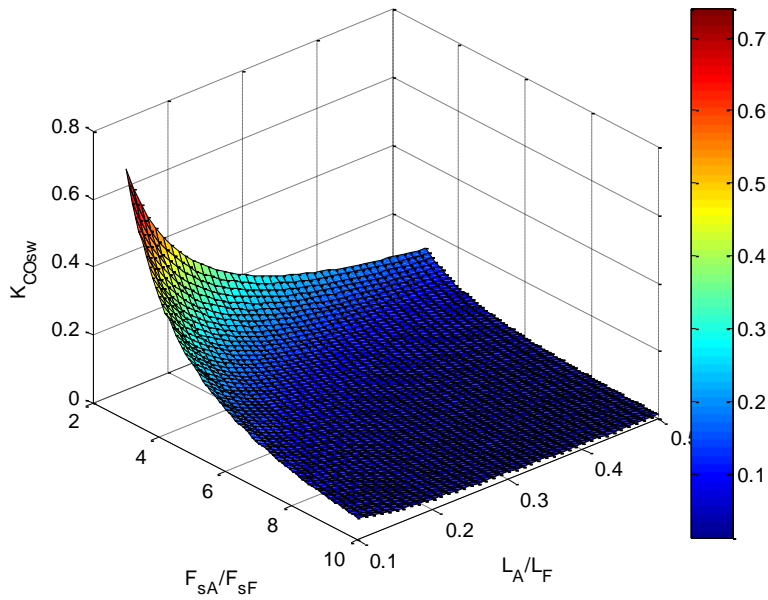


그림 3.5 스위칭 리플 규제를 만족하는 최소 출력 캐패시턴스 비교.

R_{CO} 가 매우 작아 식 (3.13)에서 $\frac{R_{CO}V_o(1-D_A)}{L_A F_{SA}} \ll \Delta V_{O_sw_max}$ 인 경우,

$\frac{R_{CO}V_o(1-D_A)}{L_A F_{SA}} \cong 0$ 으로 가정 할 수 있으며 이를 바탕으로 스위칭 전압

리플을 고려한 캐패시턴스는 제안하는 방식을 통해 기존에 방식에 비해 다음 식 (3.14) 및 식 (3.15)와 같이 줄어들게 되며 그 축소 비율인 식 (3.15)의 K_{CO_sw} 를 F_{SA}/F_{SF} 및 L_A/L_F 에 따라 그림 3.5에 나타내었다.

$$C_{O_sw_AOF_min} = K_{CO_sw} C_{O_sw_CF_min}, \quad (3.14)$$

$$K_{CO_sw} = \frac{L_F}{L_A} \frac{F_{sF}^2}{F_{sA}^2} \frac{V_A D_A (1 - D_A)}{V_{IN} N_S / N_P D_F (1 - D_F)}. \quad (3.15)$$

이때, D_A 및 D_F 는 일반적인 포워드 컨버터의 설계와 능동 출력 필터의 동작 범위를 고려하여 $D_A=0.5$, $D_F=0.25$ 로 가정하여 분석하였다. 일반형 포워드 방식 대비 최소 출력 캐패시터의 크기 비율인 K_{CO_sw} 가 능동 출력 필터의 스위칭 주파수의 제곱에 반비례하게 감소하므로 작은 능동 출력 필터 인덕터로도 출력 캐패시터를 줄일 수 있음을 확인하였다. 능동 출력 필터의 위와 같은 두 가지 기능을 통해 부하 변동 시 전압 변동 폭 규제와 스위칭 전압 리플 규제를 만족하기 위한 캐패시터 값이 각각 정해지고 최종적인 출력 캐패시터의 캐패시턴스는 식 (3.10)과 식 (3.13) 중 큰 값인 다음 식 (3.16)과 같이 결정된다.

$$C_{O_AOF_min} = \max(C_{O_Tr_AOF_min}, C_{O_sw_AOF_min}). \quad (3.16)$$

3.1.3.3 능동 출력 필터의 캐패시터

제안하는 방식을 적용할 경우 출력 캐패시터 이외에 능동 출력 필터의 전압원으로 사용하는 캐패시터가 필요하다. 능동 출력 필터의 전압원으로 사용하는 캐패시터인 C_A 는 구조상 메인 컨버터의 출력 캐패시터보다 더 높은 내압을 요구하므로 단점이 될 수 있다. 따라서 이를 최소화하기 위해 능동 출력 필터의 캐패시터 최소값에 대한 분석을 진행하였다. C_A 의 최소 캐패시턴스는 식 (3.10)를 기반으로 다음 식 (3.17)과 같은 설계 기준을 가진다.

$$C_{A_Tr_min} = \frac{1}{8 \Delta V_{A_Tr_max} f_{CF}} \Delta I_o D_A \quad (3.17)$$

$\pm 5\%$ 의 규제가 있는 출력 전압과 다르게 $\Delta V_{A_Tr_max}$ 에 대해서는 설계 규제가 없으므로 더 큰 전압 변동 폭으로 설계가 가능하고 결과적으로 더 작은 캐패시턴스를 가지는 캐패시터로 설계가 가능하다. 또한, v_A 에 대한 스위칭 리플 규제가 없으므로 기생 저항이 큰 전해 캐패시터를 사용해도 되므로 가격 측면에서 이점이 있을 수 있다. $\Delta V_{A_Tr_max}$ 값을 V_A 의 20%, 즉, $\Delta V_{A_Tr_max} = 0.2V_A$ 로 선정하는 경우 일반형 포워드 컨버터의 부하 변동 시 전압 변동을 고려한 최소 출력 캐패시턴스인 $C_{O_Tr_CF_min}$ 에 비해 다음 식 (3.18) 만큼 축소된 캐패시터로 설계가 가능하다.

$$C_{A_Tr_min} = \frac{5}{20} D_A C_{O_Tr_CF_min} \quad (3.18)$$

3.1.4 수동 소자 선정

3.1.4.1 인덕터 코어 선정

앞서 분석한 인덕터 코어 설계 기준을 기반으로 인덕터를 설계하였다. 인덕터를 설계하는 기준은 다음과 같다. 우선 식 (3.2)에서 식 (3.5)를 바탕으로 스위치의 전류 정격을 만족하는 메인 컨버터의 인덕턴스 최소값과 AP를 구하고 인덕터의 코어를 선정하였다. 그 결과를 다음 표 3.3에 정리하였다. 파워드 컨버터의 변압기 코어는 공통으로 EER4042를 사용하였다.

표 3.3 인덕터 설계 결과

인덕터	인덕턴스 및 코어
L_F (일반 파워드)	50 μ H (PQ4040)
L_F (제한한 방식)	27 μ H (PQ3535)
L_F (직렬 DC-DC)	27 μ H (PQ3535)
L_A (제한한 방식)	2.5 μ H (PQ2620)
L_{PR} (직렬 DC-DC)	2.5 μ H (PQ3230)

3.1.4.2 캐패시터 선정

출력 캐패시터의 경우 식 (3.16)을 기준으로 다음 그림 3.6 및 그림 3.7과 같은 최소값이 결정된다. 이를 바탕으로 하드웨어 구성 시 추가로 발생하는 기생 저항 성분 등을 고려하여 캐패시턴스를 표 3.4와 같이 선정하였다. 일반형 파워드 컨버터의 경우 세라믹 캐패시터만으로 구성하기에 1 mF이라는 최소 용량은 가격 측면에서 부담될 수 있기 때문에 전해 캐패시터와 혼합하여 구성하였다. 또한, 전해 캐패시터의 경우 허용 리플 전류가 있으므로 허용 정류치를 만족하는지도 확인하였다.

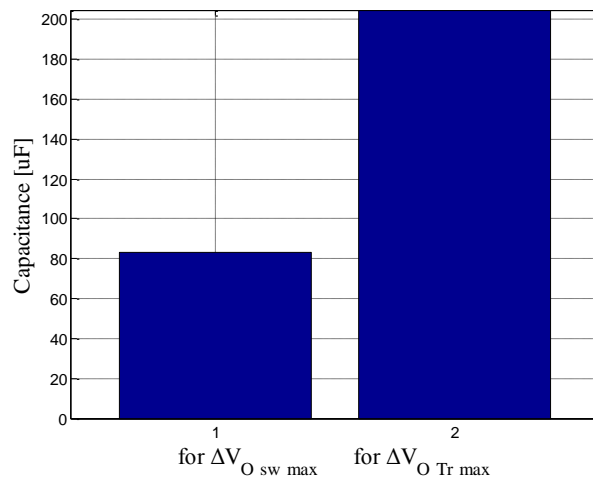


그림 3.6 제안한 방식에서 세라믹 캐패시터 사용 시 필요한 출력 캐패시턴스.

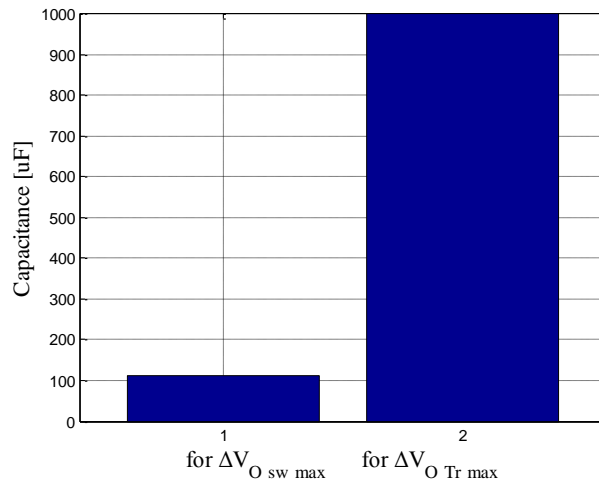
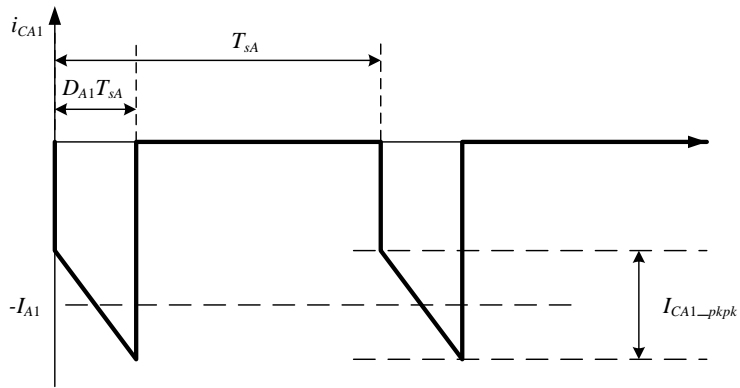


그림 3.7 일반형 파워드 컨버터에서 세라믹 캐패시터 사용 시 필요한
출력 캐패시턴스.

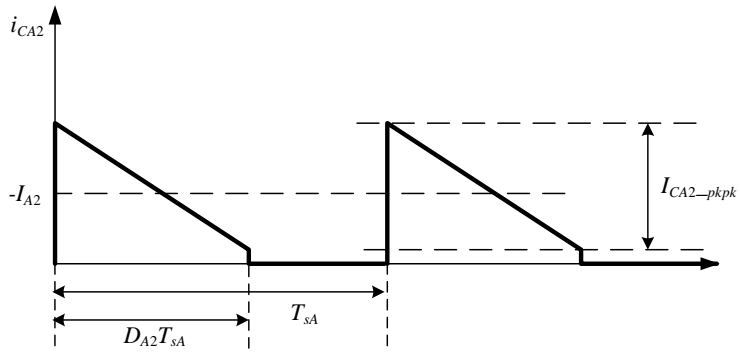
표 3.4 캐패시터 설계 결과

캐패시터	종류 및 개수	RMS전류 허용치
C_{O1}, C_{O2} (제한한 방식)	각각 $4 \times 47 [\mu F]$ (Ceramic capacitor)	$4 \times 6 [A]$
C_{O1}, C_{O2} (일반형 파워드)	각각 $6 \times 47 [\mu F]$ (Ceramic capacitor)	$6 \times 6 [A]$
	각각 $2 \times 6.8 [mF]$ (Electrolytic capacitor)	$2 \times 2.6 [A]$
C_{O1}, C_{O2} (직렬 DC-DC)	각각 $4 \times 47 [\mu F]$ (Ceramic capacitor)	$4 \times 6 [A]$
C_A	$22 [\mu F]$ (Ceramic capacitor)	$5 [A]$
	$2 \times 2.2 [mF]$ (Electrolytic capacitor)	$2 \times 1.4 [A]$
C_{PR1}, C_{PR2} (직렬 DC-DC)	각각 $22 [\mu F]$ (Ceramic capacitor)	$5 [A]$
	각각 $2.2 [mF]$ (Electrolytic capacitor)	$2.2 [A]$

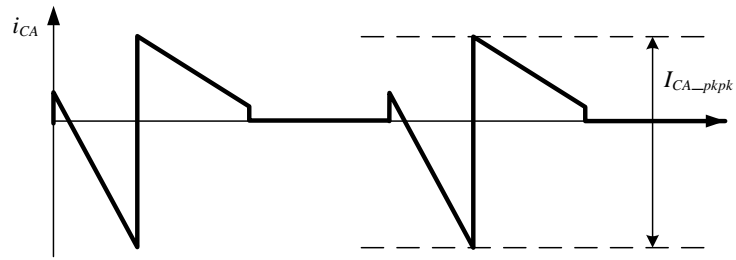
선정한 캐패시터가 가지는 RMS 전류 제한치를 만족하여야 하므로 각 캐패시터로 인가되는 RMS 전류를 구하였다. 각 캐패시터로 흐르는 RMS를 구하는 방법은 다음과 같다. 불연속 전류가 흐르는 C_A 를 제외한 나머지 캐패시터의 RMS 전류는 평균값이 0인 삼각파를 이루므로 해당 인덕터 전류 첨두치 진폭의 $1/2\sqrt{3}$ 배의 값이다 [17]. C_A 로 흐르는 RMS 전류는 다음 그림 3.8(a), (b)에 도시한 i_{CA1} 과 i_{CA2} 에 의해 그림 3.8(c)와 같이 복잡한 전류가 주입된다. 여기서 i_{CA1} , i_{CA2} 는 각각의 출력단에서 C_A 로 인가되는 전류로써 $i_{CA1} = -D_{A1}i_{A1}$, $i_{CA2} = -D_{A2}i_{A2}$ 이고, $i_{CA} = i_{CA1} + i_{CA2}$ 이다. 각각의 전류의 형태가 I_A 의 크기와 시비율 등에 따라 달라지므로 RMS 전류가 가장 커지는 최악의 경우(Worst case)를 가정하여 그림 3.8(d)와 같이 흐른다고 가정하여 분석하였다. 여기서 I_{pkpk1} 및 I_{pkpk2} 는 다음 식 (3.19)~식 (3.22)와 같이 구할 수 있다.



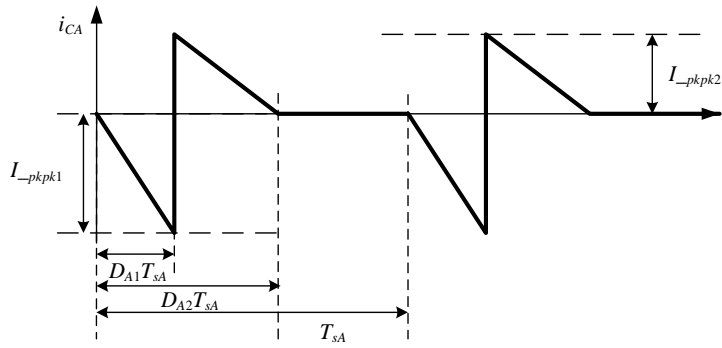
(a)



(b)



(c)



(d)

그림 3.8 C_A 로 인가되는 전류, (a) i_{CA1} , (b) i_{CA2} , (c) i_{CA} , (d) i_{CA} (worst case).

$$I_{CA1_pkpk} = V_{O1} \frac{1-D_{A1}}{L_{A1}} T_{sA} \quad (3.19)$$

$$I_{CA2_pkpk} = V_{O2} \frac{1-D_{A2}}{L_{A2}} T_{sA} \quad (3.20)$$

$$I_{_pkpk1} = I_{CA1_pkpk} + \frac{D_{A1}}{D_{A2}} I_{CA2_pkpk} \quad (3.21)$$

$$I_{_pkpk2} = I_{CA2_pkpk} \frac{(D_{A2} - D_{A1})}{D_{A2}} \quad (3.22)$$

이를 바탕으로 C_A 로 흐르는 RMS 전류를 구하면 다음 식 (3.23)과 같다 [17].

$$I_{CA_RMS} = \sqrt{\frac{1}{3} I_{_pkpk1}^2 D_{A1} + \frac{1}{3} I_{_pkpk2}^2 D_{A2}} \quad (3.23)$$

이를 기반으로 각각의 캐패시터로 흐르는 RMS 전류를 구한 결과는 다음과 같다. 제안하는 방식에서 C_{O1}, C_{O2} 로 인가되는 RMS 전류가 각각 약 1 A, C_A 로 인가되는 RMS 전류가 약 2 A, 직렬형에서 C_{PR1}, C_{PR2} 로 인가되는 RMS 전류가 약 2 A, 일반형 단일 포워드 컨버터에서 C_{O1}, C_{O2} 로 인가되는 RMS 전류가 약 1 A 이므로 표 3.4에 정리한 전해 캐패시터의 허용 RMS 전류를 만족하는 것을 확인하였다.

3.1.5 수동 소자의 부피

앞서 설계한 수동 소자들을 바탕으로 제안한 방식과 기존의 방식의 경우에 수동 소자가 차지하는 부피를 비교하여 다음 표 3.5에 나타내었다. 전체 수동 소자가 차지하는 부피를 구해보면 일반형 파워드 방식이 117.7 cm^3 인 것에 비해 제안하는 방식은 일반 PQ 형 코어 적용 시 95 cm^3 , SMD 형 인덕터 적용 시 80.4 cm^3 으로 최소 약 19%에서 최대 약 32% 정도 저감이 가능한 것을 알 수 있다. SMD 형 인덕터는 다음 그림 3.9와 같이 코어와 권선을 하나의 형태로 양산한 것으로 부피가 작다는 이점이 있으나 인덕턴스와 전류 용량을 키우기 어려워 메인 전력을 감당하는 메인 컨버터의 필터 인덕터나 직렬형 DC-DC의 인덕터로는 적용이 어렵다. 그러나 제안하는 능동 출력 필터의 인덕터는 인덕턴스와 전류 용량이 작으므로 적용이 가능하다. 이를 바탕으로 그림 3.10에 제안하는 방식과 기존 방식들에서의 수동 소자의 부피를 비교하였다.

표 3.5 수동 필터 소자 부피

인덕터 코어		캐패시터	
Type	부피 [$\text{cm}^3/\text{개}$]	Type	부피 [$\text{cm}^3/\text{개}$]
PQ4040	45.4	16 V 6.8 mF (전해, Samyoung)	6.75
PQ3535	31.7	25 V 2.2 mF (전해, Samyoung)	5.6
PQ3230	21.4	16 V 47 μF (세라믹, Murata)	0.002
PQ2620	10.1		
IHLP-3232DZ (SMD inductor)	2.83		



그림 3.9 SMD 형 인덕터 예시 (Vishay).

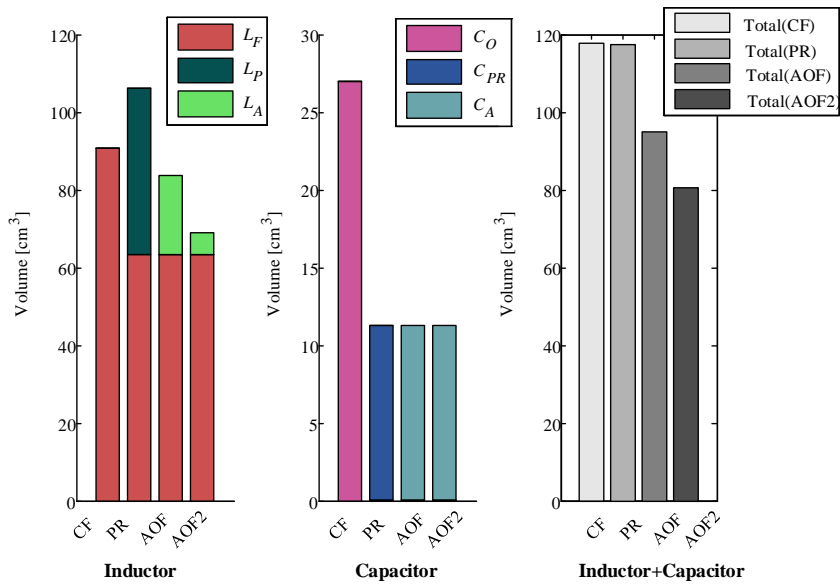


그림 3.10 수동 소자 부피 비교

(CF: 일반형 포워드 방식, PR: 직렬 DC-DC 방식,
AOF: 능동 출력 필터 방식, AOF2: SMD 인덕터 적용 시).

3.2 단자 간 전류를 고려한 설계

3.2.1 단자 간 전류 분석

일반형 다중 출력 포워드 컨버터(그림 1.6)에서 교차 제어에 의한 오차에 대한 분석과 제안한 단자간 전류 보정에 대한 분석 [120, 122-125]을 응용, 확장하여 제안하는 능동 출력 필터를 이용한 시스템에서의 단자 간 전류에 대한 분석을 진행하였다. 제안한 시스템의 포워드 컨버터에서 각 출력으로 전달되는 전류와 해당 출력단 부하 전류 사이의 오차를 발생시키는 요소들을 그림 3.11에 나타내었다.

그리고 이를 기반으로 포워드 컨버터의 시비율 및 능동 출력 필터들의 시비율 등에 의해 정해지는 단자 간 전류를 구하기 위해 식 (3.24)~식 (3.27)을 유도하였다. 이를 동시에 만족하는 값을 구하기 위해 MATLAB 시뮬레이터의 ‘solve’ 함수를 이용하여 구하였고 그 결과를 그림 3.12와 그림 3.13에 도시하였다. 그림 3.12에는 변압기의 권선비 오차와 부하 전류에 따른 전류를 나타내었고, 그림 3.13에서는 출력 전압 및 부하 전류에 따른 전류를 나타내었다.

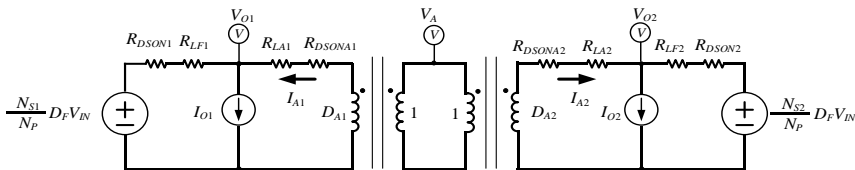


그림 3.11 단자 간 전류를 발생시키는 기생 성분을 포함한 구조도.

$$V_{IN} D_F \frac{N_{S1}}{N_p} - (R_{DSO1} + R_{LF1})(I_{O1} - I_{A1}) = V_{O1}, \quad (3.24)$$

$$V_{IN} D_F \frac{N_{S2}}{N_p} - (R_{DSO2} + R_{LF2})(I_{O2} - I_{A2}) = V_{O2}, \quad (3.25)$$

$$V_A D_{A1} = V_{O1} + (R_{LA1} + R_{DSOA1}) I_{A1}, \quad (3.26)$$

$$V_A D_{A2} = V_{O2} + (R_{LA2} + R_{DSOA2}) I_{A2}. \quad (3.27)$$

그림 3.12에서 알 수 있듯 정상 상태에서 교차 제어에 의한 오차는 변압기의 권선비 오차와 부하의 크기에 선형적인 관계를 가지고 있다. 여기서 권선수의 변화는 실제 변압기의 권선을 소수점 단위로

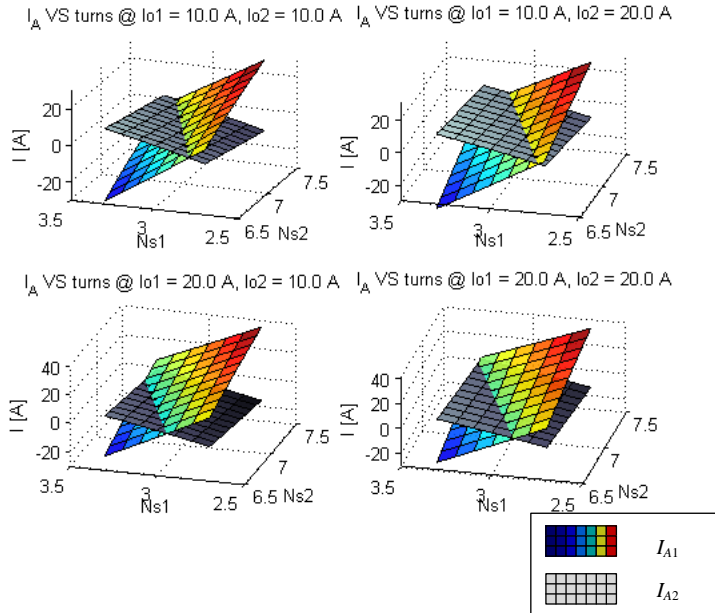


그림 3.12 변압기 권선 및 부하 전류에 따른 전류 비교.

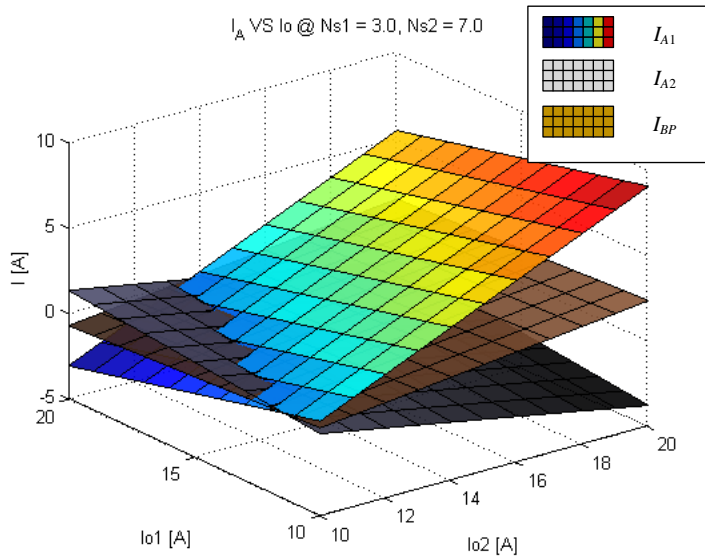


그림 3.13 출력 전류에 따른 전류 전류 (I_{BP} : 단자 간 전류).

설계하였다는 의미가 아니라 변압기의 유효 권선비 (Effective turn ratio), 출력단 누설 인덕터에 의한 유효 시비율 등을 고려한 값이다. 그림 3.13은 변압기의 권선비가 $N_p:N_{S1}:N_{S2} = 56:7:3$ 인 조건에서 각 출력 전류의 크기에 따른 단자 간 전류와 능동 출력 필터 전류를 나타낸 값이다.

3.2.2 기준 전압 조정 기법

앞서 분석하였듯 제안한 단자간 전류 보정 기법은 부하 전류의 상태에 따라 단자간 전류의 크기가 달라지게 된다. 이로 인해 단자 간 전류가 커지면 경우에 따라서는 제안한 방식이 직렬형 DC-DC 컨버터 방식보다 효율적인 이점을 가지지 못할 수 있다. 따라서 이를 방지하기 위해 기준 전압 조정 기법을 도입할 수 있다.

앞서 분석하였듯 교차 제어로 인한 전류 오차는 출력 전압에 따라서도 바뀌게 되므로 단자 간 전류를 최소화할 수 있도록 기준 전압 자체를 변경하는 방법을 적용하고 분석하여 정규화된 출력 전압을 기준으로 부하

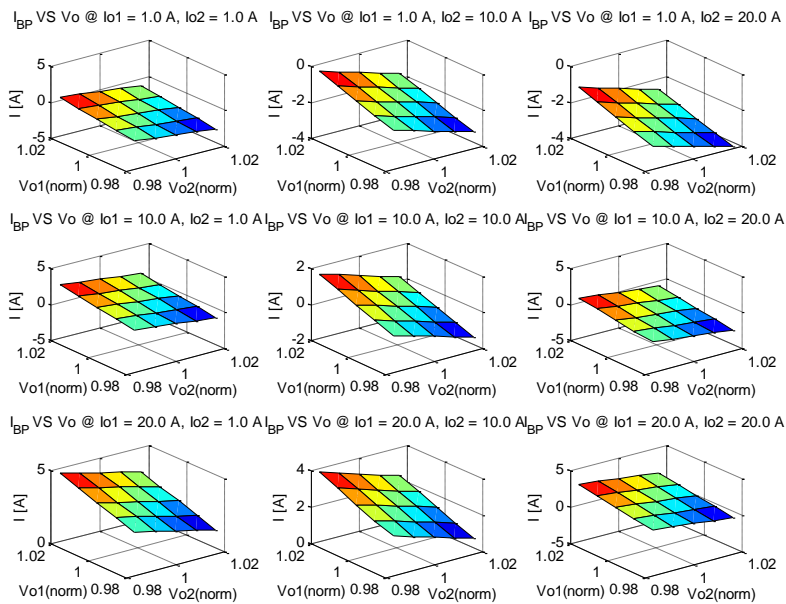


그림 3.14 출력 전압과 부하 전류에 따른 단자 간 전류.

조건에 따라 그림 3.14에 나타내었다. 출력 전류 I_{O1} , I_{O2} 에 대해 각각 1, 10, 20 A의 전류로 흐른다 가정하여 9가지 경우에 대해 분석하였다. 그림에서 알 수 있듯 기준 전압에서 $\pm 2\%$ 이내의 전압 조정만으로도 단자 간 전류, I_{BP} 를 상당량 줄일 수 있는 것을 확인할 수 있다.

3.3 효율 분석

본 절에서는 제안하는 전력 변환 회로가 기존의 방식들보다 어느 정도 효율적 이점이 있는지 알아보고 제안한 시스템의 이점이 최대화되는 메인 전력 변환 회로와 능동 출력 필터의 스위칭 주파수 등의 변수를 선정하기 위하여 손실 분석을 통한 효율 예측을 진행한다. 손실 분석은 근사화를 기반으로 하기 때문에 실제 결과와 차이가 있을 수 있지만, 대략적인 추세를 확인할 수 있어 많이 사용되고 있다. 본 연구에서는 전력용 반도체 제조사가 제공하는 가이드[16]와 일반적인 손실 분석 방법[17]을 기반으로 진행하였다.

효율 비교를 위하여 표 3.3의 결과를 바탕으로 380 V 전압을 입력으로 하여 12 V와 5 V의 전압에 대해 각각 최대 20 A의 출력을 낼 수 있는 350-W급 다중 출력 파워드 컨버터 회로를 선정하여 진행하였다. 효율 분석을 위한 주요 소자의 값과 특성을 표 3.6~표 3.9에 정리하였다.

표 3.6 MOSFET 소자 특성

종류	내압 [V]	$R_{ds(on)}$ m Ω	C_{oss} [pF]	Q_{rr} [nC]	t_r [ns]	t_f [ns]
IRFBC40	600	120	160	3800	17	28
FDD6680AS	30	8.6	350	11	6	12
FDP16AN08A0	75	19	288	36	82	30

표 3.7 Diode 소자 특성

종류	내압 [V]	V_F [V]
STTH2L06	600	0.85
STPS20H100C	100	0.64

표 3.8 인덕터 코어 특성

종류	Ac [mm ²]	Le [mm]
EER4042	154	96.3
PQ4040	174	101.9
PQ3535	162	87.9
PQ3230	142	74.6
PQ2620	113	46.3

표 3.9 기생 성분 특성

종류	제안한 방식 [mΩ]	단일 포워드 [mΩ]	직렬 DC-DC [mΩ]
R_{LF1}, R_{LF2}	5	5	5
R_{LA1}, R_{LA2}	15	-	-
R_{LPR1}, R_{LPR2}	-	-	15

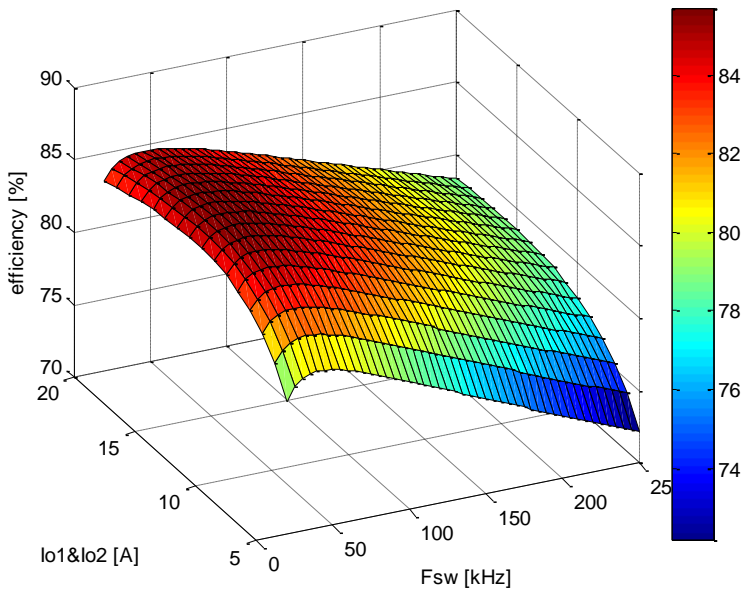
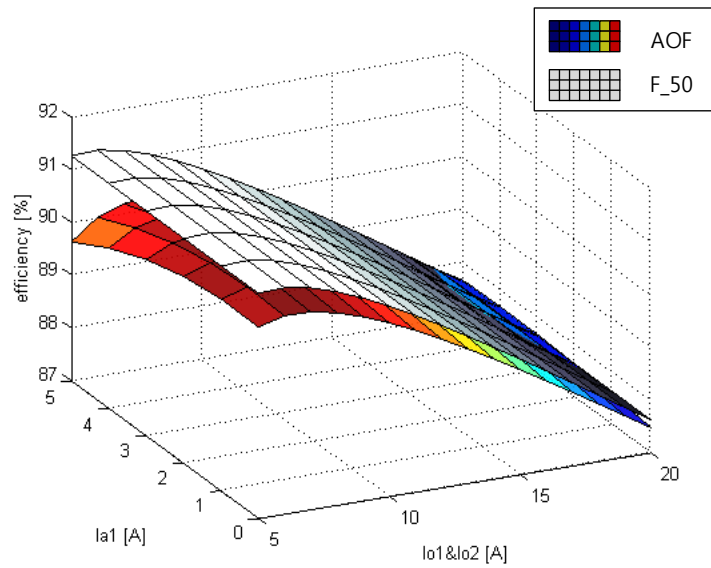


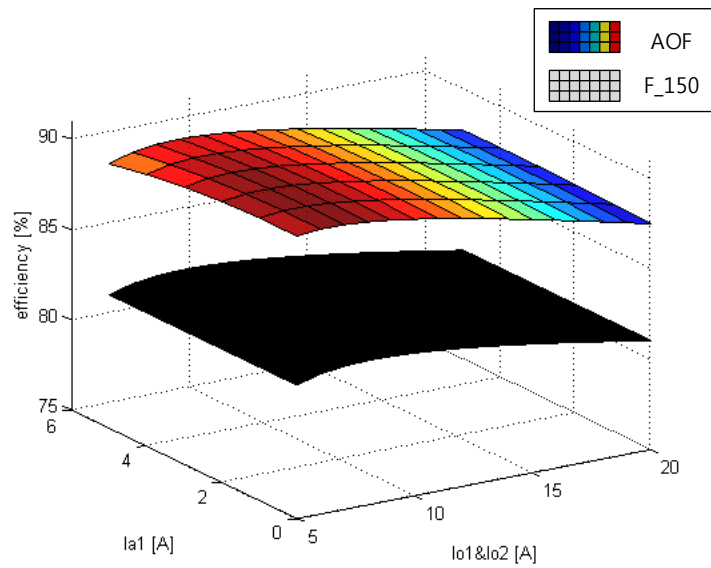
그림 3.15 부하 전류 및 스위칭 주파수에 따른 파워드 전력 변환 회로의 효율.

효율 분석은 일반형 다중 출력 파워드 컨버터와 스위칭 주파수를 높인 일반형 다중 출력 파워드 컨버터, 직렬형 DC-DC 컨버터 방식, 능동 출력 필터를 이용한 제안한 방식을 바탕으로 비교 분석한다. 이를 위해 우선 다권선 변압기로 이뤄진 메인 컨버터의 효율을 스위칭 주파수와 부하의 크기에 따라 분석하였고 이를 그림 3.15에 나타내었다. 이를 기반으로 메인 컨버터의 효율과 수동 필터 설계, 능동 소자 정격 등을 고려하여 스위칭 주파수를 50 kHz로 선정하였다. 스위칭 주파수를 높인 일반형 파워드의 스위칭 주파수는 150 kHz로 선정하였다. 이유는 스위칭 주파수의 제곱에 반비례하여 감소하는 스위칭 리플의 특성을 고려하였을 때

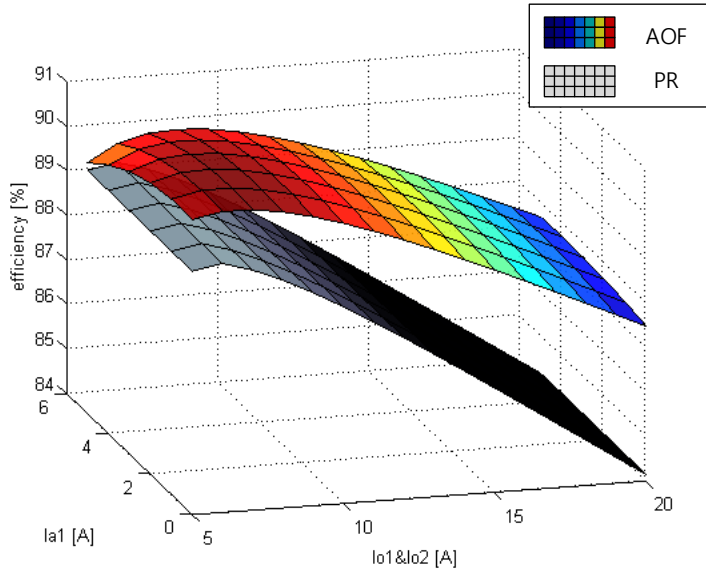
제안하는 방식(약 1/10로 스위칭 리플 저감)과 유사한 수준으로 출력 캐패시터를 줄일 수 있는 주파수를 선택한 것이다. 직렬형과 제안한



(a)



(b)



(c)

그림 3.16 제안한 방식(AOF)과의 효율 비교 분석 결과,

(a) 50 kHz 일반형 다중 출력 파워드(F_50), (b) 150 kHz 일반형 다중 출력 파워드(F_150), (c) 직렬형 DC-DC 컨버터 방식(PR).

방식의 능동 출력 필터 회로의 스위칭 주파수는 메인 컨버터 스위칭 주파수의 10배인 500 kHz로 선정하였다. 이를 바탕으로 앞서 언급한 방식들의 효율을 비교하여 그림 3.16에 나타내었다. 제안한 방식과 직렬형 방식은 동일한 소자를 이용하여 보조 컨버터 회로를 구성하였다. 그림 3.16(a)는 일반형 파워드 컨버터를 50 kHz로 구동시킨 경우와 제안한 방식(포워드 50 kHz, 능동출력필터 500 kHz)과의 효율 비교이고 그림 3.16(b)는 일반형 파워드 컨버터를 150 kHz로 구동시킨 경우와 제안한 방식(포워드 50 kHz, 능동출력필터 500 kHz)과의 효율 비교 결과이다. 그림

3.16(c)에서는 제안하는 방식과 직렬형 방식(포워드 50kHz, 벡 500 kHz)을 비교하였으며 직렬형 방식에 비해 제안한 방식의 효율이 대부분 영역에서 높으며 부하가 커질수록 효율 차이가 커져 최대 약 4% 이상 높은 것을 알 수 있다. 다만 능동 출력 필터로 흐르는 전류가 커질수록 이러한 이점이 줄어들게 되는데 이 단자 간 전류가 두 번의 전력 변환 과정을 거치며 손실을 발생시키기 때문이다. 이러한 효율 감소를 최소화하고자 한다면 앞서 3.2절에서 진행한 단자 간 전류를 줄이기 위한 전압 기준치 변경 등의 기법을 적용하여야 할 것이다.

제 4 장 소신호 분석 및 제어기 설계

시스템의 안정성을 확보하고 제어기 최적화를 통한 출력 캐패시터 최소 값 선정 등을 위해 제안한 방식의 소신호 모델을 분석한다. 제안하는 방식은 기존의 시스템과 달리 메인 컨버터의 제어와 능동 출력 필터의 제어가 서로 재귀적 관계(Recursive)에 있으므로 안정성 분석이 필수적이다. 그러나 제안하는 시스템을 일반적으로 많이 사용하는 평균 모델에 근거한 소신호 분석을 통해 분석할 경우 과도하게 복잡해지고 제어기 설계가 어려워지는 문제가 발생한다(부록 A). 따라서 본 연구에서는 제안하는 시스템을 근사화할 수 있는 조건을 제시하고 일반적인 소신호 분석 방법을 통한 결과, 제안하는 근사화 방법을 통한 결과, PSIM의 AC sweep기능을 이용한 소신호 전달 특성 분석 결과를 비교하여 제안하는 근사화 분석 방법의 타당성을 검증하고 시스템의 안정성을 확보한다.

4.1 시스템 근사화를 통한 소신호 모델

제안하는 방식의 소신호 모델은 일반적인 방식에 비해 분석이 복잡하고 직관적이지 못하다. 이중 출력의 경우 일반적인 소신호 분석 방법을 통해 분석이 가능하기는 하나 최종 제어 루프의 전달 함수에 이르는 과정이 복잡하고 모든 제어 루프가 서로 재귀적 관계에 있는 특성상 이를 기반으로 한 제어기 설계가 매우 복잡하다(부록 A). 이에 본 연구에서는 제안하는 시스템을 근사화하여 제어기 설계를 용이하게 하였다.

4.1.1 단일 출력

제안하는 단일 출력 시스템을 다음 그림 4.1에 나타내었다.

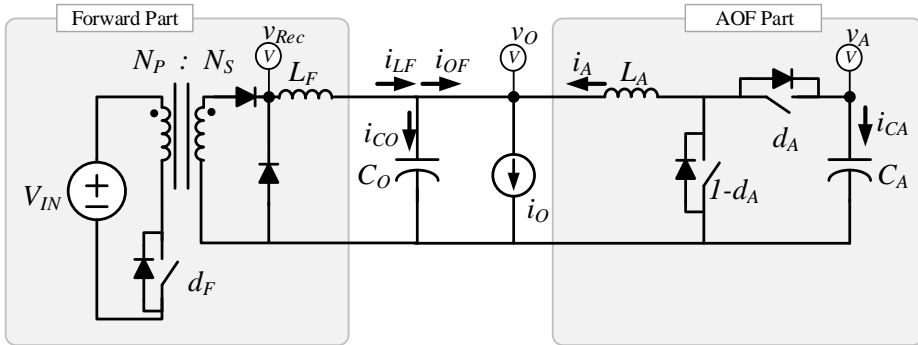


그림 4.1 제안하는 능동 출력 필터의 구조.

4.1.1.1 능동 출력 필터의 제어를 위한 근사화

그림 4.1에서 능동 출력 필터(AOF) 입장에서 메인 컨버터는 v_{Rec} 를 변화시켜 i_{LF} 를 바꾸게 하는 외란으로 볼 수 있다. 능동 출력 필터의 제어 대역폭이 메인 컨버터의 제어 대역폭보다 충분히 높으면($f_{cA} \gg f_{cF}$) 이 외란은 무시할 수 있고 따라서 다음 그림 4.2와 같이 근사화할 수 있다.

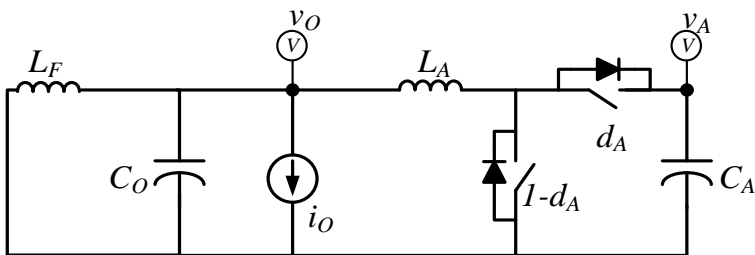
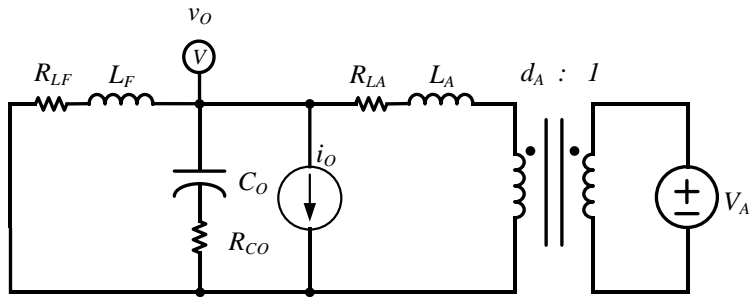
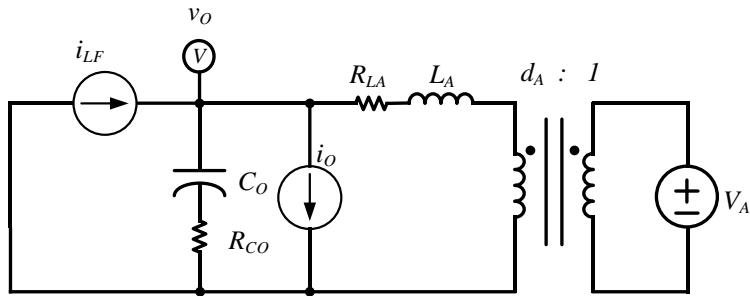


그림 4.2 메인 컨버터를 근사화한 시스템.



(a)



(b)

그림 4.3 근사화된 능동 출력 필터의 소신호 모델을 위한 구성

(단일 출력), (a) 일반적인 경우, (b) $L_F \gg L_A$ 인 경우.

또한, C_A 가 C_o 에 비해 충분히 커서 d_A 의 변동이 v_A 에 미치는 영향이 v_o 에 미치는 영향에 비해 무시할 수 있으면 C_A 를 정 전압원으로 다음 그림 4.3(a)와 같이 근사화할 수 있다. 이때 $L_F \gg L_A$ 인 경우 L_F 의 임피던스가 충분히 커 전류원으로 가정할 수 있고 그림 4.3(b)와 같이 일반적인 벡 컨버터로 더 간단한 시스템으로 근사화할 수 있다. 그러나 $L_F \gg L_A$ 의 조건을 만족하지 못하는 경우 벡 컨버터로 근사화하면 다음 그림 4.4와 같이 실제 제어 루프 전달 특성과 차이가 생기게 되어 목표한 성능을

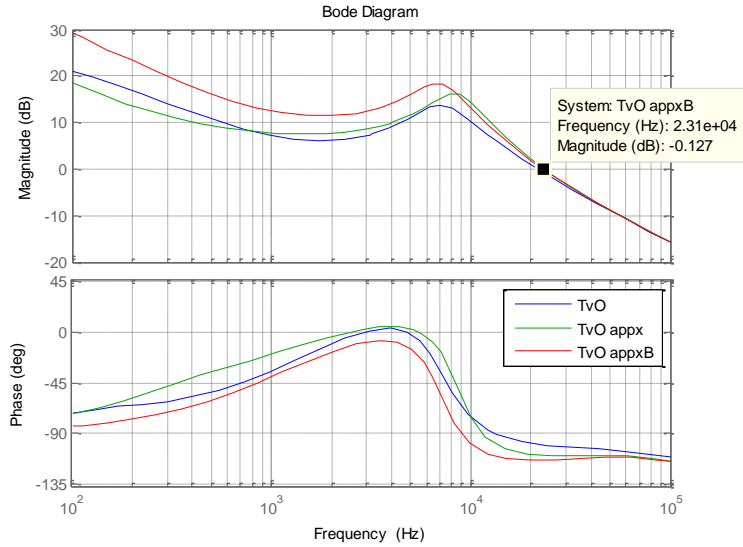


그림 4.4 $L_F \gg L_A$ 를 만족하지 못하는 경우의 근사화 방법에 따른
제어 루프 보드 선도 예시

(T_{VO} : 비근사화, T_{VO_appx} : 그림 4.3(a) 방법, T_{VO_appxB} : 그림 4.3(b) 방법.

내지 못 할 수 있으므로 주어진 조건에 따라 근사화 회로를 선택해서 진행해야 한다. 그림 4.4는 앞서 3장에서 설계한 시스템을 대상으로 L_F 를 1/5로 줄인, L_F : 5.4 μH , L_A : 2.5 μH 인 시스템을 가정하고 진행한 분석 결과 예시이다. 벅 컨버터로 근사한 경우 오차가 커지는 것을 알 수 있다. C_A 의 경우는 앞서 RMS 전류 등의 이유로 C_O 에 비해 충분히 크게 설계되었으므로 제안하는 방식에서 C_A 의 정 전압원으로 근사화는 타당하다 볼 수 있다. v_O 제어에 대한 근사화 시스템은 그림 4.3(a)의 경우 일반적인 벅 컨버터 외에 포워드 컨버터의 필터 인덕터가 존재하므로 이를 포함한 소신호 전달 특성을 구하기 위한 소신호 블록도는 다음 그림 4.5와 같다. 여기서 G_{S3} 는 부록 A의 표 A.1에 나타내었다.

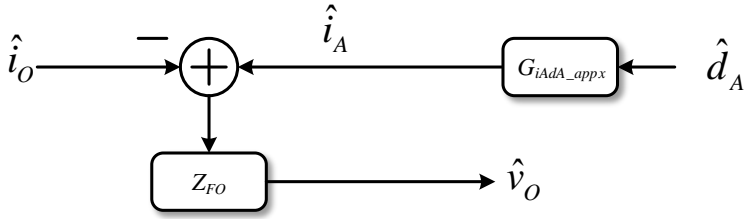


그림 4.5 근사화된 능동 출력 필터의 소신호 블록도.

여기서 G_{iAdA_appx} 및 G_{vOiA_appx} 는 다음 식 (4.1)~식 (4.3)과 같다.

$$G_{iAdA_appx} \equiv \left. \frac{\hat{i}_A}{\hat{d}_A} \right|_{appx} = \frac{V_A}{sL_A + R_{LA} + Z_{FO}}, \quad (4.1)$$

$$G_{vOiA_appx} \equiv \left. \frac{\hat{v}_O}{\hat{i}_A} \right|_{appx} = Z_{FO}, \quad (4.2)$$

$$Z_{FO} = -G_{S3}. \quad (4.3)$$

이를 기반으로 능동 출력 필터의 근사화된 개루프 전달 함수를 구하면 다음 식 (4.4)와 같다.

$$G_{vOdA_appx} \equiv \left. \frac{\hat{v}_O}{\hat{d}_A} \right|_{appx} = \frac{V_A Z_{FO}}{sL_A + R_{LA} + Z_{FO}}. \quad (4.4)$$

그림 4.3(b)의 방식으로 근사화 한 경우 일반 벡 컨버터와 동일하게 진행하면 된다. 일반 벡 컨버터의 개루프 전달 특성은 다음과 같다.

$$G_{vOdA_appxB} \equiv \left. \frac{\hat{v}_O}{\hat{d}_A} \right|_{appxB} = \frac{V_A (1 + sR_{CO}C_O)}{1 + \frac{s}{Q_B w_{0B}} + \frac{s^2}{w_{0B}^2}}, \quad (4.5)$$

여기서 $Q_B = \frac{1}{R_{CO} + R_{LA}} \sqrt{\frac{L_A}{C_o}}$, $w_{0B} = \frac{1}{\sqrt{L_A C_o}}$ 이다.

이를 바탕으로 제어기를 포함한 시스템의 제어 루프 전달 함수는 다음 식 (4.6) 혹은 식 (4.7)과 같고 이를 기반으로 제어기 H_{vO} 를 설계하면 된다.

$$T_{vO_appx} \equiv H_{vO} G_{vOdA_appx}, \quad (4.6)$$

$$T_{vO_appxB} \equiv H_{vO} G_{vOdA_appxB}. \quad (4.7)$$

4.1.1.2 메인 컨버터의 제어를 위한 근사화

제안하는 시스템에서 능동 출력 필터의 제어 대역폭이 메인 컨버터의 제어 대역폭보다 충분히 높아서($f_{cA} \gg f_{cF}$) i_{LF} 으로 인한 v_O 의 변동이 거의 없으면 메인 컨버터의 입장에서 출력 전압은 이상적인 전압원으로 볼 수 있고, 능동 출력 필터는 전류 거울(Current Mirror)과 캐패시터로 가정할 수 있다. 이러한 가정을 이용해 단일 출력에 대한 제안한 시스템의 근사화 모델을 다음 그림 4.6에 나타내었다. 이때 $f_{cA} \gg f_{cF}$ 조건을 만족하지 못하면 다음 그림 4.7과 같이 제어 대역폭에서 위상 여유(Phase margin)가 실제(일반 소신호 분석 결과)에 비해 줄어들게 되므로 안정성 확보에 문제가 있을 수 있다. 그림 4.7은 f_{cA} 를 앞서 3장에서 설계한 23 kHz의 1/5로 낮춘 경우의 예시로써, 제안하는 근사화를 통한 분석 결과의 경우 위상 여유가 65도이지만 실제로는 44도이기 때문에 근사화를 통한 설계 시 안정성이 줄어드는 것을 알 수 있다. 이를 정성적으로 분석하자면 능동 출력 필터의 v_O 에 대한 제어가 충분히 빠르지 못하면 전류 거울의 동작에

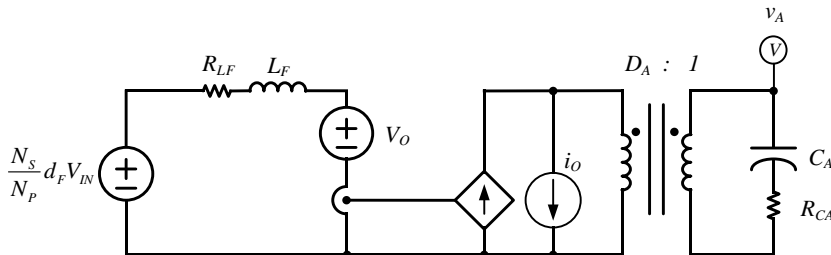


그림 4.6 근사화된 메인 컨버터의 제어를 위한 구성.

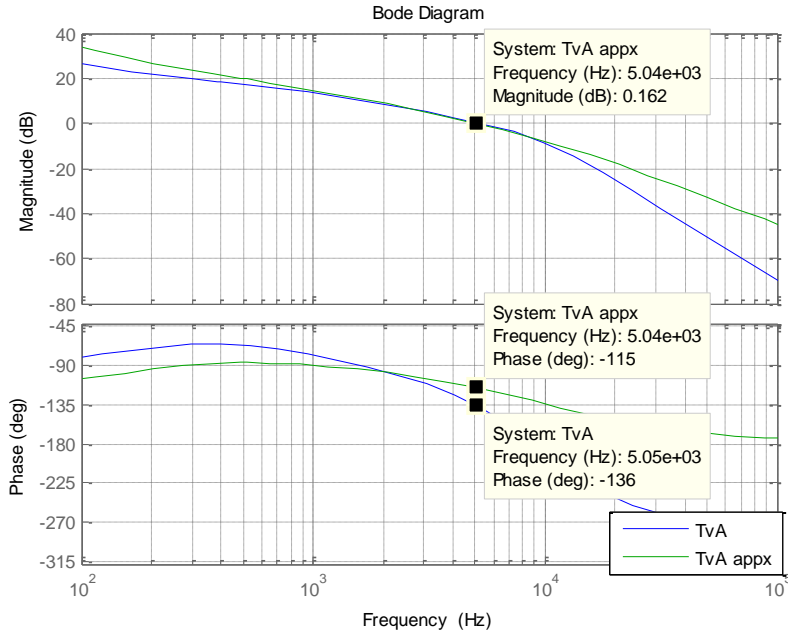


그림 4.7 $f_{cA} \gg f_{cF}$ 를 만족하지 못하는 경우의 T_{vA} 예시.

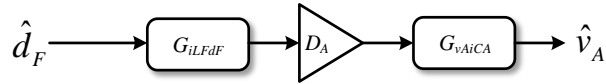


그림 4.8 근사화된 메인 컨버터의 소신호 블록도.

지연이 발생하게 되고 이로 인해 d_F 에서 v_A 에 대한 전달 이득이 작아지고 지연되게 되는 것이다. 그러나 근사화를 통한 분석은 이러한 현상을 반영하지 못하므로 실제 전달 특성과 차이가 발생하게 된다.

다음으로 메인 컨버터의 근사화된 소신호 블록도는 그림 4.8과 같다. 그리고 이를 바탕으로 메인 컨버터의 근사화된 개루프 전달 함수를

구하면 다음 식 (4.8)과 같다.

$$G_{vAdF_appx} \equiv \left. \frac{\hat{v}_A}{\hat{d}_F} \right|_{appx} = D_A G_{iLFdF} G_{vAiCA}. \quad (4.8)$$

여기서

$$G_{iLFdF} = \left. \frac{\hat{i}_{LF}}{\hat{d}_F} \right| = \frac{(N_S / N_P) V_{IN} / R_{LF}}{1 + s / (R_{LF} / L_F)}, \quad (4.9)$$

$$G_{vAiCA} = \left. \frac{\hat{v}_A}{\hat{i}_{CA}} \right| = \frac{1 + s R_{CA} C_A}{s C_A}, \quad (4.10)$$

이다. 이를 바탕으로 제어기를 포함한 시스템의 제어 루프 전달 함수는 다음 식 (4.11)과 같고 이를 기반으로 v_A 의 전압 제어기 H_{vA} 를 설계하면 된다.

$$T_{vA_appx} \equiv H_{vA} G_{vAdF_appx} \quad (4.11)$$

4.1.2 다중 출력

앞서 제안한 근사화 기법을 기반으로 다중 출력에 대해 적용하면 다음 그림 4.9 및 그림 4.10과 같이 구성된다. 능동 출력 필터의 경우 다중 출력으로 구성해도 각각의 독립적인 컨버터로 근사화되기 때문에 다중 출력에서 능동 출력 필터의 v_o 에 대한 근사화 소신호 전달 특성은 식(4.4)와 동일하다.

그림 4.9를 바탕으로 제어기가 포함된 제어 루프 전달 함수는 다음 식(4.12) 및 식 (4.13)과 같고 이를 기반으로 $v_{o1,2}$ 에 대한 전압 제어기 H_{v01} 과 H_{v02} 제어기를 설계하면 된다.

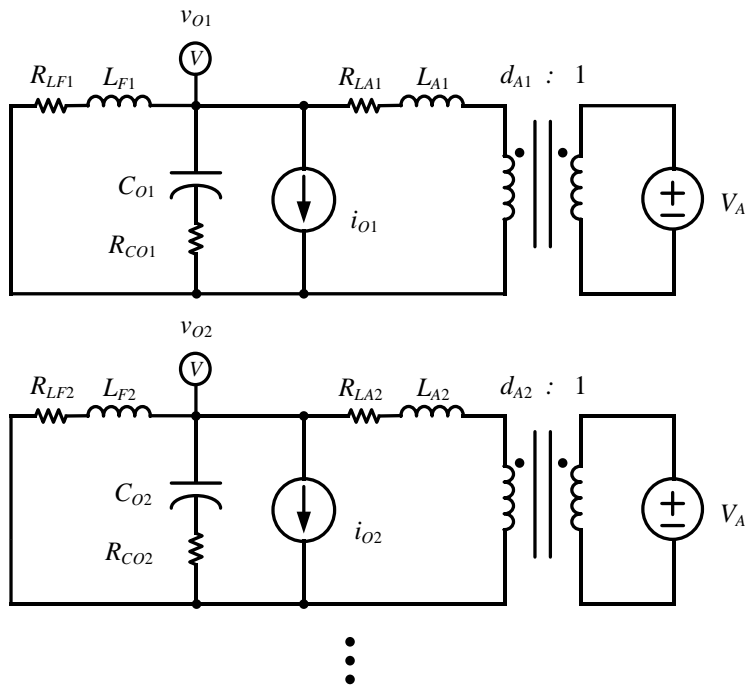


그림 4.9 근사화된 능동 출력 필터의 소신호 모델을 위한 구성

$$T_{vO1_appx} \equiv H_{vO1} G_{vO1dA1_appx}, \quad (4.12)$$

$$T_{vO2_appx} \equiv H_{vO2} G_{vO2dA2_appx}. \quad (4.13)$$

그러나 메인 컨버터의 경우 하나의 능동 출력 캐패시터인 C_A 를 공유하므로 각각의 출력단에서 C_A 로 전달되는 전류의 합이 v_A 를 결정하게 된다. 이를 고려하여 근사화된 회로도를 그림 4.10에 나타내었고 그 회로의 소신호 블록도를 나타내면 다음 그림 4.11과 같다.

이를 바탕으로 소신호 전달 특성을 구하면 다음 식 (4.14)와 같다.

$$G_{vAdF_appxN} \equiv \frac{\hat{v}_A}{\hat{d}_F} \Big|_{appx_Nout} = D_{A1} G_{iLF1dF1} G_{vAiCA1} + D_{A2} G_{iLF2d21} G_{vAiCA2} + \dots + D_{AN} G_{iLFNd2N} G_{vAiCAN}. \quad (4.14)$$

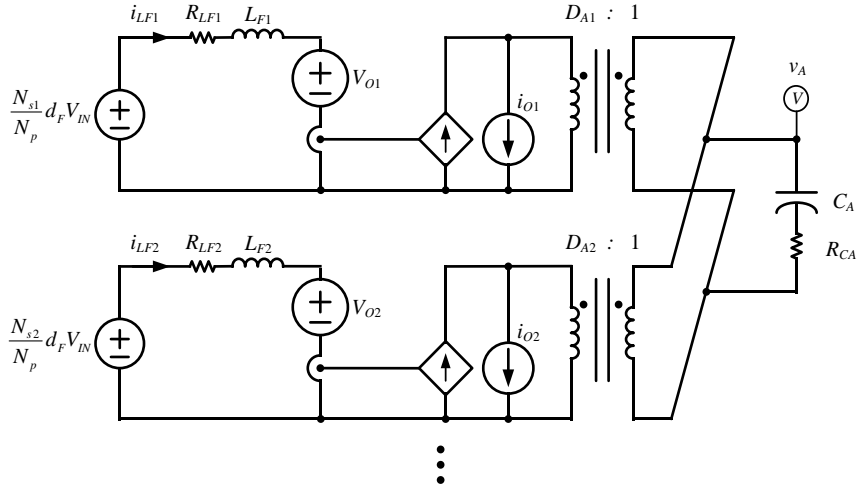


그림 4.10 근사화된 메인 컨버터의 소신호 모델을 위한 구성
(다중 출력).

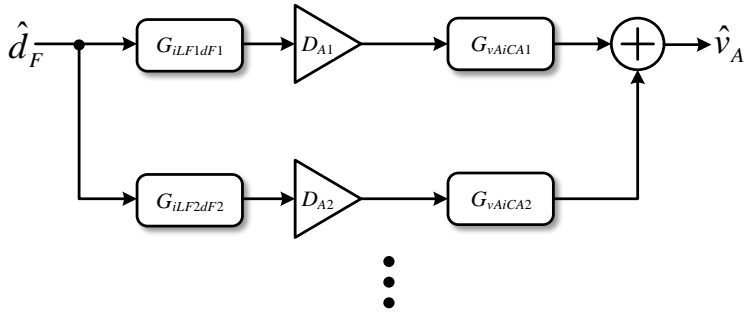


그림 4.11 근사화된 메인 컨버터의 소신호 블록도.

이를 바탕으로 제어기가 포함된 제어 루프 전달 특성을 구하면 다음 식 (4.15)와 같다. 앞의 경우와 마찬가지로 H_{vA_N} 을 기반으로 제어를 설계하면 된다.

$$T_{vA_appxN} \equiv H_{vA_N} G_{vAdF_appxN}. \quad (4.15)$$

일반 소신호 분석의 경우와 달리 근사화 과정에서 능동 출력 필터의 제어에 의한 영향이 없다고 가정했기 때문에 전달 특성이 간단하여 출력의 개수를 늘리더라도 설계에 어려움이 없게 된다. 근사화한 소신호 분석 방식에 대한 자세한 검증은 다음 절에서 일반 소신호 분석 결과 및 PSIM의 AC sweep 분석 결과와 비교 분석을 통해 진행한다.

4.2 제어기 설계 및 근사화 분석의 검증

제안하는 컨버터의 제어는 앞서 설명하였듯 병렬로 연결된 능동 출력 필터들이 출력 전압을 각각 제어하고 메인 컨버터는 능동 출력 필터의 캐패시터 전압을 제어하는 구조이다. 다중 출력 구조에서는 보조 컨버터의 전압 제어 루프가 각각 내루프(**Inner loop**)를 형성하고 메인 컨버터의 전압 제어 루프가 외루프(**Outer loop**)를 형성하게 된다. 단일 출력과 이중 출력에 대해서는 부록 A에서 분석한 일반 분석 결과와 근사화를 통한 분석 결과를 사용할 수 있고 3개 이상의 출력에 대해서는 근사화를 통한 분석을 이용하여 설계가 가능하다. 제안하는 방식이 빠른 부하 변동 응답 특성을 가지면서 안정성을 유지 하기 위한 제어기 설계를 진행하였다. 우선 보조 컨버터의 제어 루프를 형성하는 제어기를 설계하였다. 기본적으로 벡 컨버터와 유사한 제어 특성을 보이므로 1개의 적분기와 **2-pole, 2-zero** 제어기를 통해 높은 제어 대역폭과 충분한 페이즈 마진 확보, 스위칭 주파수에서의 영향 최소화를 달성한다. 제어기 설계는 기본적으로 내루프에 대한 제어기 설계가 완료되면 이를 기반으로 외루프 제어기, 즉, 파워드 컨버터의 전압 제어기를 설계한다. 앞서 언급하였듯 파워드 컨버터의 제어 대역폭이 능동 출력 필터의 전압 제어 대역폭에 비해 낮게 제한되지만 v_A 에 대해서는 전압 변동 폭 규제가 없으므로 빠른 응답 특성이 요구되지 않아 낮은 제어 대역폭을 갖도록 설계하여도 충분하다.

4.2.1 단일 출력

4.1절에서 진행한 소신호 분석을 기반으로 단일 출력 시스템의 페루프 전달 특성은 식 (A.3) 및 식 (A.4), 혹은 식 (4.6) 및 식 (4.11)과 같으므로 이를 기반으로 제어기를 설계한다. 제어기는 2-pole-2-zero와 적분기를 이용한 제어기를 선정하였으며 v_A 의 제어 대역폭은 메인 컨버터의 스위칭 주파수의 1/10 이하에 해당하도록, v_O 의 제어 대역폭은 메인 컨버터의 스위칭 주파수의 1/20 이하에 해당하도록 설계하였다. 근사화를 통한 분석 결과와 일반 소신호 분석 결과를 검증하기 위해 동일한 제어기를 바탕으로 근사화 전/후의 제어 루프 이득 분석 결과와 PSIM 시뮬레이터의 AC sweep 기능을 통한 분석 결과를 다음 그림 4.12~그림 4.16에 나타내었다.

4.2.1.1 v_O 제어

v_O 에 대한 제어는 제어 대역폭의 경우 일반 소신호 분석을 통한 제어 대역폭이 약 20.3 kHz인 반면 근사화를 통한 분석에서는 약 23 kHz가 나왔으며 PSIM 시뮬레이터를 통한 결과에서는 약 20.3 kHz가 나왔다. 즉, 근사화를 통한 분석 결과가 일반 분석 결과보다 약 15% 정도 더 넓은 대역폭과 큰 위상 여유가 있는 것처럼 분석되므로 근사화를 통한 제어기 설계시 오차를 고려하여 설계해야한다.

근사화 전/후의 오차에 대해 원인 분석은 다음과 같다. 그림 4.12의 v_O 에 대한 제어 루프 이득을 비교해 보면 근사화한 경우에 저주파 이득이 다소

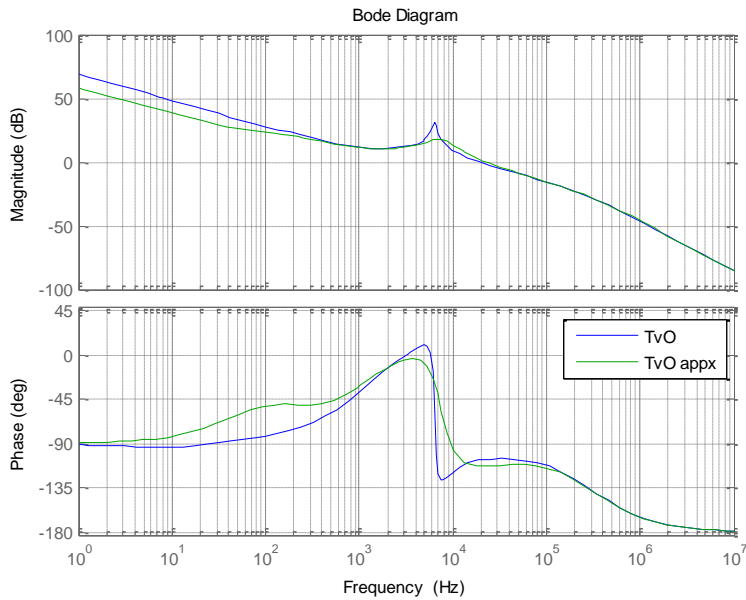


그림 4.12 소신호 분석 결과를 이용한 v_o 제어 루프 이득 (T_{vO} : 일반 소신호 분석 결과, T_{vO_appx} : 근사화된 소신호 분석 결과).

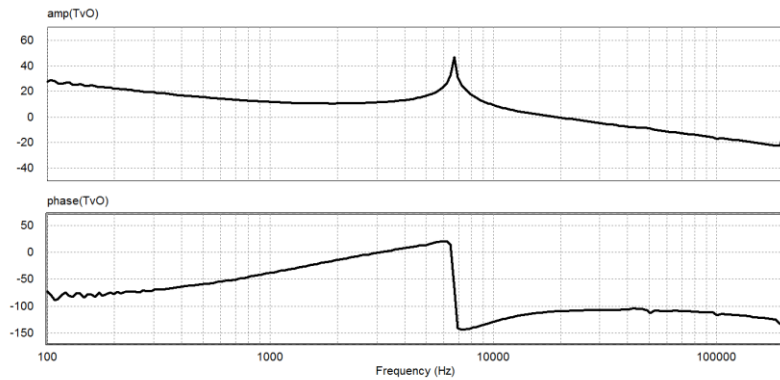


그림 4.13 PSIM의 AC sweep을 이용한 T_{vO} .

낮게 나오는 오차가 있고 공진점에서 댐핑이 더 큰 것처럼 보이는 현상이 있는 것을 알 수 있다. 저주파 이득이 낮게 나오는 이유는 실제 시스템에서는 d_A 변동 시 v_A 가 변하게 되고 이로 인해 메인 컨버터의

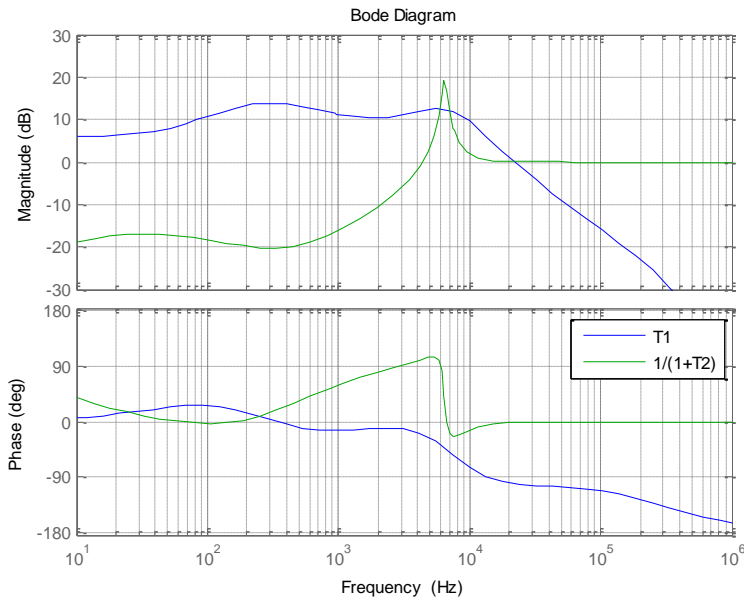


그림 4.14 일반 소신호 분석에서 주요 전달 특성의 보드 선도.

제어기도 응답하므로 이로 인한 이득이 증가하게 되는데 근사화를 통한 분석에서는 이러한 현상이 반영되지 않기 때문이다. 또 공진점에서 댐핑이 달라 보이는 이유는 실제 시스템에서는 식 (A.3)에 나와 있는 $1+T_2$ 의 공진이 반영되지만, 근사화 과정에서 이러한 전달 특성이 생략되었기 때문에 발생한다고 볼 수 있다.

이를 검증하기 위해 그림 4.14에 T_1 과 $1/(1+T_2)$ 의 보드 선도를 나타내었다. $1/(1+T_2)$ 의 경우 약 6.4 kHz에서 공진점이 있는 것을 확인할 수 있고 이로 인해 그림 4.12의 T_o 도 약 6.4 kHz에서 공진하게 된다. 결과적으로 v_o 에 대한 근사화를 통한 결과와 일반 소신호 분석 결과 간에 다소의 오차가 있으나 저주파 제어 이득 차이가 제어 성능에 큰 영향을

미치지 않기 때문에 저주파 오차는 무시할 만하다. 공진점에서의 댐핑 차이의 경우 제어기 설계 시 페이즈 마진 설계에 영향을 미치나 근사화를 통한 제어기 설계 시 일반적인 제어기 설계에 비해 공진점에서의 페이즈 마진을 충분하게 설계하는 것으로 안정성을 확보할 수 있다. 그림 4.13에 나와 있는 PSIM 시뮬레이터를 통한 분석 결과를 보면 근사화 전/후의 소신호 분석을 통한 결과와 유사한 것을 확인할 수 있다.

4.2.1.2 v_A 제어

v_A 에 대한 제어 루프 이득에 대해서는 그림 4.15와 그림 4.16에 나타내었다. 근사화를 통한 분석에서는 고주파 영역에서 이득과 위상이 일반 소신호 분석 결과에 비해 더 크게 나오는 것을 확인할 수 있다. 이는 앞서 4.1.1.2절에서 설명하였듯 능동 출력 필터의 제어 대역폭보다 높은 주파수 영역에서는 v_o 가 정전압원으로 보이지 않기 때문에 발생하는 현상이다. 그러나 본 연구에서는 v_o 에 대한 제어 대역폭이 v_A 에 대한 제어 대역폭보다 훨씬 높으므로 오차가 발생하는 영역이 제어에 큰 영향을 주지 않고 이득 여유(Gain margin)의 경우 일반적인 설계 기준인 10 dB를

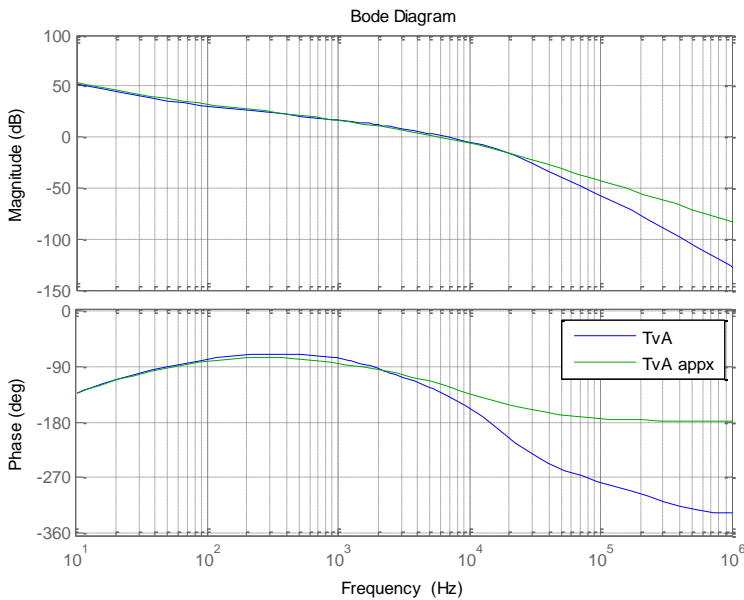


그림 4.15 소신호 분석 결과를 이용한 v_A 제어 루프 이득 (T_{vA} : 일반 소신호 분석 결과, T_{vA_appx} : 근사화된 소신호 분석 결과).

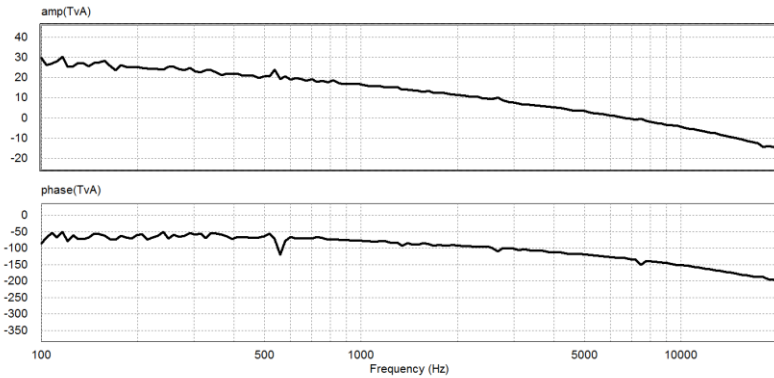


그림 4.16 PSIM의 AC sweep 기능을 이용한 T_{vA} .

크게 상회하는 값을 보이고 있으므로 근사화를 통한 설계로도 충분히 안정적인 제어기 설계가 가능하다. 근사화 전/후 소신호 분석을 통한 제어 대역폭이 각각 약 6.27 kHz와 6.14 kHz로 근소한 차이가 있는 것을 알 수 있다. 그러나 오차가 2% 수준에 불과하므로 실제 설계에 문제가 없다고 볼 수 있다. 그림을 통해 일반 소신호 분석 및 근사화를 통한 소신호 분석 결과가 PSIM 시뮬레이터의 AC sweep을 통한 결과와 거의 유사한 것을 확인할 수 있다.

4.2.2 이중 출력

이중 출력의 경우 근사화 기법을 적용한 식 (4.4)와 식 (4.8)에서 $N=2$ 인 경우이다. 단일 출력의 경우와 마찬가지로 제어기는 2-pole-2-zero와 적분기를 이용한 제어기를 선정하였다.

일반 소신호 분석 결과인 그림 A.8(e), (i)를 보면 단일 출력의 경우와 다르게 저주파 영역에서 20dB/decade의 기울기를 가지는 현상이 사라지는데 이는 다른 출력단을 통해서도 C_A 로 전력이 전달되기 때문에 C_A 가 근사화 과정에서 가정했던 정 전압원에 가까워지기 때문이다. 즉, 제안하는 방식은 출력의 개수가 증가할수록 오히려 근사화 결과와 실제 모델이 유사해지고 전압 제어에 대한 안정성이 증가한다고 볼 수 있다.

이를 통해 설계한 동일한 제어기를 바탕으로 근사화 전/후 분석 결과를 다음 그림 4.17에서 그림 4.24에 나타내었다. 일반 소신호 분석 기법을 적용한 경우 페루프 시스템 전달 함수의 계수 중 MATLAB 시뮬레이터의 허용치를 넘어서는 값이 있기 때문에 Mathematica 시뮬레이터를 이용하여 도시하였다.

4.2.2.1 v_o 제어

v_o 에 대한 제어 루프 이득을 비교해 보면 그림 4.17~그림 4.21에 나와 있듯 단일 출력의 경우와 마찬가지로 근사화 전/후로 출력 전압 제어 루프 이득의 경우 저주파 특성에 약간의 오차가 있는 것을 확인할 수

있다. 제어 대역폭의 경우 일반 소신호 분석 결과와 PSIM의 AC sweep 결과가 약 22.7 kHz, 21.8 kHz인 것에 비해 근사화를 통한 제어기 설계 시 약 23 kHz의 제어 대역폭을 가지는 것으로 나타났다. 단일 출력의 경우에 비해 오차가 적은데 이는 다른 출력단을 통해 v_A 가 제어되어 단일 출력에 비해 v_A 가 정 전압원에 더 가깝게 동작하기 때문이다. 또한, 제어기 설계의 중점이 되는 제어 대역폭과 이득 여유(Gain margin), 위상 여유(Phase margin)가 근사화 전후 거의 차이가 없으므로 근사화 과정이 타당함을 알 수 있다.

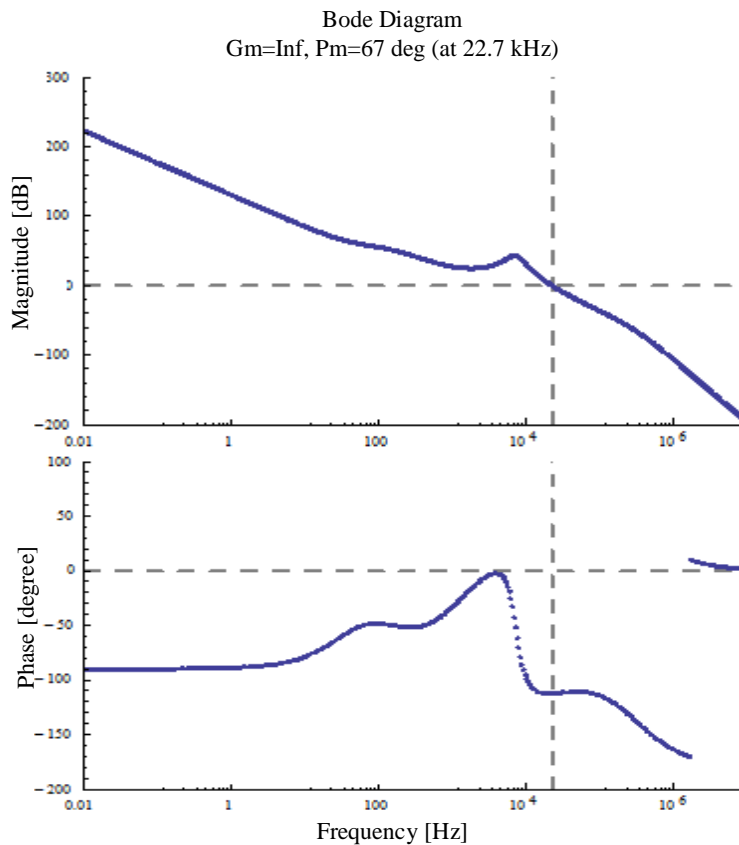


그림 4.17 일반 소신호 분석을 통한 전압 제어 루프(T_{vol})의 보드 선도.

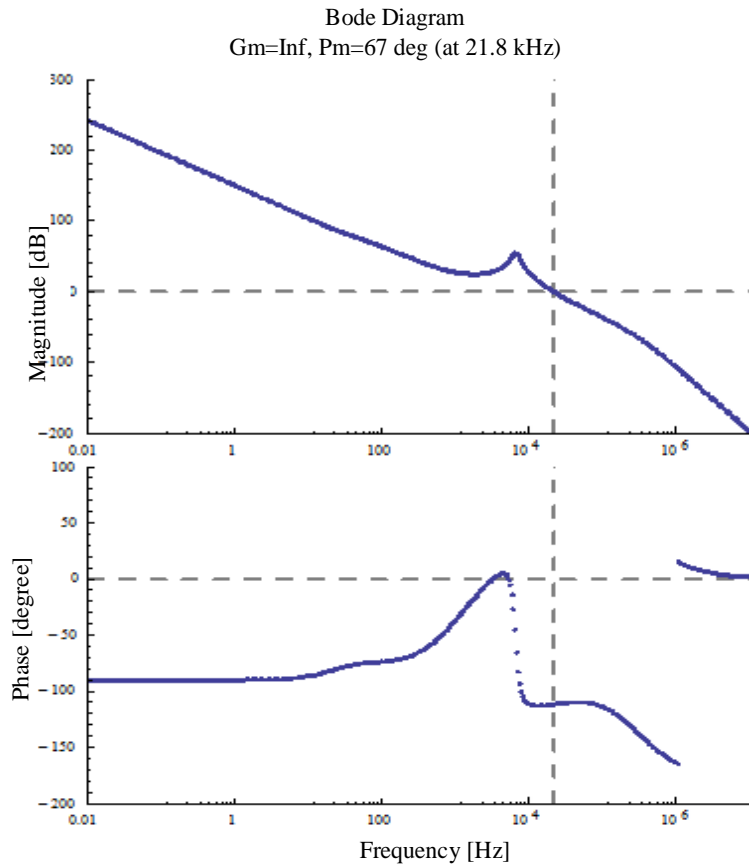


그림 4.18 일반 소신호 분석을 통한 전압 제어 루프(T_{v02})의 보드 선도.

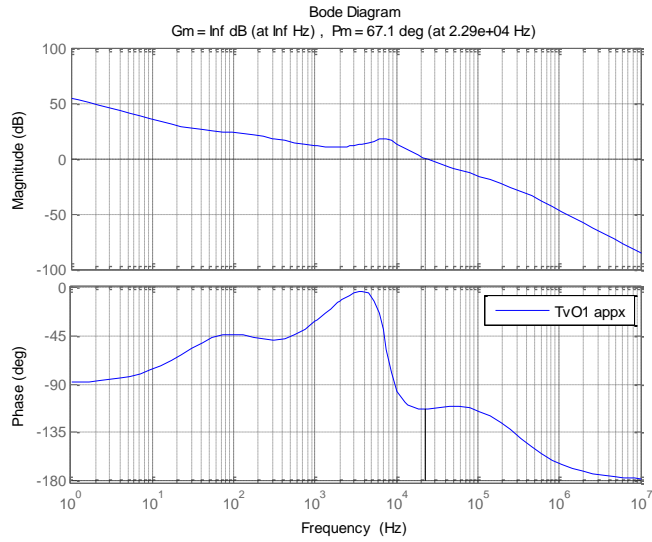


그림 4.19 근사화 기법을 적용한 소신호 분석을 통한 전압 제어 루프

(T_{vO1_appx}) 보드 선도.

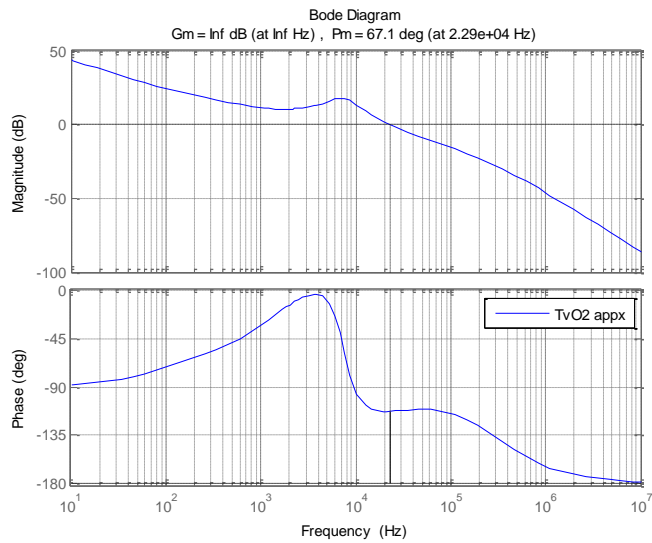
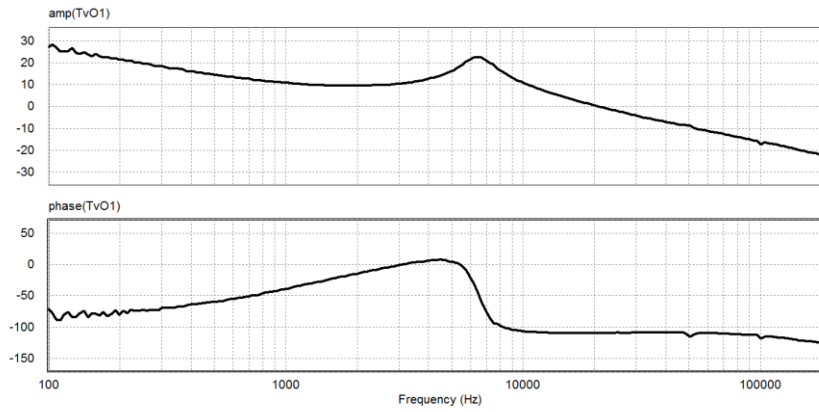
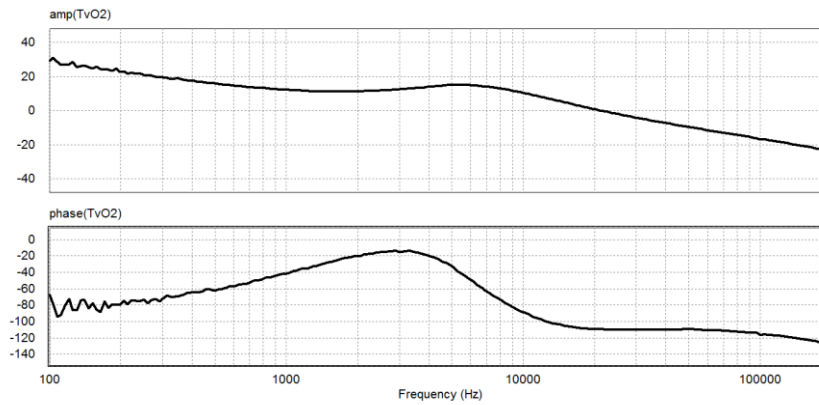


그림 4.20 근사화 기법을 적용한 소신호 분석을 통한 전압 제어 루프

(T_{vO2_appx}) 보드 선도.



(a)



(b)

그림 4.21 PSIM의 AC sweep을 이용한 출력 전압 제어 루프 보드 선도,

(a) T_{vO1} , (b) T_{vO2} .

4.2.2.2 v_A 제어

v_A 에 대한 제어 루프 이득을 비교해 보면 그림 4.22~그림 4.24와 같이 근사화 전/후로 출력 전압 제어 루프 이득이 거의 유사한 것을 확인할 수 있다. 제어 대역폭의 경우 일반 소신호 분석 결과와 PSIM의 AC sweep 결과가 약 4 kHz, 근사화 방법을 통한 결과가 약 3.9 kHz로 유사한 결과를 얻는 것을 확인할 수 있다.

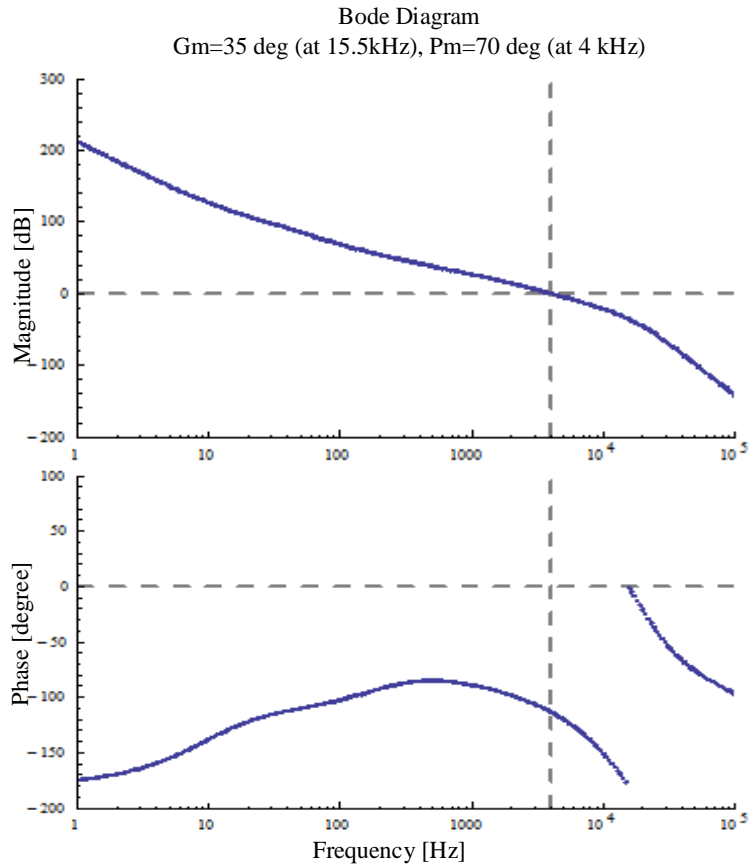


그림 4.22 일반 소신호 분석을 통한 전압 제어 루프($T_{vA,2}$)의 보드 선도.

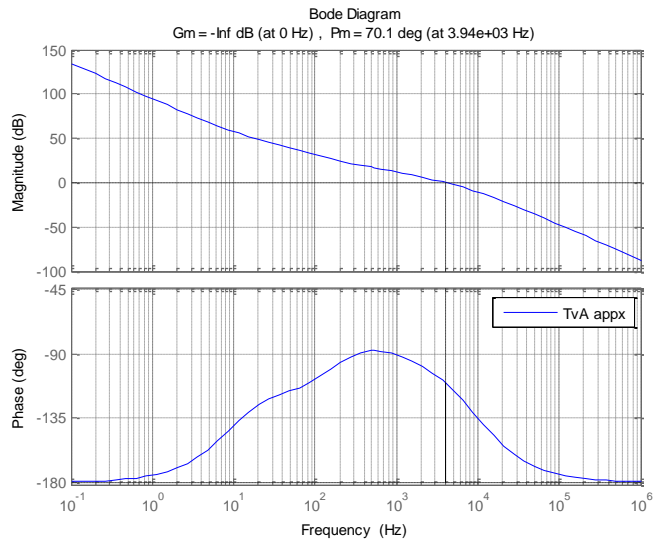


그림 4.23 근사화 기법을 적용한 소신호 분석을 통한 전압 제어 루프
(T_{vA_appx2}) 보드 선도.

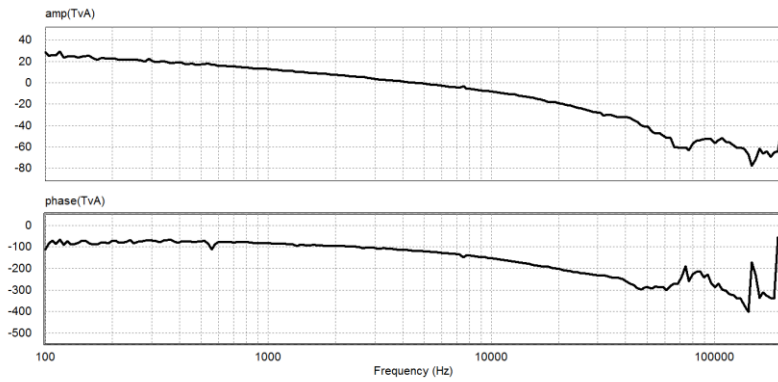


그림 4.24 PSIM AC sweep을 이용한 v_A 제어 루프 보드 선도.

제 5 장 실험 결과

제안하는 컨버터를 검증하기 위해 앞서 3장에서 설계한 하드웨어와 4장에서 설계한 제어기를 바탕으로 실험을 진행하였다. 제안하는 방식의 특징점을 보이기 위해 제안하는 시스템 이외에도 일반형 포워드 컨버터, 직렬형 컨버터 시스템을 추가로 구성하였으며 동등한 비교를 위해 동일한 능동 소자를 사용하였다. 이를 바탕으로 정상 상태 전압, 부하에 따른 효율, 제어 특성, 전압 리플, 수동 소자 등을 비교한다. 제안하는 시스템을 검증하기 위한 하드웨어의 전압 규제를 다음 표 5.1에 정리하였다.

표 5.1 하드웨어 실험의 전압 규제.

	전압	규제 범위	리플 및 노이즈	부하 변동 (최대)
v_{O1}	5 [V]	$\pm 5\%$	50 [mV]	30%
v_{O2}	12 [V]	$\pm 5\%$	120 [mV]	60%

5.1 정상 상태 측정 결과

다음 그림 5.1과 그림 5.2는 12 V 단일 출력에 대해 제안한 방식을 적용한 컨버터의 정상 상태에서의 주요 파형이다. 그림 5.1은 시비율 피드포워드 기법을 적용한 결과이고 그림 5.2는 시비율 피드포워드 기법을

적용하지 않은 결과이다. 시비율 피드포워드를 적용한 경우 능동 출력 필터의 전류가 메인 컨버터의 출력 필터 인덕터의 전류를 상쇄해 주고 있는 것을 확인할 수 있다. 그러나 시비율 피드포워드 기법을 적용하지 않은 경우 능동 출력 필터 제어기의 제어 대역폭이 충분치 않아 메인 컨버터의 스위칭 주파수에 해당하는 성분을 충분히 감쇄시켜주지 못하고 있는 것을 확인할 수 있다. 여기서 v_c 는 능동 출력 필터의 제어 전압으로 1에서 2.8 사이의 값을 가지며 시비율 피드포워드 적용 시 메인컨버터의 스위치 ON/OFF에 따라 빠르게 변하는 것을 확인할 수 있다. 시비율 피드포워드 적용 시 출력 전압 리플이 100 mV 이내인 것에 비해 미적용 시 출력 전압 리플이 약 400 mV에 달해 주어진 출력 전압 리플 규제 폭인 120 mV를 만족시키지 못한다. 따라서 제안한 방식에서 출력 전압

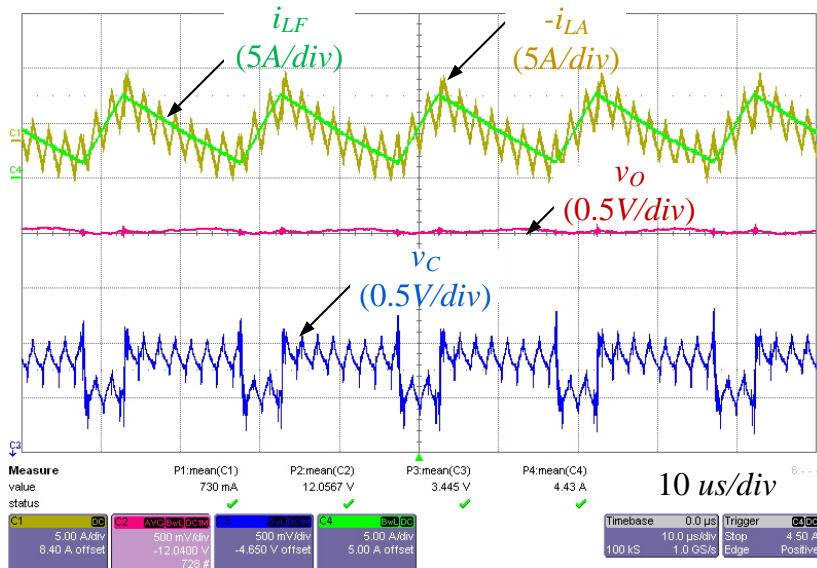


그림 5.1 시비율 피드 포워드 기법을 적용한 단일 출력 정상 상태에서
주요 파형.

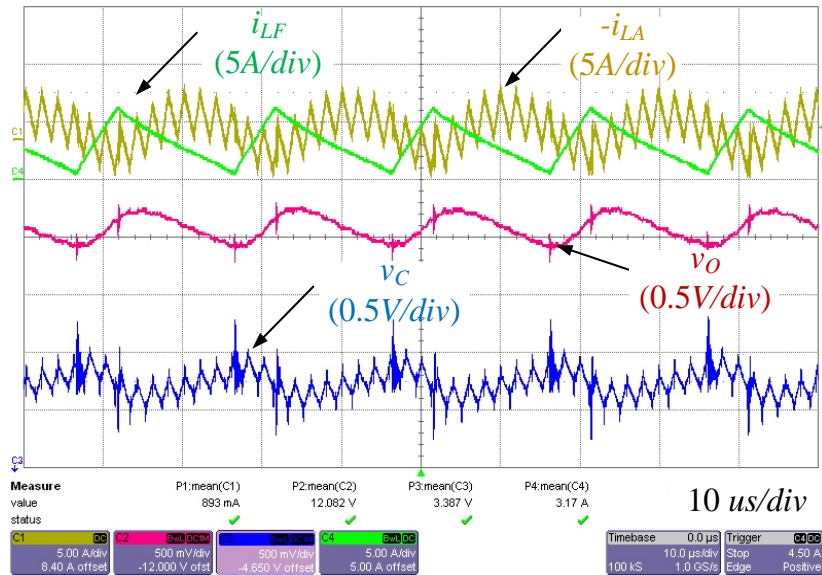


그림 5.2 시비율 피드포워드 기법을 적용하지 않은 단일 출력 정상 상태에서 주요 파형.

리플을 최소화하기 위해서는 시비율 피드포워드 기법이 필수적인 것을 확인할 수 있다.

그림 5.3과 그림 5.4는 제안하는 방식을 이중 출력에 적용한 경우의 정상 상태 출력 파형이다. 각각의 출력 전압 리플이 규제를 만족하고 있는 것을 확인할 수 있다. 앞서 표 5.1에 나와 있는 스위칭 리플 규격은 5 V 출력단은 50 mV, 12 V 출력단은 120 mV였으므로 규제를 충분히 만족시키는 것을 알 수 있다.

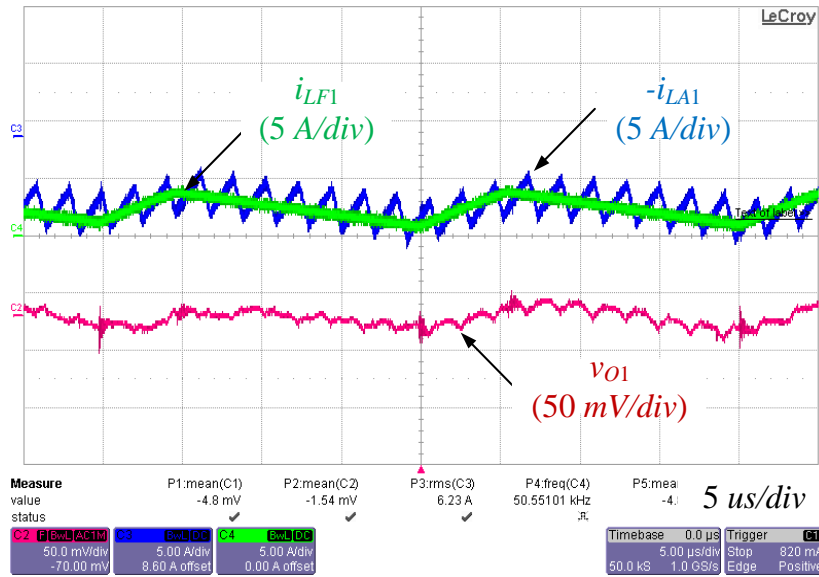


그림 5.3 이중 출력 구성의 5V 출력의 정상 상태 주요 파형.

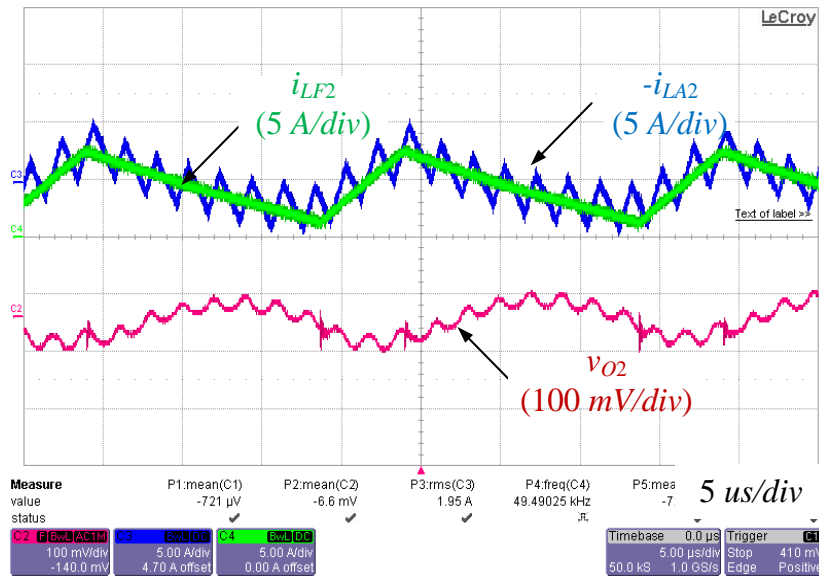


그림 5.4 이중 출력 구성의 12V 출력의 정상 상태 주요 파형.

5.2 부하 변동 측정 결과

제안하는 방식은 능동 출력 필터의 빠른 제어 대역폭을 이용하여 메인 컨버터의 낮은 제어 대역폭으로 인해 생기는 문제를 극복한다. 다음 그림 5.5와 그림 5.6은 제안하는 방식으로 이중 출력 컨버터 구성 시 각 출력단에서 부하 변동에 따른 출력단의 주요 파형을 나타낸다. 그림 5.5는 5 V 출력단 6 A 부하 변동 시 5 V 출력단의 주요 파형을 나타낸 것으로 능동 출력 필터의 전류가 빠르게 부하 변동에 대해 응답하여 출력 전압을 제어하고 있는 것을 확인할 수 있다. 부하 변동 시 5 V 출력단의 전압 변동 폭은 약 230 mV로 부하 변동 시 전압 변동 폭 규제인 250 mV를 만족하고 있는 것을 확인할 수 있다.

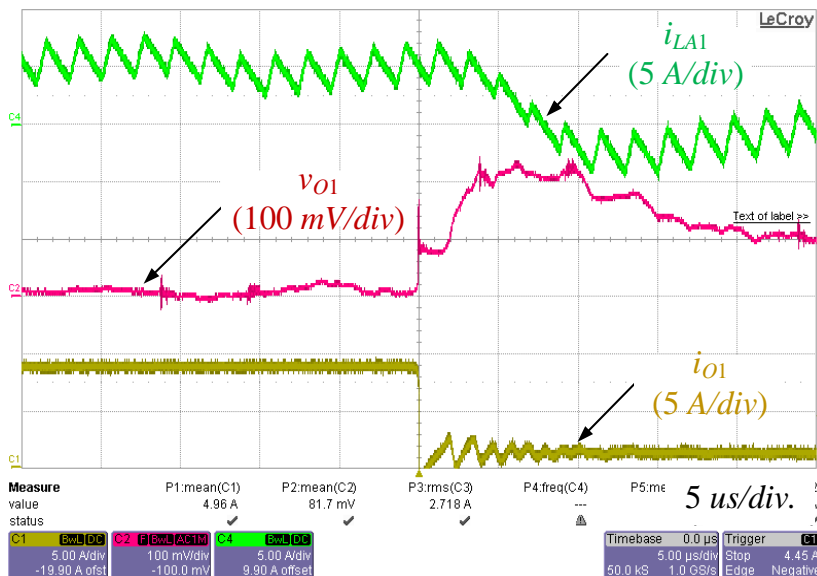


그림 5.5 5 V 출력단의 6 A 부하 감소시 5 V 출력단 주요 파형.

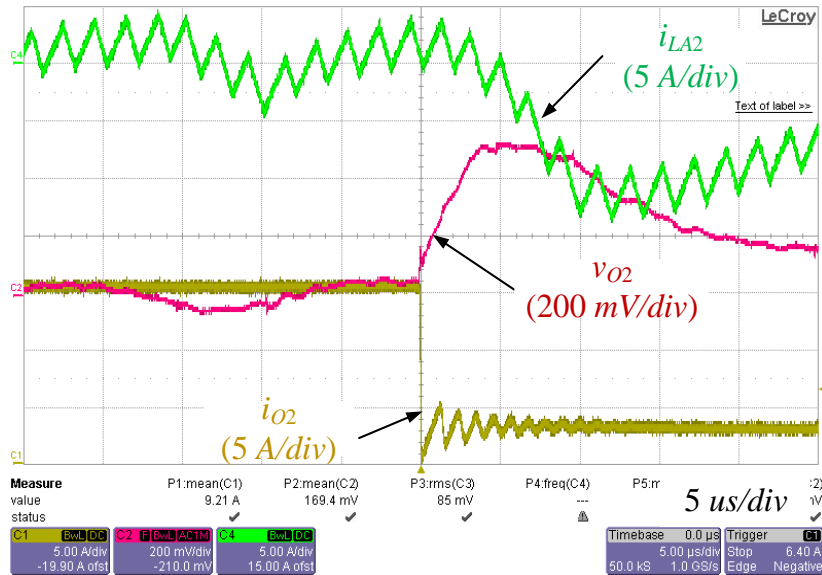


그림 5.6 12V 출력단의 12A 부하 감소시 12V 출력단 주요 파형.

그림 5.6을 보면 12 V 출력단의 경우 12 A 부하 변동 시 약 500 mV의 변동이 있으며 전압 변동 폭 규제치인 600 mV 이하를 만족하는 것을 확인할 수 있다.

다음으로 그림 5.7과 그림 5.8은 부하 변동 시 출력단 사이의 영향을 알아보기 위해 측정한 실험 결과로 부하 변동 시 다른 출력단의 전압 변동이 미미한 것을 확인할 수 있다.

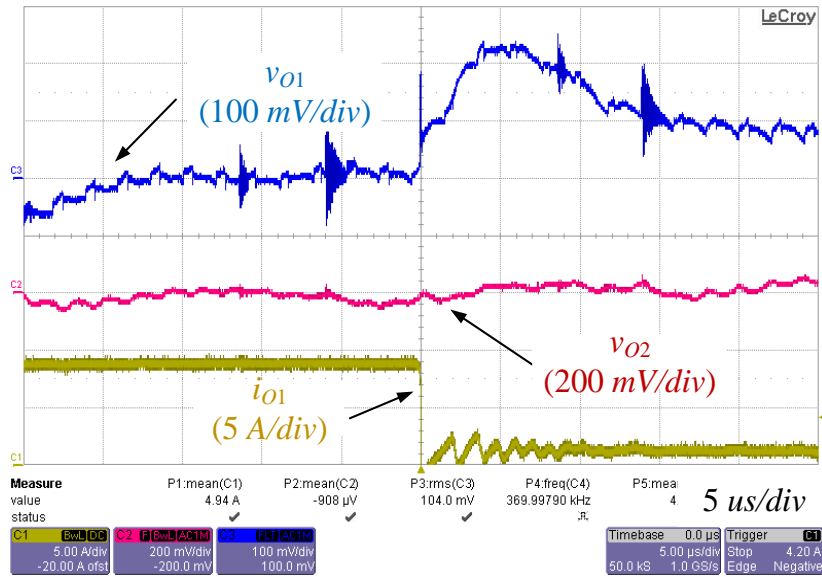


그림 5.75V 출력단의 6A 부하 감소시 주요 파형.

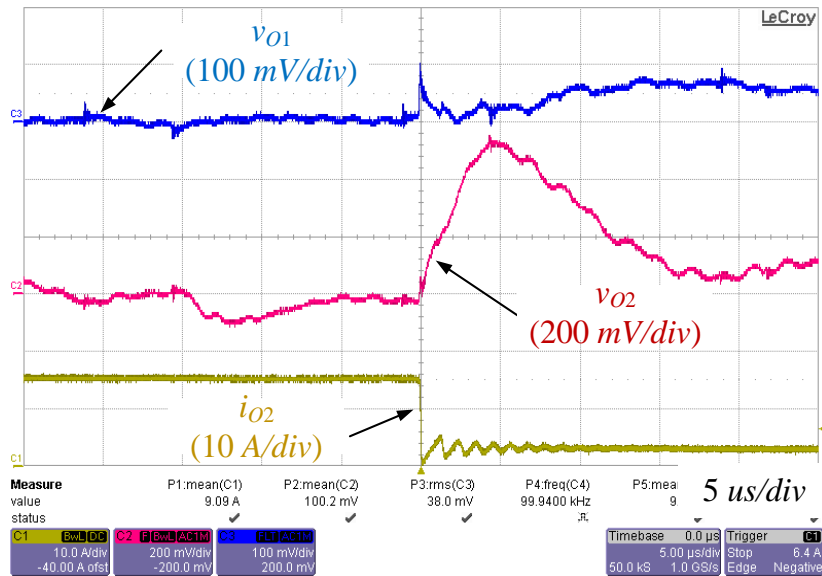


그림 5.812V 출력단의 12A 부하 감소시 주요 파형.

5.3 효율 측정 결과

5.3.1 단일 출력

380 V 입력, 5 V, 20 A 출력의 단일 출력 컨버터에 대해서 출력 전력에 따른 효율을 측정하여 다음 그림 5.9에 나타내었다. 일반형 파워드의 경우 50 kHz와 150 kHz 스위칭 방식의 하드웨어에 대해 실험하였고 제안하는 방식과 직렬형 방식은 메인 파워드 컨버터는 50 kHz로 스위칭하고, 보조 컨버터들은(능동 출력 필터, 벅 컨버터) 각각 500 kHz로 스위칭하도록

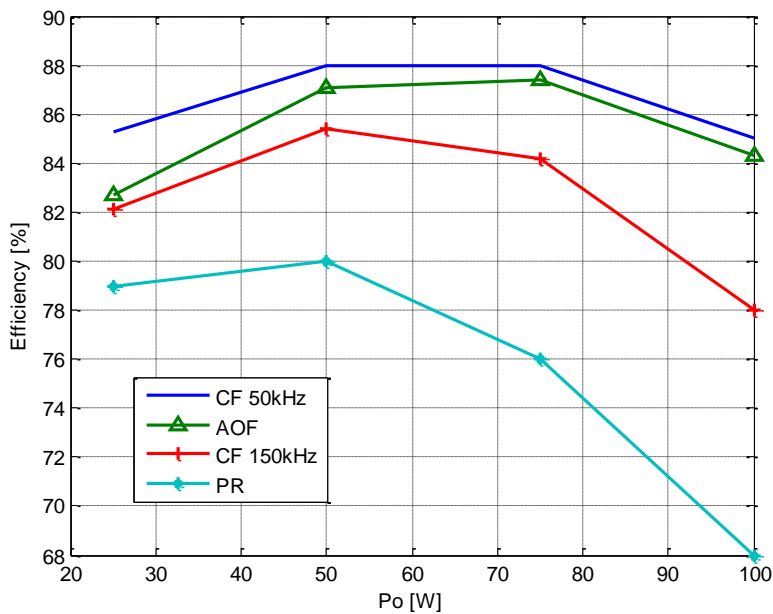


그림 5.9 출력 전력에 따른 효율 비교 (CF 50 kHz: 50 kHz 스위칭의 일반형 파워드, AOF: 제안한 방식, CF 150 kHz: 150 kHz 스위칭의 일반형 파워드, PR: 직렬형 방식).

하드웨어를 구성하여 실험하였다.

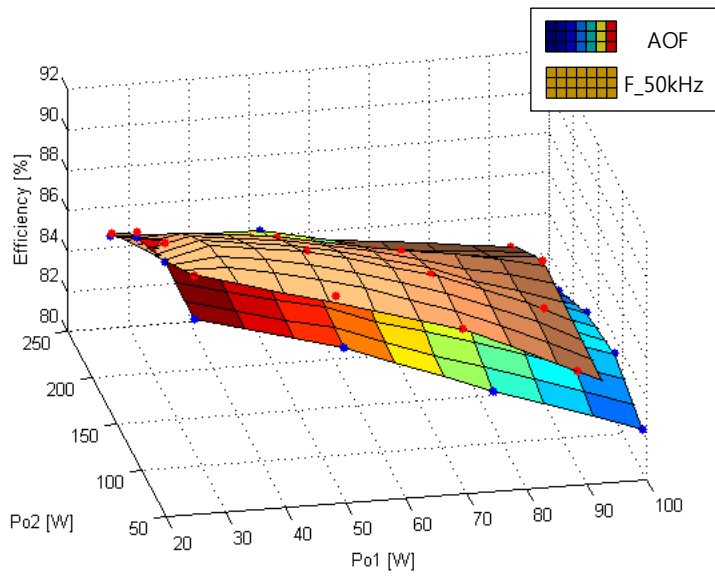
제안하는 방식이 50 kHz 스위칭의 일반형 포워드 방식에 비해 약 0.5~2.5% 정도 효율이 낮은 것을 확인할 수 있지만, 부하가 커질수록 그 차이가 줄기 때문에 효율 차이가 미미하다고 볼 수 있다. 또한, 향후 과제에서 언급하는 경부하 동작 기법을 적용하면 경부하 효율이 오히려 높을 수도 있으므로 제안하는 방식이 기존 방식에 비해 효율적인 측면에서 불리하다고 보기 어렵다. 또한, 150 kHz로 동작하는 일반형 포워드에 비해 전체적으로 약 3~6% 정도 효율이 높고 직렬형 방식에 비해서는 3~15% 이상 효율이 높기 때문에 제안하는 방식이 기존의 방식들보다 효율적인 측면에서 이점이 있는 것을 알 수 있다.

5.3.2 이중 출력

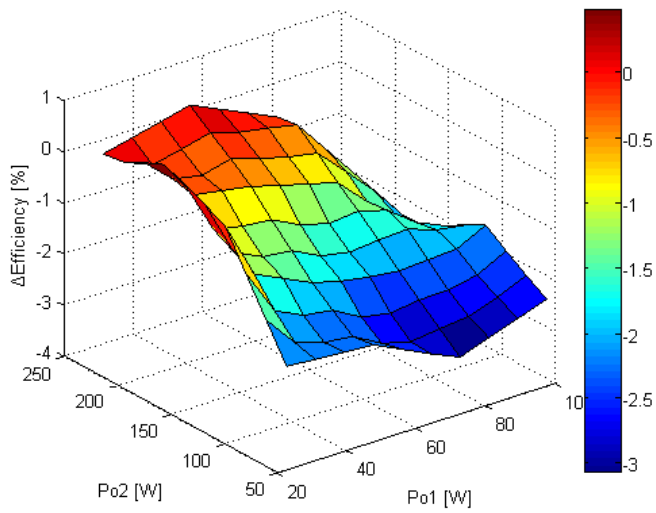
이중 출력 컨버터에 대한 부하별 효율을 측정하였다. 제안한 방식과 50 kHz로 스위칭하는 일반형 포워드 컨버터 (F_50kHz), 150 kHz로 스위칭하는 일반형 포워드 컨버터 (F_150kHz), 그리고 50 kHz 스위칭 포워드 컨버터와 직렬형 DC-DC 컨버터를 추가한 방식 (PR)과 비교하였다. 우선 그림 5.10(a)에 AOF와 F_50kHz에 대해 부하에 대한 효율을 비교하였다. 두 방식에 대해 효율 차이가 작으므로 식별을 용이하게 하기 위해 그림 5.10(b)에 두 방식 간 효율 차이를 도시하였다.

제안한 방식의 효율이 50 kHz로 동작하는 일반형 포워드 컨버터 방식의 결과에 비해 최대 약 3%까지 차이가 나는 것을 볼 수 있다. 이는 두 단자 간 전류가 커지는 구간에서 발생하는 것으로 부하에 따른 단자 간 전류 I_{A1} 을 측정하여 다음 그림 5.11에 나타내었다. 그림 5.10과 그림 5.11을 통해서 단자 간 전류의 크기가 커지는 구간에서 제안한 방식의 효율이 일반형 포워드 형식에 비해 더 낮아지는 것을 확인할 수 있다. 그러나 단자 간 전류가 크지 않은 구간에서 일반형 포워드 컨버터와 거의 유사한 효율을 보이는 것을 알 수 있다.

다음으로 그림 5.12에 제안한 방식과 150 kHz로 동작하는 포워드 컨버터 방식의 부하에 따른 효율을 비교하여 나타내었다. 앞의 경우와 마찬가지로 식별을 용이하게 하기 위해 그림 5.12(b)에 두 방식 간의 효율 차이를 도시하였다. 제안하는 방식이 150 kHz로 동작하는 일반형 포워드 방식에 비해 최소 3%에서 최대 12%까지 효율이 높은 것을 확인할 수 있다.



(a)



(b)

그림 5.10 출력 전력에 따른 효율 비교 (AOF vs. F_50kHz), (a) 효율,
(b) 효율 차이(AOF - F_50kHz).

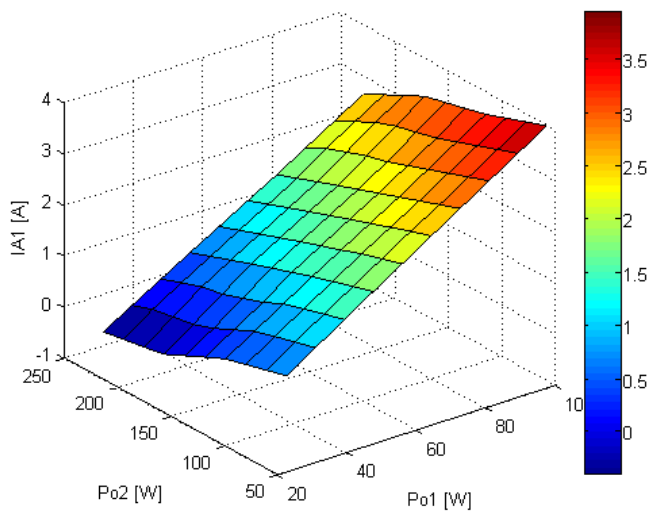
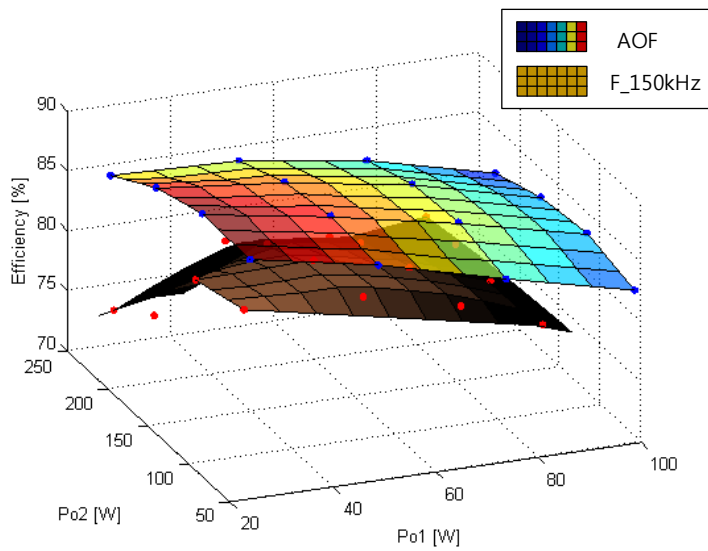
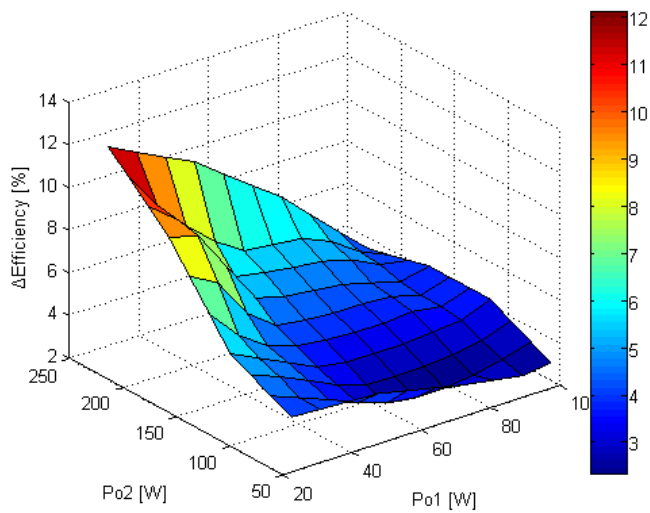


그림 5.11 부하에 따른 단자 간 전류 I_{A1} .



(a)

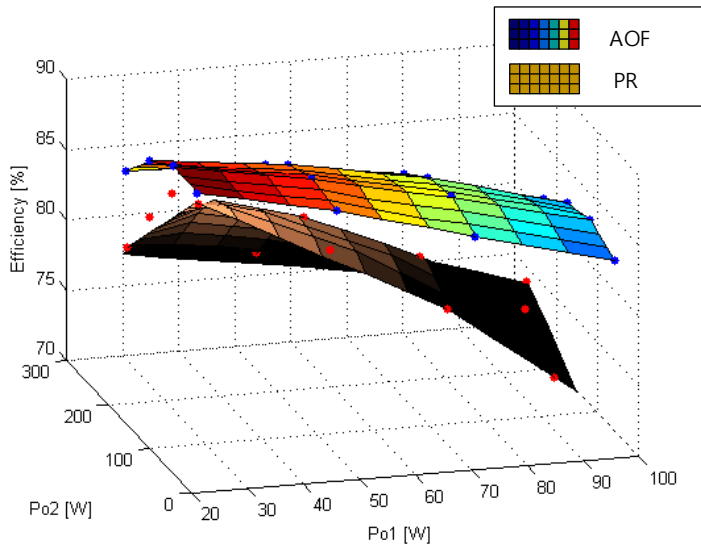


(b)

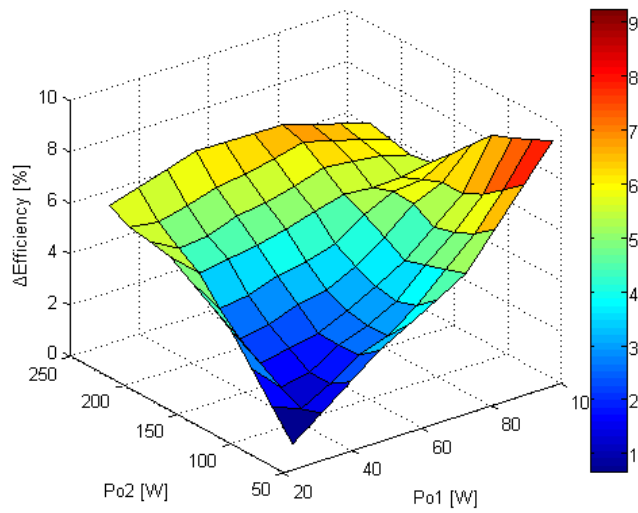
그림 5.12 출력에 따른 효율 비교 (AOF vs. F_150kHz),

(a) 효율, (b) 효율 차이(AOF - F_150kHz).

마지막으로 제안하는 방식과 직렬형 DC-DC 컨버터 방식(PR)과의 비교는 다음 그림 5.13과 같고 제안하는 방식이 약 1~8% 정도 효율이 더 높은 것을 확인할 수 있다.



(a)



(b)

그림 5.13 출력에 따른 효율 비교 (AOF vs. PR),

(a) 효율, (b) 효율 차이(AOF-PR).

제 6 장 결론 및 향후 과제

6.1 결론

본 논문에서는 능동 출력 필터를 이용한 새로운 방식의 다중 출력 컨버터를 제안하고 이를 분석하였다. 제안한 방식은 전압 제어 성능, 효율, 부피, 가격의 상충적인 관계를 극복하기 위해 수동 필터의 역할을 대체하는 능동 출력 필터이다. 저압-저전력을 기반으로 능동 출력 필터는 고속 스위칭과 높은 제어 대역폭 확보가 가능하므로 이를 활용하기 위한 새로운 제어 전략을 제안하였다. 부하 응답 특성 개선뿐만 아니라 메인 컨버터에 의해 발생하는 스위칭 리플을 전압 제어만으로도 효과적으로 상쇄하기 위해 시비율 피드포워드 기법을 제안하였다. 제안하는 방식을 다중 출력 컨버터로 확장하기 위한 교차 제어의 오차를 보정하는 단자 간 전류 제어 기법을 제안하고 이를 통해 다권선 변압기를 이용한 기존의 컨버터가 가지는 제어 성능과 효율의 상충 관계를 극복한다. 제안하는 방식의 수동 소자 저감을 위한 설계 가이드를 제시하고 효율을 분석하였으며 안정성 확보를 위한 소신호 분석도 진행하였다. 새로운 제어 전략으로 인해 일반적인 소신호 분석 적용의 어려워지는 것을 확인하고 이를 극복하기 위해 근사화 분석 방법을 제시하고 검증하였다. 제안하는 방식을 380 V 입력, 12 V, 5 V 각각 20 A 출력을 낼 수 있는 350-W급 파워드 컨버터와 기존 방식들의 하드웨어 실험을 통해 비교 검증하였다.

6.1.1 새로운 제어 전략

메인 컨버터의 부족한 기능을 대체하는 보조 회로 구조는 이미 다양한 형태로 존재하고 있다. 그러나 기존의 연구들은 효율이 크게 저하되거나 가격 측면에서 부담이 발생하는 등의 문제가 있었다. 능동 출력 필터나 능동 전력 필터와 같은 병렬형 구조를 통해 전력 손실을 줄인 연구들도 있었으나 이러한 접근은 부하 응답 특성 개선, 혹은 스위칭 리플 전류 상쇄 기능 중 하나의 기능밖에 수행할 수 없다는 한계가 있다. 이러한 한계는 기존의 병렬형 보조 회로에 대한 제어 전략이 메인 컨버터가 최종 출력 전압을 제어한다는 틀을 벗어나지 못하였기 때문이다. 이에 본 연구에서는 능동 출력 필터가 최종 출력 전압을 제어하고 메인 컨버터가 능동 출력 필터의 캐패시터 전압을 제어하는 제어 전략을 도입하였다. 이를 통해 능동 출력 필터의 빠른 제어 대역폭을 활용하여 응답 특성을 매우 증가시켰다.

6.1.2 시비율 피드포워드

제안하는 방식은 DC-DC 컨버터의 수동 필터를 저감하고자 하는 목표가 있다. 이를 위해서는 기존의 수동 필터가 하는 역할인 부하 변동 시 전압 변동 폭 저감, 스위칭 리플 저감이라는 두 가지 목표를 모두 달성해야 한다. 능동 출력 필터의 제어 대역폭이 충분히 높을 경우 제안하는 제어 전략만으로도 메인 컨버터에 의해 발생하는 스위칭 리플이 자동적으로 상쇄되지만 일반적인 경우 유한한 제어 대역폭으로 인해 스위칭 리플

저감이 충분하지 않을 수 있다. 이에 본 연구에서는 능동 출력 필터의 평균 전류의 기울기가 메인 컨버터 인덕터의 전류 기울기에 대응되는 값을 가지는 능동 출력 필터의 시비율을 조정해주는 시비율 피드포워드 기법을 제안하였다. 메인 컨버터의 필터 인덕터의 전류 기울기가 출력 필터에 걸리는 전압을 통해 알 수 있다는 사실에 바탕으로 하여 하나의 전압 검출 회로와 하나의 OP-Amp만으로도 구현할 수 있도록 하였다. 이를 통해 전류 센서와 같은 고가의 소자 없이 전압 제어만을 통해서 제안하는 방식을 효과적으로 구현하였다.

6.1.3 다권선 변압기의 교차 제어 오차 보정

다권선 변압기를 이용한 다중 출력 컨버터는 가격, 부피 등에 대해 이점을 가지기 때문에 많이 사용된다. 그러나 증가하지 않는 제어 자유도로 인해 출력 전압 제어 성능이 부족하다는 단점을 가진다. 제어 자유도를 증가시키기 위한 기존의 방식들은 효율이 크게 저하되거나 설계에 제약이 많았다. 이에 본 연구에서는 교차 제어로 인해 발생하는 오차 성분만을 출력 단자 간에 연결된 보조 회로가 교환해 줌으로써 작은 전력 손실만으로 교차 제어로 인한 출력 전압 오차를 보정하는 방식을 제안하였다.

6.1.4 능동 출력 필터를 이용한 교차 제어 오차 보정

출력 단자 간 단일 보조 회로를 통한 오차 보정 기법은 정상 상태 전압

오차는 보정해 주지만 부하 응답 특성 개선이나 스위칭 리플을 저감하지는 못하였다. 이에 제안하는 능동 출력 필터와 교차 제어의 오차 보정을 위한 단자 간 전류 제어를 결합하여 새로운 다중 출력 컨버터를 제안하였다. 이를 통해 각각의 출력 전압 제어 성능을 향상시켰고 스위칭 리플을 상쇄하여 수동 필터를 저감시켰으며 동시에 다권선 변압기의 오차를 보정하였다.

6.1.5 설계 가이드 제시

제안하는 방식이 효율적인 이점을 가지는 범위를 보이기 위해 효율 분석을 진행하였고 수동 소자 저감을 위한 설계 가이드를 제시하였다. 출력 필터 캐패시터가 효과적으로 줄어드는 것을 확인하였고 메인 컨버터의 필터 인덕터의 저감 가능성을 보였으며 직렬형 DC-DC 컨버터 방식에 비해 크게 줄어드는 보조 회로의 인덕터도 확인할 수 있었다.

6.1.6 안정성 분석

일반적으로 서로 다른 컨버터의 결합이 입력 임피던스와 출력 임피던스에 대한 고려만으로 안정성 확보가 가능한 것과 달리 제안하는 시스템은 메인 컨버터와 능동 출력 필터의 제어가 상호 영향을 주기 때문에 다른 접근이 필요하다. 따라서 이에 대한 안정성 확보를 위해 소신호 분석을 진행하였다. 제안하는 방식이 다중 출력으로 확장되면 일반 소신호 분석을 통한 제어기 설계가 어려워 지는 것을 확인하고 이를

극복하기 위해 시스템을 근사화하여 분석하는 기법을 제시하였다. 근사화가 가능한 조건을 보이고 근사화를 통한 분석 결과를 일반 소신호 분석 결과와 PSIM의 AC sweep 기능을 이용한 분석 결과를 비교하여 근사화를 통한 분석 방법에 대해 검증을 진행하였다.

6.2 향후 과제

6.2.1 Hold-Up 캐패시터의 대체

제안하는 방식은 메인 컨버터의 출력 필터를 저장하는 대신 능동 출력 필터의 입력 전원이 되는 캐패시터가 추가된다. 본 연구에서 분석하였듯 그 크기가 크지는 않지만 이를 활용할 수 있는 방안에 대해 제시하고자 한다.

일반적으로 계통 전원을 입력으로 하는 전력 변환 시스템은 계통 이상 발생 시에도 일정 시간 이상 출력 전압을 정상적으로 유지할 수 있어야 한다. 이를 위해 보통 그림 6.1과 같이 계통의 정류단 출력에 있는 캐패시터인 C_{hold} 가 그 에너지를 공급해주는 방식을 사용하고 있다.

그러나 이러한 방식은 C_{hold} 의 전압이 0 V인 상태에서 계통 전원이 인가되면 초기 충전 다이오드로 큰 전류가 흐르게 된다. 이로 인해 초기

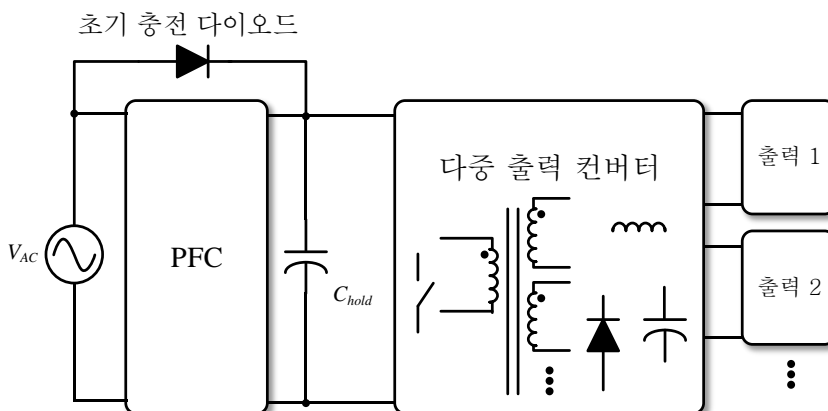
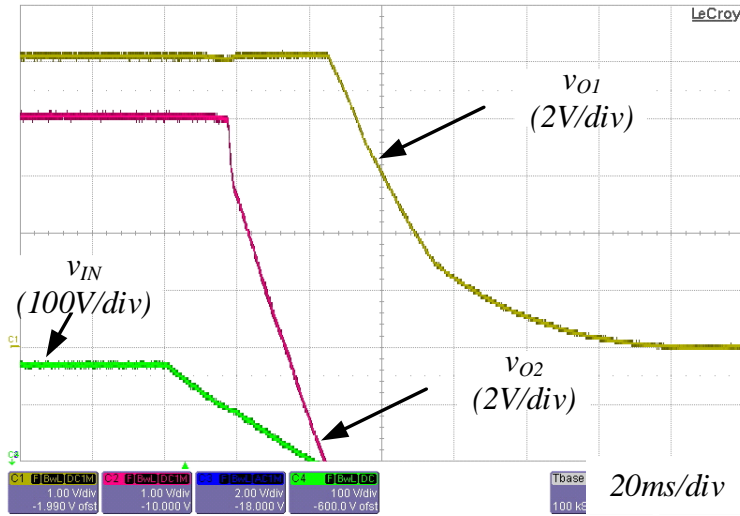


그림 6.1 계통 연계형 컨버터의 구조.



(a)

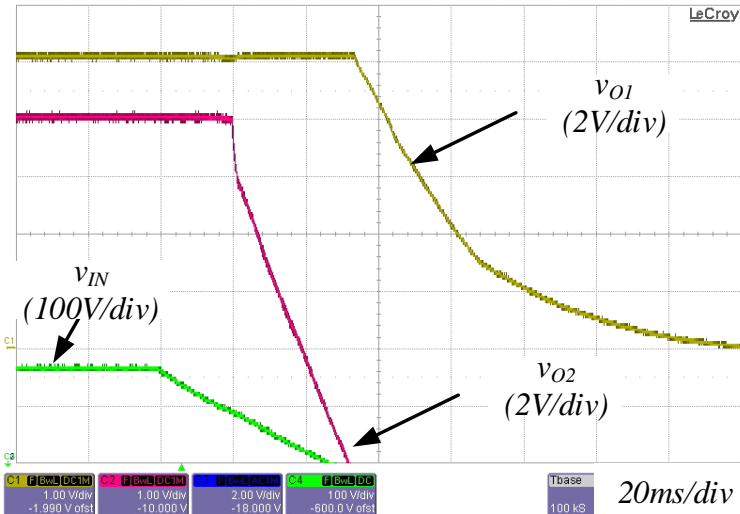


그림 6.2 능동 출력 필터의 C_A 의 Hold-Up 캐패시터로서의 활용 가능성

실험, (a) C_{hold} : 1 μ F, (b) C_{hold} : 100 μ F.

충전 다이오드의 가격이 상승하게 되고 안정성에도 문제가 있을 수 있게 된다. 이에 본 연구에서 제안한 다중 출력 컨버터의 능동 출력 필터의

캐패시터인 C_A 가 이 기능을 대체하도록 구성하면 기존의 Hold-Up 캐패시터 구조가 가지는 문제점을 해결할 수 있을 것으로 생각된다. 실제로 제안한 회로에 대해 입력 전원 제거 시 Hold-Up 캐패시터를 제거하여도 출력 전압을 유지할 수 있는 시간에 큰 변화가 없는 것을 확인할 수 있다. 그림 6.2는 최대 부하 조건에서 C_{hold} 를 각각 1 μF 과 100 μF 으로 설계 시 출력 전압이 정상 범위를 벗어나는 데까지 시간을 측정한 결과로 1 μF 일 때는 약 18ms, 100 μF 인 경우 20ms로 제안하는 방식에서는 C_{hold} 를 줄여도 출력 전압을 충분히 잘 유지해 주는 것을 확인할 수 있다.

6.2.2 적용 토폴로지 확장

본 논문은 벡 형 토폴로지에 활용할 수 있는 능동 출력 필터의 제어 전략과 구조에 대해 분석하였다. 제안하는 방식은 비단 벡 형 토폴로지가 아니어도 느린 부하 응답 특성과 큰 스위칭 리플 전류를 가지는 토폴로지에 응용이 가능하다. 일반적인 소신호 분석으로는 접근이 어려울 수 있지만, 본 연구에서 제안한 근사화 기법을 사용할 경우 독립된 시스템으로 볼 수 있으므로 플라이백 형태의 컨버터나 LLC 컨버터와 같은 공진형 컨버터의 한계를 극복하는 데도 활용될 수 있을 것이다. 일반적으로 공진형 컨버터들이 높은 스위칭 주파수를 가지기 때문에 능동 출력 필터의 스위칭 주파수도 비례하여 높아져야 한다는 단점이 있을 수 있으나 단일 출력으로 한정할 경우 능동 출력 필터가 감당하는 전력의 크기가 매우 작으므로 고속 스위칭으로 인한 손실이 크지 않아 적용이 가능할 것으로 생각된다.

6.2.3 경부하 효율 향상

본 연구의 효율 비교를 보면 알 수 있듯 제안하는 방식의 시스템에서 전력 손실은 대부분의 메인 컨버터에서 발생한다. 따라서 경부하 조건에서 메인 컨버터의 동작을 중지시키고 C_A 에 저장된 에너지로 부하 전력을 공급하는 방식으로 구동하면 경부하 효율을 크게 향상 시킬 수 있을 것으로 생각된다. 제안하는 방식에서 능동 출력 필터 자체 효율이 약 90% 정도인 것을 고려하면 상당한 효율 개선이 있을 것으로 예상된다.

참고문헌

- [1] "Intel, "Power supply - Design Guide for Desktop Platform Form Factors Rev. 1.31, April 2013, "http://cache-www.intel.com/cd/00/00/52/37/523796_523796.pdf. [Accessed: Nov. 23, 2015]."
- [2] G. Fettweis and E. Zimmermann, "ICT energy consumption-trends and challenges," in *Proceedings of the 11th International Symposium on Wireless Personal Multimedia Communications*, 2008, p. 6.
- [3] C. Lange, D. Kosiankowski, R. Weidmann, and A. Gladisch, "Energy consumption of telecommunication networks and related improvement options," *Selected Topics in Quantum Electronics, IEEE Journal of*, vol. 17, no. 2, pp. 285-295, 2011.
- [4] L. Moorefield, B. Frazer, and P. Bendt, "Office plug load field monitoring report," *Ecos Consulting*, 2008.
- [5] B. Urban, V. Tiefenbeck, and K. Roth, "Energy consumption of consumer electronics in US homes in 2010," *Fraunhofer Center for Sustainable Energy Systems*, 2011.
- [6] *Worldometers*, "How many computers are ther in the world?," <http://www.worldometers.info/computers/>. [Accessed: Nov. 23, 2015].
- [7] "Computerworld, "Data centers are the new polluters," <http://www.computerworld.com/article/2598562/data-center/data-centers-are-the-new-polluters.html>. [Accessed: Nov. 23, 2015]."
- [8] 이재삼, "미국 에너지 효율 규제의 문제점과 시사점에 관한 연구," *법이론실무연구*, vol. 1, no. 1, pp. 51-90, 2013.

- [9] "CUI inc, "Efficiency Standards for External Power Supplies,"
<http://www.cui.com/catalog/resource/efficiency-standards-for-external-power-supplies.pdf>. [Accessed: Nov. 23, 2015]."
- [10] L. Marco, A. Poveda, E. Alarcón, and D. Maksimovic, "Bandwidth limits in PWM switching amplifiers," in *Circuits and Systems, 2006. ISCAS 2006. Proceedings. 2006 IEEE International Symposium on*, 2006, pp. 4 pp.-5326.
- [11] C. K. Tse and M. D. Bernardo, "Complex behavior in switching power converters," *Proceedings of the IEEE*, vol. 90, no. 5, pp. 768-781, 2002.
- [12] S. Banerjee and G. C. Verghese, *Nonlinear phenomena in power electronics*: IEEE, 1999.
- [13] I. Nagy, "Nonlinear phenomena in power electronics," *AUTOMATIKA-ZAGREB*-, vol. 42, no. 3/4, pp. 117-132, 2001.
- [14] K. Yao, Y. Ren, and F. C. Lee, "Critical bandwidth for the load transient response of voltage regulator modules," *Power Electronics, IEEE Transactions on*, vol. 19, no. 6, pp. 1454-1461, 2004.
- [15] R. Redl, B. P. Erisman, and Z. Zansky, "Optimizing the load transient response of the buck converter," in *Proc. IEEE APEC*, 1998, pp. 170-176.
- [16] "Dr. Dušan Graovac, Marco Pürschel, Andreas Kiep, "MOSFET Power Losses Calculation Usin the Data Sheet Parameters,"application-notes.digchip.com/070/70-41484.pdf. [Accessed: Nov. 23, 2015].".
- [17] R. W. Erickson and D. Maksimovic, *Fundamentals of power electronics*: Springer

Science & Business Media, 2007.

- [18] W. Huang, "A new control for multi-phase buck converter with fast transient response," in *Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE*, 2001, pp. 273-279.
- [19] S. Qu, "Modeling and design considerations of V₂ controlled buck regulator," in *Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE*, 2001, pp. 507-513.
- [20] F. Yu, "Modeling of V₂ Control with Composite Capacitors And Average Current Mode Control," Virginia Polytechnic Institute and State University, 2011.
- [21] A. Babazadeh and D. Maksimović, "Hybrid digital adaptive control for fast transient response in synchronous buck DC–DC converters," *Power Electronics, IEEE Transactions on*, vol. 24, no. 11, pp. 2625-2638, 2009.
- [22] A. Barrado, R. Vazquez, J. Pleite, and E. Olías, "Fast transient response with combined linear-non-linear control applied to buck converters," in *Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual*, 2002, pp. 1587-1592.
- [23] A. Barrado, R. Vázquez, J. Pleite, J. Vazquez, and E. Olias, "Stability analysis of linear-nonlinear control (LnLc) applied to fast transient response DC-DC converters," in *Power Electronics Specialist Conference, 2003. PESC'03. 2003 IEEE 34th Annual*, 2003, pp. 1175-1180.
- [24] C.-Y. Chan, "A nonlinear control for DC–DC power converters," *Power Electronics, IEEE Transactions on*, vol. 22, no. 1, pp. 216-222, 2007.
- [25] G. Di Blasi, V. Boscaïno, P. Livreri, F. Marino, and M. Minieri, "A novel linear-

- nonlinear digital control for DC/DC converter with fast transient response," in *Applied Power Electronics Conference and Exposition, 2006. APEC'06. Twenty-First Annual IEEE*, 2006, p. 7 pp.
- [26] S. Hiti and D. Borojevic, "Robust nonlinear control for boost converter," *IEEE transactions on power electronics*, vol. 10, no. 6, pp. 651-658, 1995.
- [27] S. Li, X. Zou, and X. Chen, "A nonlinear control buck converter with fast transient response," in *Integrated Circuits, ISIC'09. Proceedings of the 2009 12th International Symposium on*, 2009, pp. 45-48.
- [28] J. Quintero, A. Barrado, M. Sanz, C. Fernández, and P. Zumel, "Impact of linear–nonlinear control in multiphase VRM design," *Power Electronics, IEEE Transactions on*, vol. 26, no. 7, pp. 1826-1831, 2011.
- [29] J. Quintero, A. Barrado, M. Sanz, C. Raga, and A. Lazaro, "Bandwidth and dynamic response decoupling in a multi-phase vrm by applying linear-non-linear control," in *Industrial Electronics, 2007. ISIE 2007. IEEE International Symposium on*, 2007, pp. 3373-3378.
- [30] M. Saad, M. Orabi, E.-S. Hasaneen, and A. Lotfi, "A novel linear-nonlinear technique for fast transient buck converter," in *Telecommunications Energy Conference (INTELEC), 2011 IEEE 33rd International*, 2011, pp. 1-6.
- [31] A. Soto, P. Alou, and J. Cobos, "Nonlinear digital control breaks bandwidth limitations," in *Applied Power Electronics Conference and Exposition, 2006. APEC'06. Twenty-First Annual IEEE*, 2006, p. 7 pp.
- [32] A. F. Moghaddam, "Analysis of a Delay Compensated Deadbeat Current Controller

- for Inverters," Eastern Mediterranean University (EMU), 2010.
- [33] D. Biel, E. Fossas, F. Guinjoan, E. Alarcón, and A. Poveda, "Application of sliding-mode control to the design of a buck-based sinusoidal generator," *Industrial Electronics, IEEE Transactions on*, vol. 48, no. 3, pp. 563-571, 2001.
 - [34] S.-C. Tan, Y. Lai, C. K. Tse, and M. K. Cheung, "An adaptive sliding mode controller for buck converter in continuous conduction mode," in *Applied Power Electronics Conference and Exposition, 2004. APEC'04. Nineteenth Annual IEEE*, 2004, pp. 1395-1400.
 - [35] S.-C. Tan, Y. Lai, C. K. Tse, and M. K. Cheung, "Adaptive feedforward and feedback control schemes for sliding mode controlled power converters," *Power Electronics, IEEE Transactions on*, vol. 21, no. 1, pp. 182-192, 2006.
 - [36] S. Chae, B. Hyun, W. Kim, and B. Cho, "Digital load current feed-forward control method for a DC-DC converter," in *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, 2008, pp. 498-502.
 - [37] R. Ghosh and G. Narayanan, "Generalized feedforward control of single-phase PWM rectifiers using disturbance observers," *Industrial Electronics, IEEE Transactions on*, vol. 54, no. 2, pp. 984-993, 2007.
 - [38] P. Midya, M. Greuel, and P. T. Krein, "Sensorless current mode control-an observer-based technique for DC-DC converters," in *Power Electronics Specialists Conference, 1997. PESC'97 Record., 28th Annual IEEE*, 1997, pp. 197-202.
 - [39] A. V. Peterchev and S. R. Sanders, "Load-line regulation with estimated load-current feedforward: Application to microprocessor voltage regulators," *Power Electronics*,

- IEEE Transactions on*, vol. 21, no. 6, pp. 1704-1717, 2006.
- [40] R. Redl and N. O. Sokal, "Near-optimum dynamic regulation of DC-DC converters using feed-forward of output current and input voltage with current-mode control," *Power Electronics, IEEE Transactions on*, no. 3, pp. 181-192, 1986.
 - [41] Z. Zhou, P. Unsworth, P. M. Holland, and P. Iqic, "Design and analysis of a feedforward control scheme for a three-phase voltage source pulse width modulation rectifier using sensorless load current signal," *Power Electronics, IET*, vol. 2, no. 4, pp. 421-430, 2009.
 - [42] X. Wang, "High slew rate high-efficiency DC-DC converter," University of Central Florida Orlando, Florida, 2006.
 - [43] D. D.-C. Lu, J. C. Liu, F. N. Poon, and B. M. H. Pong, "A single phase voltage regulator module (VRM) with stepping inductance for fast transient response," *Power Electronics, IEEE Transactions on*, vol. 22, no. 2, pp. 417-424, 2007.
 - [44] F. N. K. Poon, M. H. Pong, and J. C. P. Liu, "Stepping inductor for fast transient response of switching converter," ed: Google Patents, 2001.
 - [45] A. Ferreres, J. Carrasco, E. Sanchis, J. Espi, and E. Maset, "Application of a novel parallel regulation technique in a two output forward converter," in *Power Electronics Specialists Conference, 1999. PESC 99. 30th Annual IEEE*, 1999, pp. 914-919.
 - [46] P. S. Shenoy, P. T. Krein, and S. Kapat, "Beyond time-optimality: Energy-based control of augmented buck converters for near ideal load transient response," in *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*, 2011, pp. 916-922.

- [47] R. P. Singh and A. M. Khambadkone, "A buck-derived topology with improved step-down transient performance," *Power Electronics, IEEE Transactions on*, vol. 23, no. 6, pp. 2855-2866, 2008.
- [48] Z. Shan, C. K. Tse, and S.-C. Tan, "Classification of auxiliary circuit schemes for feeding fast load transients in switching power supplies," *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 61, no. 3, pp. 930-942, 2014.
- [49] E. Meyer, Z. Zhang, and Y.-F. Liu, "Controlled auxiliary circuit to improve the unloading transient response of buck converters," *Power Electronics, IEEE Transactions on*, vol. 25, no. 4, pp. 806-819, 2010.
- [50] Y. Wen and O. Trescases, "DC–DC converter with digital adaptive slope control in auxiliary phase for optimal transient response and improved efficiency," *Power Electronics, IEEE Transactions on*, vol. 27, no. 7, pp. 3396-3409, 2012.
- [51] W. J. Lambert, R. Aymanar, and S. Chickamenahalli, "Fast load transient regulation of low-voltage converters with the low-voltage transient processor," *Power Electronics, IEEE Transactions on*, vol. 24, no. 7, pp. 1839-1854, 2009.
- [52] A. Barrado, A. Lázaro, R. Vázquez, V. Salas, and E. Olás, "The fast response double buck DC-DC converter (FRDB): operation and output filter influence," *Power Electronics, IEEE Transactions on*, vol. 20, no. 6, pp. 1261-1270, 2005.
- [53] P.-J. Liu, H.-J. Chiu, Y.-K. Lo, and Y.-J. E. Chen, "A fast transient recovery module for dc–dc converters," *Industrial Electronics, IEEE Transactions on*, vol. 56, no. 7, pp. 2522-2529, 2009.
- [54] P. T. Krein, "Feasibility of geometric digital controls and augmentation for ultrafast dc-

- dc converter response," in *Computers in Power Electronics, 2006. COMPEL'06. IEEE Workshops on*, 2006, pp. 48-56.
- [55] N. Poon, C. Li, and M. Pong, "A low cost DC-DC stepping inductance voltage regulator with fast transient loading response," in *Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE*, 2001, pp. 268-272.
- [56] L. Jia, Z. Hu, Y.-F. Liu, and P. C. Sen, "A practical control strategy to improve unloading transient response performance for buck converters," in *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*, 2011, pp. 397-404.
- [57] Z. Shan, C. K. Tse, and S.-C. Tan, "Pre-energized auxiliary circuits for very fast transient loads: Coping with load-informed power management for computer loads," *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 61, no. 2, pp. 637-648, 2014.
- [58] A. Barrado, R. Vázquez, E. Olás, A. Lázaro, and J. Pleite, "Theoretical study and implementation of a fast transient response hybrid power supply," *Power Electronics, IEEE Transactions on*, vol. 19, no. 4, pp. 1003-1009, 2004.
- [59] Z. Shan, S.-C. Tan, and C. K. Tse, "Transient mitigation of dc-dc converters for high output current slew rate applications," *Power Electronics, IEEE Transactions on*, vol. 28, no. 5, pp. 2377-2388, 2013.
- [60] O. Abdel-Rahman and I. Batarseh, "Transient response improvement in DC-DC converters using output capacitor current for faster transient detection," in *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE*, 2007, pp. 157-160.

- [61] X. Wang, Q. Li, and I. Batarseh, "Transient response improvement in isolated dc-dc converter with current injection circuit," in *Applied Power Electronics Conference and Exposition, 2005. APEC 2005. Twentieth Annual IEEE*, 2005, pp. 706-710.
- [62] F. N. Poon, C. K. Tse, and J. C. Liu, "Very fast transient voltage regulators based on load correction," in *Power Electronics Specialists Conference, 1999. PESC 99. 30th Annual IEEE*, 1999, pp. 66-71.
- [63] B. Hesterman, "Analysis and modeling of magnetic coupling," *IEEE, pels, Denver Chapter; IEEE Power Electronics Society, University of Colorado*, 2007.
- [64] J. Li, C. R. Sullivan, and A. Schultz, "Coupled-inductor design optimization for fast-response low-voltage DC-DC converters," in *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE*, 2002, pp. 817-823.
- [65] Z. Zhang, "Coupled-inductor magnetics in power electronics," California Institute of Technology, 1987.
- [66] G. Zhu, B. McDonald, and K. Wang Sr, "Modeling and analysis of coupled inductors in power converters," *Power Electronics, IEEE Transactions on*, vol. 26, no. 5, pp. 1355-1363, 2011.
- [67] A. K. Guru, J. C. Balda, K. Carr, and Y. Xiang, "Design of a switching-ripple filter for a shunt-connected active power filter," in *Industry Applications Conference, 1998. Thirty-Third IAS Annual Meeting. The 1998 IEEE*, 1998, pp. 1364-1368.
- [68] M. J. Schutten, R. L. Steigerwald, and J. Sabaté, "Ripple current cancellation circuit," in *Applied Power Electronics Conference and Exposition, 2003. APEC'03. Eighteenth Annual IEEE*, 2003, pp. 464-470.

- [69] J. Stahl, R. Junghaenel, M. Schmidt, and M. Albach, "Smoothing transformer as effective differential mode filter," in *Electromagnetic Compatibility (APEMC), 2012 Asia-Pacific Symposium on*, 2012, pp. 277-280.
- [70] D. C. Hamill and P. T. Krein, "A 'zero' ripple technique applicable to any DC converter," in *Power Electronics Specialists Conference*, 1999, pp. 1165-1171.
- [71] J. Ertl, J. W. Kolar, G. Morauf, and F. Zach, "Analysis of active ripple current compensators employing multi-cell switch-mode amplifier topologies," in *PCIM*, 2002.
- [72] A. C. Chow and D. J. Perreault, "Design and evaluation of an active ripple filter using voltage injection," in *Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual*, 2001, pp. 390-397.
- [73] M. Zhu, D. J. Perreault, V. Caliskan, T. C. Neugebauer, S. Guttowski, and J. G. Kassakian, "Design and evaluation of feedforward active ripple filters," *Power Electronics, IEEE Transactions on*, vol. 20, no. 2, pp. 276-285, 2005.
- [74] L. E. LaWhite and M. F. Schlecht, "Design of active ripple filters for power circuits operating in the 1–10 MHz range," in *Power Electronics Specialists Conference, 1987 IEEE*, 1987, pp. 195-203.
- [75] D. C. Hamill, "An efficient active ripple filter for use in DC-DC conversion," *Aerospace and Electronic Systems, IEEE Transactions on*, vol. 32, no. 3, pp. 1077-1084, 1996.
- [76] Z. Chen, M. Chen, Y. Luo, and C. Wang, "Low frequency ripple current compensation with DC active filter for the single-phase aeronautic static inverter," in *Energy*

- Conversion Congress and Exposition (ECCE), 2011 IEEE*, 2011, pp. 1468-1475.
- [77] M. S. Moon and B. Cho, "Novel active ripple filter for the solar array shunt switching unit," *Journal of propulsion and power*, vol. 12, no. 1, pp. 78-82, 1996.
 - [78] R. Redl and J. Sun, "Ripple-based control of switching regulators—An overview," *Power Electronics, IEEE Transactions on*, vol. 24, no. 12, pp. 2669-2680, 2009.
 - [79] S. K. Mazumder, R. K. Burra, and K. Acharya, "A ripple-mitigating and energy-efficient fuel cell power-conditioning system," *Power Electronics, IEEE Transactions on*, vol. 22, no. 4, pp. 1437-1452, 2007.
 - [80] S. Y. Feng, W. Sander, and T. G. Wilson, "Small-capacitance nondissipative ripple filters for DC supplies," *Magnetics, IEEE Transactions on*, vol. 6, no. 1, pp. 137-142, 1970.
 - [81] J. Pforr, "Switch-mode current amplifier with high output current quality employing an active output filter," in *Proc. of the 39th Int. Conf. on Power Electronics and Intelligent Motion*, 1999, pp. 22-24.
 - [82] N. Poon, J. C. Liu, C. Tse, and M. Pong, "Techniques for input ripple current cancellation: classification and implementation [in SMPS]," *Power Electronics, IEEE Transactions on*, vol. 15, no. 6, pp. 1144-1152, 2000.
 - [83] S. Cuk, "New magnetic structures for switching converters," *Magnetics, IEEE Transactions on*, vol. 19, no. 2, pp. 75-83, 1983.
 - [84] S. Cuk, "A new zero-ripple switching DC-to-DC converter and integrated magnetics," *Magnetics, IEEE Transactions on*, vol. 19, no. 2, pp. 57-75, 1983.
 - [85] A. Aboulnaga and A. Emadi, "Performance evaluation of the isolated bidirectional

- Cuk converter with integrated magnetics," in *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, 2004, pp. 1557-1562.
- [86] H. Matsuo, "Comparison of multiple-output DC-DC converters using cross regulation," in *Power Electronics Specialists Conference, 1979 IEEE*, 1979, pp. 169-185.
- [87] L. Balogh, "Design Review: 140W, Multiple Output High Density DC/DC Converter," *slup117*, pp. 6-9, 1997.
- [88] Q. Chen, R. C. Lee, and M. M. Jovanovic, "Analysis and design of weighted voltage-mode control for a multiple-output forward converter," in *Applied Power Electronics Conference and Exposition, 1993. APEC'93. Conference Proceedings 1993., Eighth Annual*, 1993, pp. 449-455.
- [89] X. Liu, S. Hu, and S. Sun, "A Multiple Output Forward Converter Adopting Weighted Time-Sharing Control and Switch-Linear Hybrid Scheme," in *2006 CES/IEEE 5th International Power Electronics and Motion Control Conference*, 2006.
- [90] Q. Chen, F. C. Lee, and M. M. Jovanovic, "Small-signal analysis and design of weighted voltage control for a multiple-output forward converter," *Power Electronics, IEEE Transactions on*, vol. 10, no. 5, pp. 589-596, 1995.
- [91] G. Levin, "A new secondary side post regulator (SSPR) PWM controller for multiple output power supplies," in *Applied Power Electronics Conference and Exposition, 1995. APEC'95. Conference Proceedings 1995., Tenth Annual*, 1995, pp. 736-742.
- [92] Y. Xi and P. K. Jain, "A forward converter topology with independently and precisely regulated multiple outputs," *Power Electronics, IEEE Transactions on*, vol. 18, no. 2,

- pp. 648-658, 2003.
- [93] X. Wang, F. Tian, and I. Batarseh, "High efficiency parallel post regulator for wide range input DC–DC converter," *Power Electronics, IEEE Transactions on*, vol. 23, no. 2, pp. 852-858, 2008.
 - [94] N. Vazquez, H. Lopez, C. Hernandez, and H. Calleja, "Multiple-Output DC-to-DC based on the Flyback Converter," in *Power Electronics Congress, 2008. CIEP 2008. 11th IEEE International*, 2008, pp. 105-108.
 - [95] S. Ertike and D. Yildirim, "A new control scheme for multi-output forward converters," in *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE*, 2007, pp. 207-213.
 - [96] Y.-L. Lin and K. Liu, "A new synchronous-switch post regulator for multi-output forward converters," in *Applied Power Electronics Conference and Exposition, 1990. APEC'90, Conference Proceedings 1990., Fifth Annual*, 1990, pp. 693-696.
 - [97] Y.-T. Chen, "The overall small-signal model of the synchronous switch postregulator," *Power Electronics, IEEE Transactions on*, vol. 13, no. 5, pp. 852-860, 1998.
 - [98] N. Barry and B. Daly, "Coupled magnetic amplifiers in forward converter topologies," *IEEE transactions on power electronics*, vol. 14, no. 1, pp. 168-176, 1999.
 - [99] C.-C. Wen, C. Chen, W. Chen, and J. Jiang, "Magamp post regulation for flyback converter," in *Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual*, 2001, pp. 333-338.
 - [100] B. Mammano, "Magnetic amplifier control for simple, low-cost, secondary regulation," in *Unitrode Seminar Manual SEM500*, 1986, pp. 7.1-7.9.

- [101] J. Sebastian and J. Uceda, "The double converter: A fully regulated two-output dc-to-dc converter," in *Power Electronics Specialists Conference, IEEE*, 1985, pp. 117-126.
- [102] M. Vazquez, E. De la Cruz, J. Navas, and J. Cobos, "Fixed frequency forward-flyback converter with two fully regulated outputs," in *Telecommunications Energy Conference, 1995. INTELEC'95., 17th International*, 1995, pp. 161-166.
- [103] A. Barrado, E. Olías, R. Vázquez, and J. Pleite, "Multiple output DC/DC converters based on PWM-pulse delay control (PWM-PD)," in *Power Electronics Specialists Conference, 1999. PESC 99. 30th Annual IEEE*, 1999, pp. 1141-1145.
- [104] A. Barrado, E. Olías, A. Lázaro, J. Pleite, and R. Vázquez, "PWM-PD multiple output DC/DC converters: operation and control-loop modeling," *Power Electronics, IEEE Transactions on*, vol. 19, no. 1, pp. 140-149, 2004.
- [105] A. Barrado, E. Olías, A. Lazaro, J. Pleite, and R. Vazquez, "Types of PWM-PD multiple output DC/DC converters," in *Industrial Electronics, 2002. ISIE 2002. Proceedings of the 2002 IEEE International Symposium on*, 2002, pp. 1010-1014.
- [106] B.-C. Hyeon and B.-H. Cho, "A tightly regulated triple output asymmetrical half bridge flyback converter," *Journal of Power Electronics*, vol. 10, no. 1, pp. 14-20, 2010.
- [107] S.-H. Cho, C.-S. Kim, and S.-K. Han, "High-Efficiency and Low-Cost Tightly Regulated Dual-Output Resonant Converter," *Industrial Electronics, IEEE Transactions on*, vol. 59, no. 7, pp. 2982-2991, 2012.
- [108] L.-j. Hang, Y.-l. Gu, Z.-y. Lu, and Z.-m. Qian, "Multi-Output LLC Resonant Converters With Symmetrical Auxiliary Output Structures," in *Telecommunications*

- Energy Conference, 2006. INTELEC'06. 28th Annual International*, 2006, pp. 1-5.
- [109] Z. Nan, M. Xu, and Q. L. Chen, "Resonant converter equipped with multiple output circuits to provide multiple power outlets," ed: Google Patents, 2013.
 - [110] K. Choi, J.-H. Park, and B.-H. Cho, "A novel multiple-output converter using band pass filters," *analysis*, vol. 10, p. 11, 2009.
 - [111] 최규식, 박종후, and 조보형, "다중 주파수 밴드를 이용한 새로운 단일 펄스 폭 변조 다중 출력 컨버터," *전력전자학회 2009년도 하계학술대회 논문집*, pp. 295-297, 2009.
 - [112] H. Akagi, "New trends in active filters for power conditioning," *Industry Applications, IEEE Transactions on*, vol. 32, no. 6, pp. 1312-1322, 1996.
 - [113] F. Z. Peng, "Application issues of active power filters," *Industry Applications Magazine, IEEE*, vol. 4, no. 5, pp. 21-30, 1998.
 - [114] F. Z. Peng, "Harmonic sources and filtering approaches," *Industry Applications Magazine, IEEE*, vol. 7, no. 4, pp. 18-25, 2001.
 - [115] J. P. Gegner, "High power factor ac-dc converter with reactive shunt regulation," ed: Google Patents, 1995.
 - [116] T. Shimizu, Y. Jin, and G. Kimura, "DC ripple current reduction on a single-phase PWM voltage source rectifier," in *Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE*, 1999, pp. 810-817.
 - [117] H. Shin and J.-I. Ha, "Active DC-link circuit for single-phase diode rectifier system with small capacitance," in *Electronics and Application Conference and Exposition (PEAC), 2014 International*, 2014, pp. 875-880.

- [118] R. Wang, *et al.*, "A high power density single-phase PWM rectifier with active ripple energy storage," *Power Electronics, IEEE Transactions on*, vol. 26, no. 5, pp. 1430-1443, 2011.
- [119] K. Choi, B. Hyun, S. Lee, and B. Cho, "Novel Multiple Output Converter using Quasi Load," *전력전자학회 2010년도 전력전자학술대회 논문집*, pp. 125-126, 2010.
- [120] B.-C. Hyeon, "출력 단자간 조류를 이용한 다중 출력 DC-DC 컨버터," Ph. D., Seoul National University, 2011.
- [121] C. W. T. McLyman, *Transformer and inductor design handbook*: CRC press, 2011.
- [122] C. Ji, K. M. Smith Jr, K. M. Smedley, and K. King, "Cross regulation in flyback converters: analytic model and solution," *Power Electronics, IEEE Transactions on*, vol. 16, no. 2, pp. 231-239, 2001.
- [123] Y. Wen and O. Trescases, "Dc-dc converter with digital adaptive slope control in auxiliary phase to achieve optimal transient response," in *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*, 2011, pp. 331-337.
- [124] S. Kelkar and J. Radcliffe, "Dynamic and Static Cross Regulation in Forward Converters," in *Telecommunications Energy Conference, 1986. INTELEC'86. International*, 1986, pp. 219-227.
- [125] D. Maksimović and R. Erickson, "Modeling of cross-regulation in multiple-output flyback converters," in *Applied Power Electronics Conference and Exposition, 1999. APEC'99. Fourteenth Annual*, 1999, pp. 1066-1072.

부 록

A. 일반 소신호 분석 및 제어기 설계

A.1 단일 출력

A.1.1 소신호 분석

다중 출력 시스템에 대한 분석에 앞서 우선 단일 출력에 대해 제안하는 능동 출력 필터 구성에 대한 소신호 분석을 진행하였다. 분석의 용이함을 위해 제안하는 시스템을 메인 컨버터와 능동 출력 필터의 비단절(Unterminated) 모델로 분리하여 분석한 후 이를 결합한다. 분리 모델을 그림 A.1에 나타내었다.

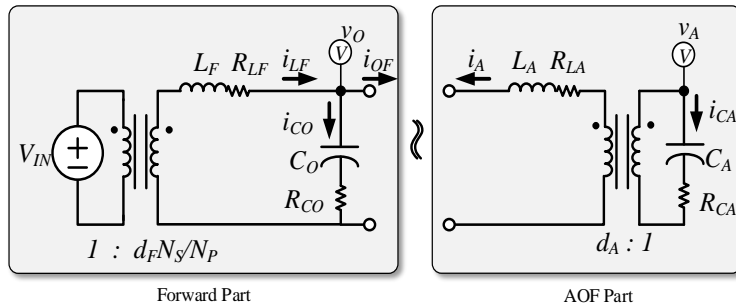


그림 A.1 소신호 분석을 위해 비단절 분리 모델.

이를 기반으로 소신호 전달 특성을 구하면 다음 표 A.1과 같다.

표 A.1 분리 모델의 소신호 전달 특성

$G_{S1} = \frac{\hat{v}_O}{\hat{d}_F} = \frac{N_S}{N_P} \frac{V_{IN}(1+s/w_{ZCO})}{den_F}$	$w_{ZCO} = \frac{1}{R_{CO}C_O}$
$G_{S2} = \frac{\hat{i}_A}{\hat{v}_O} = \frac{-1}{D_A^2} \frac{sC_A}{den_A}$	$w_{ZCA} = \frac{1}{R_{CA}C_A}$
$G_{S3} = \frac{\hat{v}_O}{\hat{i}_{OF}} = \frac{-R_{LF} \left(1 + \frac{s}{w_{ZLF}}\right) \left(1 + \frac{s}{w_{ZCO}}\right)}{den_F}$	$w_{ZLF} = R_{LF}/L_F$
$G_{S4} = \frac{\hat{i}_A}{\hat{d}_A} = \frac{1}{D_A^2} \frac{sC_A V_A}{den_A}$	$den_F = 1 + \frac{s}{Q_F w_{OF}} + \frac{s^2}{w_{OF}^2}$
$G_{S5} = \frac{\hat{v}_A}{\hat{d}_A} = -\frac{V_A}{D_A} \frac{\left(1 + \frac{s}{w_{ZCA}}\right)}{den_A}$	$den_A = 1 + \frac{s}{Q_A w_{OA}} + \frac{s^2}{w_{OA}^2}$
$G_{S6} = \frac{\hat{v}_A}{\hat{v}_O} = \frac{1}{D_A} \frac{\left(1 + \frac{s}{w_{ZCA}}\right)}{den_A}$	$w_{OF} = 1/\sqrt{L_F C_O}$
	$Q_F = \frac{1}{R_{LF} + R_{CO}} \sqrt{\frac{L_F}{C_O}}$
	$w_{OA} = D_A/\sqrt{L_A C_A}$
	$Q_A = \frac{D_A}{R_{LA} + D_A R_{CA}} \sqrt{\frac{L_A}{C_A}}$

표 A.1의 결과를 기반으로 결합 모델을 구성하면 다음 그림 A.2와 같다.

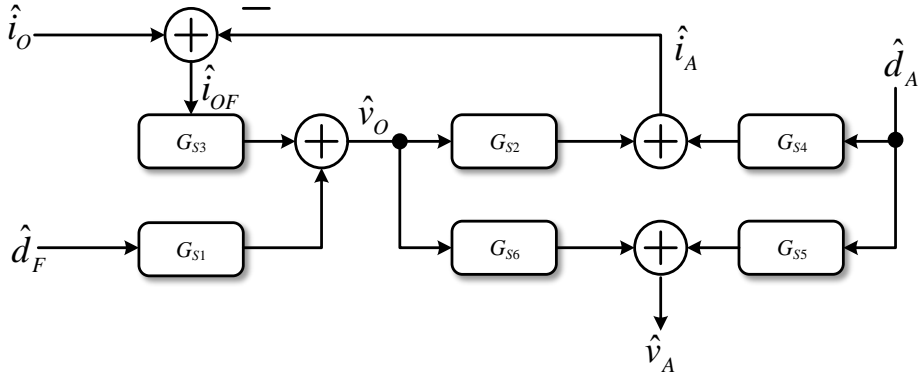


그림 A.2 결합 모델의 소신호 블록도.

결합 모델에 대한 소신호 전달 특성을 표 A.2 에 정리하였다.

표 A.2 결합 모델에 대한 소신호

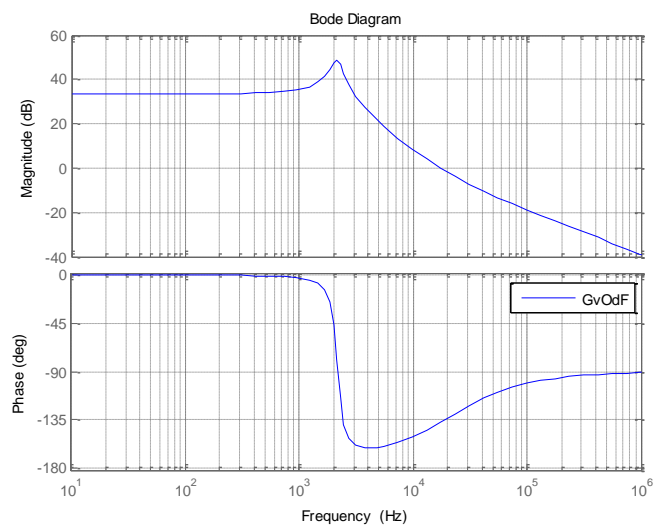
$$G_{vOdF} = \frac{\hat{v}_O}{\hat{d}_F} = \frac{G_{S1}}{1 + G_{S2}G_{S3}}$$

$$G_{vAdF} = \frac{\hat{v}_A}{\hat{d}_F} = \frac{G_{S1}G_{S6}}{1 + G_{S2}G_{S3}}$$

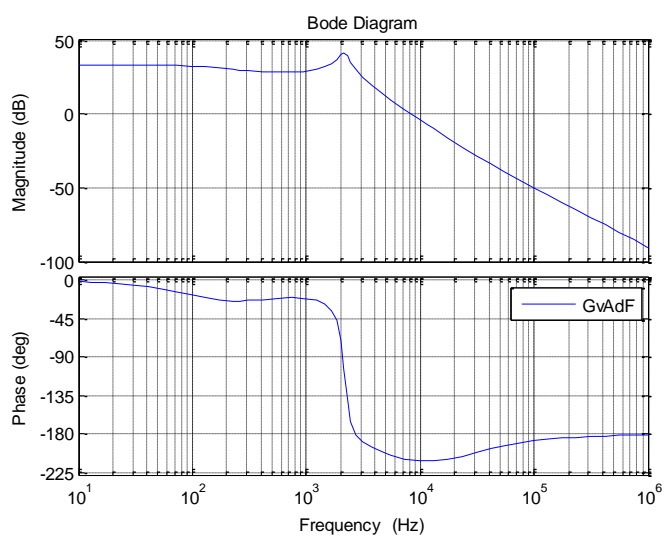
$$G_{vOdA} = \frac{\hat{v}_O}{\hat{d}_A} = \frac{-G_{S3}G_{S4}}{1 + G_{S2}G_{S3}}$$

$$G_{vAdA} = \frac{\hat{v}_A}{\hat{d}_A} = \frac{G_{S5}(1 + G_{S2}G_{S3}) - G_{S3}G_{S4}G_{S6}}{1 + G_{S2}G_{S3}}$$

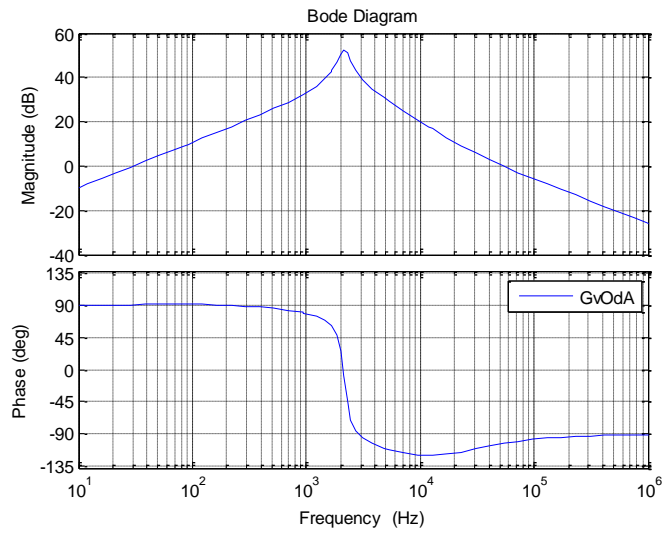
표 A.2의 전달특성을 다음 그림 A.3에 정리하였다.



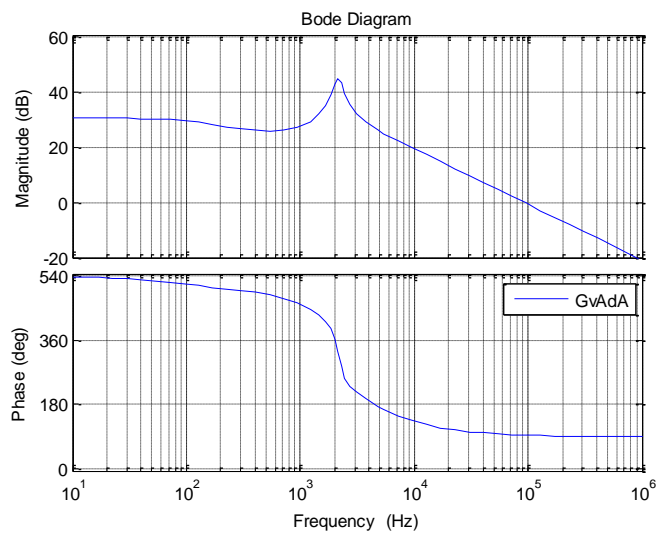
(a)



(b)



(c)



(d)

그림 A.3 단일 출력에서 개루프 전달 특성,

(a) G_{vOdF} , (b) G_{vAdF} , (c) G_{vOdA} , (d) G_{vAdA} .

제안하는 제어 전략을 도입하는 경우 그림 A.3의 (b)와 (c)에 도시한 G_{vAdF} 와 G_{vOdA} 가 주요 전달 특성이 된다. 이들 전달 특성 중 G_{vOdA} 의 경우 다른 전달 특성과 다르게 공진점 이하의 영역에서 +20dB/decade의 기울기를 가지고 있는 것을 알 수 있다. 즉, 일반적으로 많이 사용하는 적분기가 포함된 제어기로는 충분한 DC 이득을 얻을 수 없다는 것을 의미한다. 이는 정성적으로 보면 개루프 상태의 제안하는 시스템에서 능동 출력 필터의 시비율의 변동은 v_o 와 반대의 방향으로 v_A 를 변동시키고 이로 인해 v_o 에 대한 영향이 감쇄하게 된다는 의미이다. v_A 에 대한 제어가 포함된 폐루프 시스템에서는 이와 같은 현상이 사라지게 되므로 정상적인 전압 제어기 설계가 가능하게 된다.

A.1.2제어기 구성

A.1.1절의 결과를 바탕으로 제어기를 구성하면 다음 그림 A.4와 같다.

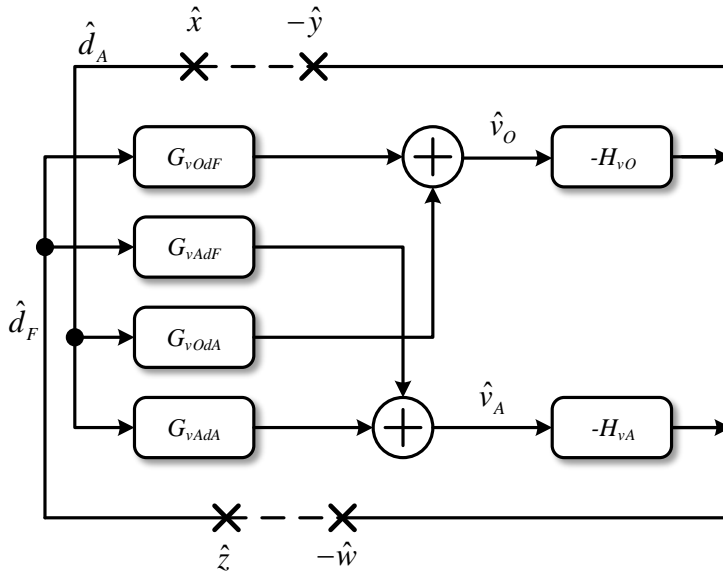


그림 A.4 제어기가 포함된 폐루프 시스템의 소신호 구성 블록도.

폐루프 시스템에서 제어기 설계는 다음의 과정을 거친다.

$$T_1 \equiv H_{vO} G_{vOdA}, \quad (A.1)$$

$$T_2 \equiv H_{vA} G_{vAdF}, \quad (A.2)$$

$$T_{vO} \equiv \frac{\hat{y}}{\hat{x}} = T_1 - \frac{H_{vO} H_{vA} G_{vAdA} G_{vOdF}}{1 + T_2}, \quad (A.3)$$

$$T_{vA} \equiv \frac{\hat{w}}{\hat{z}} = T_2 - \frac{H_{vO} H_{vA} G_{vAdA} G_{vOdF}}{1 + T_1}. \quad (A.4)$$

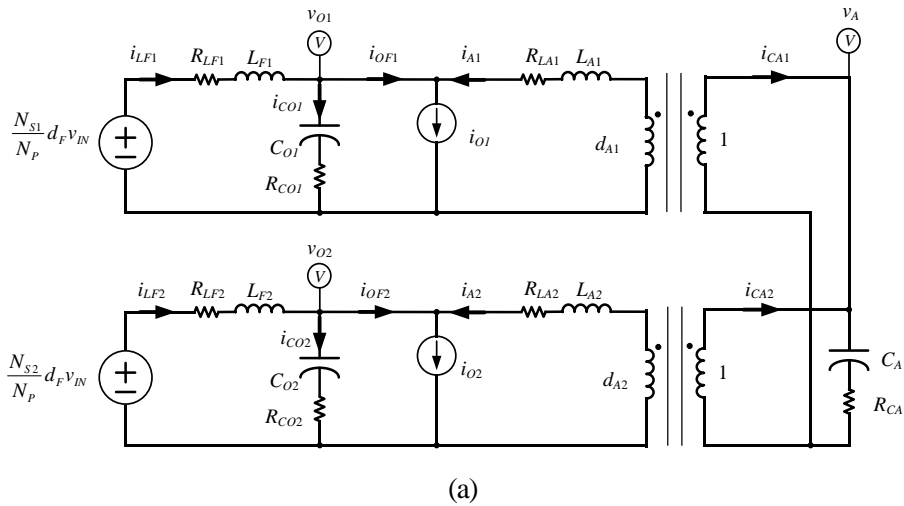
일반적인 시스템의 전압 제어기는 식 (A.1) 혹은 식 (A.2)와 같은 제어 루프를 통해 설계할 수 있으나 제안하는 방식에서의 최종 제어 루프는 식 (A.3)과 식 (A.4)에서 알 수 있듯 서로의 제어기가 직접 영향을 주고 있는 시스템인 것을 확인할 수 있다. 이는 v_A 에 대한 제어 루프가 형성되면 저주파 영역에서의 루프 이득이 달라지므로 T_{vO} 의 제어기를 설계할 때는 고주파 영역에서의 설계 이슈를 중점으로, T_{vA} 의 제어기를 설계할 때는 저주파 영역의 이득 등을 중심으로 진행하게 된다. 두 제어기가 서로 재귀적 관계에 있으므로 상호 간의 영향을 확인하며 제어기를 설계하게 된다.

A.2 이중 출력 분석

본 절에서는 2장에서 제안한 제어 전략으로 구성된 단일 출력에 대한 소신호 분석 및 제어기 설계를 바탕으로 이중 출력에 대한 분석 및 제어기 설계로 확장한다.

A.2.1 소신호 분석

이중 출력에 대한 소신호 분석을 위한 시스템을 그림 A.5(a)에 간략히 나타내었다. 앞서 단일 출력에 대한 분석과 마찬가지로 분석의 용이를 위해 그림 A.5(b)와 같이 분리한 뒤 다시 결합하는 방식으로 분석을 진행한다.



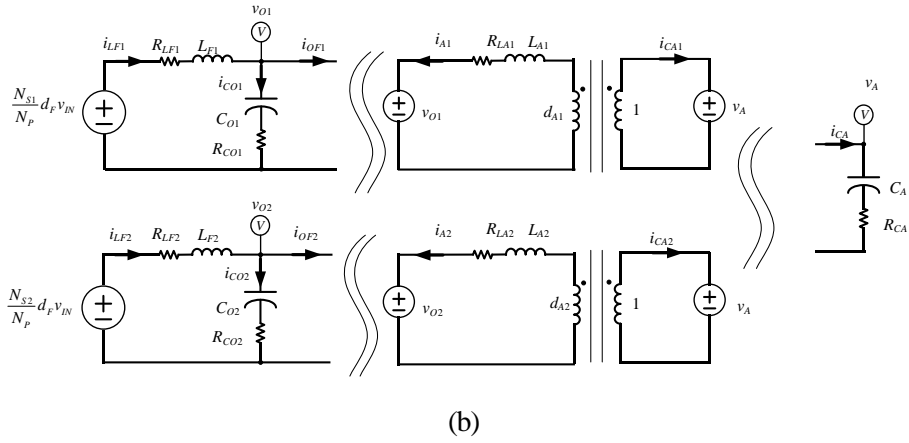


그림 A.5 소신호 분석을 위한 구성, (a)전체 구성, (b)분리 모델 구성.

우선 분리 모델에 대한 소신호 전달 함수를 구하여 표 A.3에 정리하였다.

표 A.3 분리 모델에서의 소신호 전달함수

$$\begin{aligned}
 G_1 &= \frac{\hat{v}_{O1}}{\hat{v}_{IN}} = \frac{N_{S1}}{N_p} \frac{D_F (1 + s/w_{ZCO1})}{\Delta f_1}, \quad G_2 = \frac{\hat{v}_{O2}}{\hat{v}_{IN}} = \frac{N_{S2}}{N_p} \frac{D_F (1 + s/w_{ZCO2})}{\Delta f_2}, \\
 G_3 &= \frac{\hat{v}_{O1}}{\hat{d}_F} = \frac{N_{S1}}{N_p} \frac{V_{IN} (1 + s/w_{ZCO1})}{\Delta f_1}, \quad G_4 = \frac{\hat{v}_{O2}}{\hat{d}_F} = \frac{N_{S2}}{N_p} \frac{V_{IN} (1 + s/w_{ZCO2})}{\Delta f_2}, \\
 G_5 &= \frac{\hat{i}_{A1}}{\hat{v}_{O1}} = \frac{-1/R_{LA1}}{1 + s/w_{ZA1}}, \quad G_6 = \frac{\hat{i}_{A2}}{\hat{v}_{O2}} = \frac{-1/R_{LA2}}{1 + s/w_{ZA2}}, \quad G_7 = \frac{\hat{i}_{A1}}{\hat{v}_A} = \frac{D_{A1}/R_{LA1}}{1 + s/w_{ZA1}}, \\
 G_8 &= \frac{\hat{i}_{A2}}{\hat{v}_A} = \frac{D_{A2}/R_{LA2}}{1 + s/w_{ZA2}}, \quad G_9 = \frac{\hat{i}_{CA1}}{\hat{v}_{O1}} = \frac{D_{A1}/R_{LA1}}{1 + s/w_{ZA1}}, \quad G_{10} = \frac{\hat{i}_{CA2}}{\hat{v}_{O2}} = \frac{D_{A2}/R_{LA2}}{1 + s/w_{ZA2}},
 \end{aligned}$$

$$G_{11} = \frac{\hat{i}_{CA1}}{\hat{v}_A} = \frac{-D_{A1}^2 / R_{LA1}}{1 + s / w_{ZA1}}, \quad G_{12} = \frac{\hat{i}_{CA2}}{\hat{v}_A} = \frac{-D_{A2}^2 / R_{LA2}}{1 + s / w_{ZA2}},$$

$$G_{13} = \frac{\hat{i}_{A1}}{\hat{d}_{A1}} = \frac{V_A / R_{LA1}}{1 + s / w_{ZA1}}, \quad G_{14} = \frac{\hat{i}_{A2}}{\hat{d}_{A2}} = \frac{V_A / R_{LA2}}{1 + s / w_{ZA2}},$$

$$G_{15} = \frac{\hat{i}_{CA1}}{\hat{d}_{A1}} = -I_{LA1} - \frac{D_{A1} V_A / R_{LA1}}{1 + s / w_{ZA1}}, \quad G_{16} = \frac{\hat{i}_{CA2}}{\hat{d}_{A2}} = -I_{LA2} - \frac{D_{A2} V_A / R_{LA2}}{1 + s / w_{ZA2}},$$

$$G_{17} = \frac{\hat{v}_{O1}}{i_{OF1}} = \frac{-R_{LF1} (1 + s / w_{ZLF1}) (1 + s / w_{ZCO1})}{denF_1},$$

$$G_{18} = \frac{\hat{v}_{O2}}{i_{OF2}} = \frac{-R_{LF2} (1 + s / w_{ZLF2}) (1 + s / w_{ZCF2})}{denF_2},$$

$$G_{19} = \frac{\hat{v}_A}{\hat{i}_{CA1}} = \frac{1 + s / w_{ZCA}}{s C_A}, \quad G_{20} = \frac{\hat{v}_A}{\hat{i}_{CA2}} = \frac{1 + s / w_{ZCA}}{s C_A}$$

$$w_{ZCO1} = \frac{1}{R_{CO1} C_{O1}}, \quad w_{ZCO2} = \frac{1}{R_{CO2} C_{O2}}, \quad w_{ZA1} = R_{LA1} / L_{A1}, \quad w_{ZA2} = R_{LA2} / L_{A2},$$

$$w_{ZLF1} = R_{LF1} / L_{F1}, \quad w_{ZLF2} = R_{LF2} / L_{F2},$$

$$denF_1 = 1 + \frac{s}{Q_{F1} w_{O1}} + \frac{s^2}{w_{O1}^2}, \quad denF_2 = 1 + \frac{s}{Q_{F2} w_{O2}} + \frac{s^2}{w_{O2}^2}$$

$$w_{O1} = \frac{1}{\sqrt{L_{F1} C_{O1}}}, \quad w_{O2} = \frac{1}{\sqrt{L_{F2} C_{O2}}},$$

$$Q_{F1} = \frac{1}{R_{LF1} + R_{CO1}} \sqrt{\frac{L_{F1}}{C_{O1}}}, \quad Q_{F2} = \frac{1}{R_{LF2} + R_{CO2}} \sqrt{\frac{L_{F2}}{C_{O2}}}$$

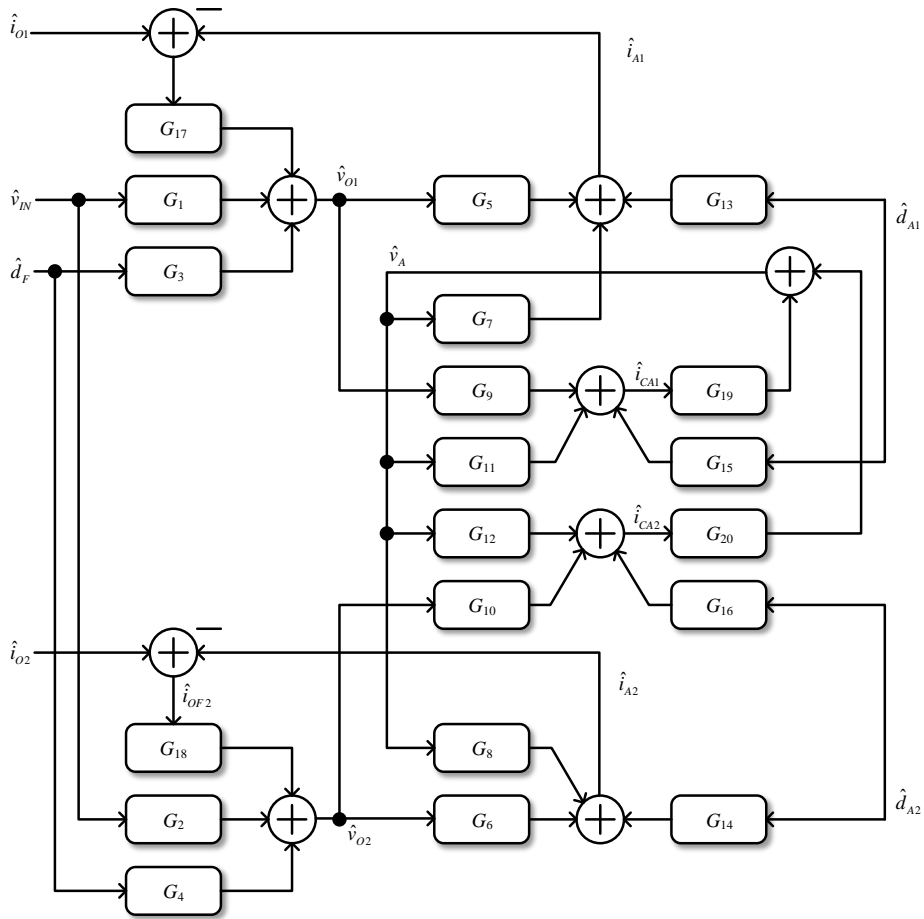


그림 A.6 제안한 컨버터의 분리 모델을 이용한 결합 시스템의 소신호.

분리 모델에서의 소신호 분석 결과를 바탕으로 결합 모델의 개루프 시스템을 그림 A.6에 나타내었다.

그림 A.6에 나와 있는 결과를 바탕으로 통합 시스템에서의 개루프 전달 특성을 다음 그림 A.7과 표 A.4에 나타내었다.

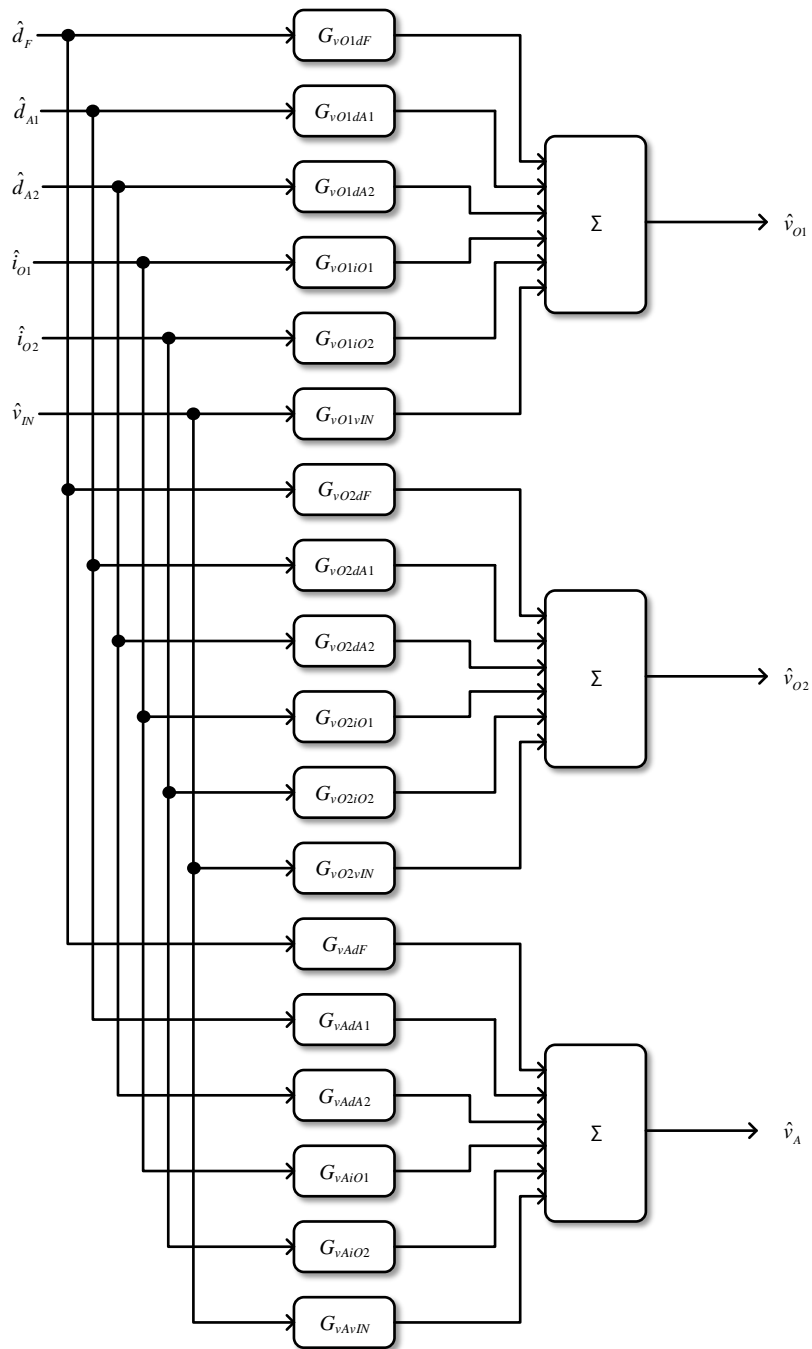


그림 A.7 통합 시스템의 개루프 소신호 블록도.

표 A.4 통합 시스템의 개루프 전달 함수

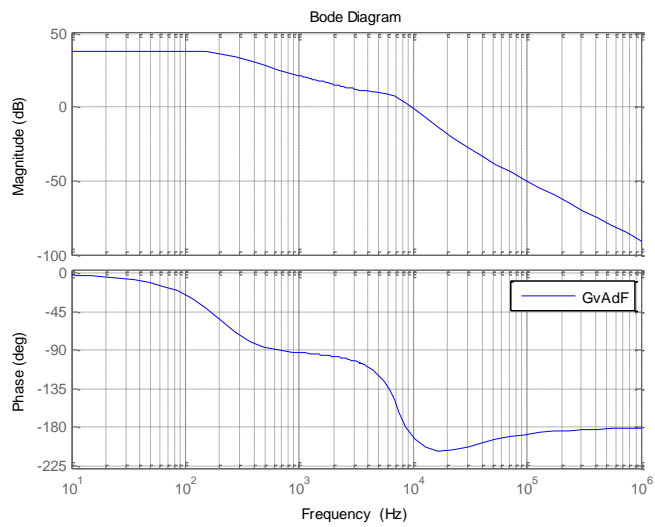
$$\begin{aligned}
 G_{vO1dF} &= \frac{\hat{v}_{O1}}{\hat{d}_F} \\
 &= \frac{E_2 G_3 - G_4 G_7 G_{10} G_{17} G_{20}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}} \\
 G_{vO2dF} &= \frac{\hat{v}_{O2}}{\hat{d}_F} \\
 &= \frac{E_1 G_4 - G_3 G_8 G_9 G_{18} G_{19}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}} \\
 G_{vAdF} &= \frac{\hat{v}_A}{\hat{d}_F} \\
 &= \frac{(1 + T_{V22})G_3 G_9 G_{19} + (1 + T_{V11})G_4 G_{10} G_{20}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}} \\
 G_{vO1dA1} &= \frac{\hat{v}_{O1}}{\hat{d}_{A1}} \\
 &= - \frac{(1 + T_{V22})G_7 G_{15} G_{17} G_{19} + E_2 G_{13} G_{17}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}} \\
 G_{vO2dA2} &= \frac{\hat{v}_{O2}}{\hat{d}_{A2}} \\
 &= - \frac{(1 + T_{V11})G_8 G_{16} G_{18} G_{20} + E_1 G_{14} G_{18}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}} \\
 G_{vO1dA2} &= \frac{\hat{v}_{O1}}{\hat{d}_{A2}} = \\
 &= \frac{G_7 G_{10} G_{14} G_{17} G_{18} G_{20} - (1 + T_{V22})G_7 G_{16} G_{17} G_{20}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}} \\
 G_{vO2dA1} &= \frac{\hat{v}_{O2}}{\hat{d}_{A1}} \\
 &= \frac{G_8 G_9 G_{13} G_{17} G_{18} G_{19} + (1 + T_{V11})G_8 G_{15} G_{18} G_{19}}{(1 - T_{A1} - T_{A2})(1 + T_{V11})(1 + T_{V22}) + (1 + T_{V22})T_{V11L} + (1 + T_{V11})T_{V22L}}
 \end{aligned}$$

$$\begin{aligned}
G_{vAdA1} &= \frac{\hat{v}_A}{\hat{d}_{A1}} \\
&= \frac{-(1+T_{V22})G_9G_{13}G_{17}G_{19} + (1+T_{V11})(1+T_{V22})G_{15}G_{19}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}} \\
G_{vAdA2} &= \frac{\hat{v}_A}{\hat{d}_{A2}} \\
&= \frac{-(1+T_{V11})G_{10}G_{14}G_{18}G_{20} + (1+T_{V22})(1+T_{V11})G_{16}G_{20}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}} \\
G_{vO1iO1} &= \frac{\hat{v}_{O1}}{\hat{i}_{O1}} \\
&= \frac{E_2G_{17}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}} \\
G_{vO2iO2} &= \frac{\hat{v}_{O2}}{\hat{i}_{O2}} \\
&= \frac{E_1G_{18}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}} \\
G_{vO1iO2} &= \frac{\hat{v}_{O1}}{\hat{i}_{O2}} \\
&= -\frac{G_7G_{10}G_{17}G_{18}G_{20}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}} \\
G_{vO2iO1} &= \frac{\hat{v}_{O2}}{\hat{i}_{O1}} \\
&= -\frac{G_8G_9G_{17}G_{18}G_{19}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}} \\
G_{vAiO1} &= \frac{\hat{v}_A}{\hat{i}_{O1}} \\
&= \frac{(1+T_{V22})G_9G_{17}G_{19}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22}) + (1+T_{V22})T_{V11L} + (1+T_{V11})T_{V22L}}
\end{aligned}$$

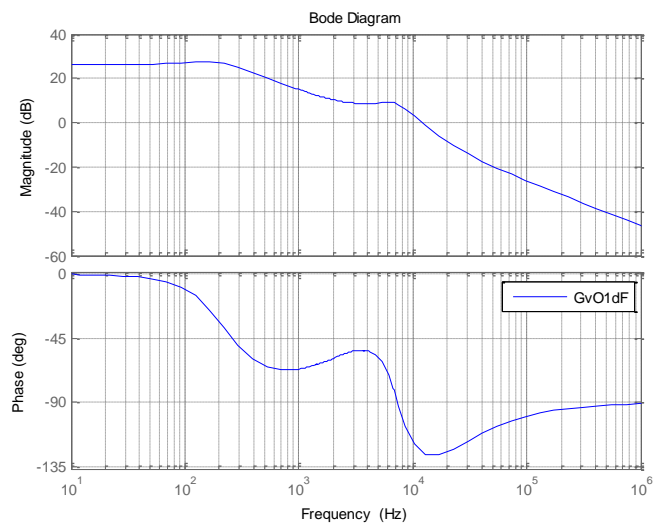
$$\begin{aligned}
G_{vAiO2} &= \frac{\hat{v}_A}{\hat{i}_{O2}} \\
&= \frac{(1+T_{V11})G_{10}G_{18}G_{20}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22})+(1+T_{V22})T_{V11L}+(1+T_{V11})T_{V22L}} \\
G_{vO1vIN} &= \frac{\hat{v}_{O1}}{\hat{v}_{IN}} \\
&= \frac{G_1E_2-G_2G_7G_{10}G_{17}G_{20}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22})+(1+T_{V22})T_{V11L}+(1+T_{V11})T_{V22L}} \\
G_{vO2vIN} &= \frac{\hat{v}_{O2}}{\hat{v}_{IN}} \\
&= \frac{G_2E_1-G_1G_8G_9G_{18}G_{19}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22})+(1+T_{V22})T_{V11L}+(1+T_{V11})T_{V22L}} \\
G_{vAvIN} &= \frac{\hat{v}_A}{\hat{v}_{IN}} \\
&= \frac{(1+T_{V22})G_1G_9G_{19}+(1+T_{V11})G_2G_{10}G_{20}}{(1-T_{A1}-T_{A2})(1+T_{V11})(1+T_{V22})+(1+T_{V22})T_{V11L}+(1+T_{V11})T_{V22L}}
\end{aligned}$$

$$\begin{aligned}
E_1 &= (1-T_{A1}-T_{A2})(1+T_{V11})+T_{V11L}, \\
E_2 &= (1-T_{A1}-T_{A2})(1+T_{V22})+T_{V22L}, \\
T_{A1} &= G_{11}G_{19}, \quad T_{A2} = G_{12}G_{20}, \quad T_{V11} = G_5G_{17}, \quad T_{V22} = G_6G_{18}, \\
T_{V11L} &= G_7G_9G_{17}G_{19}, \quad T_{V22L} = G_8G_{10}G_{18}G_{20}
\end{aligned}$$

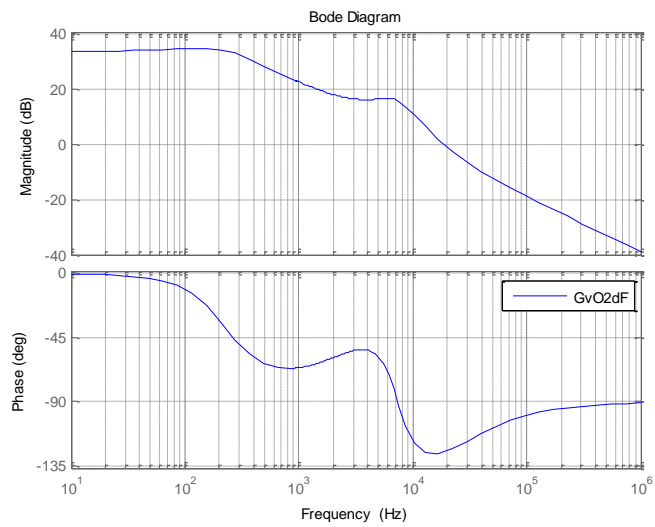
분석한 통합 시스템의 개루프 전달 특성을 3장에서 설계한 시스템에 적용하면 다음 그림 A.8과 같다.



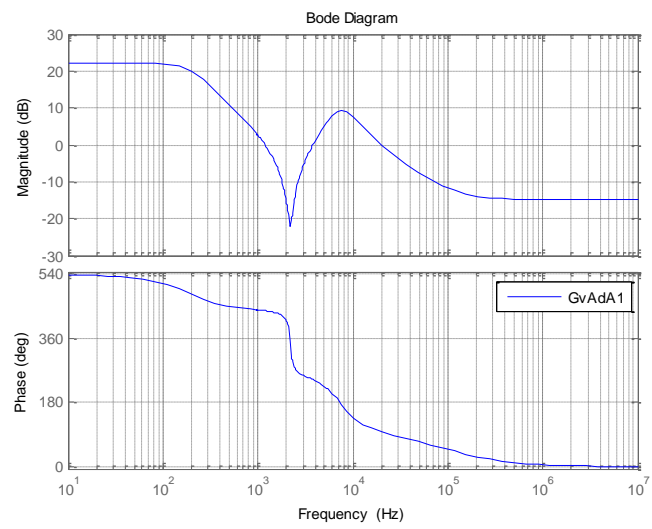
(a)



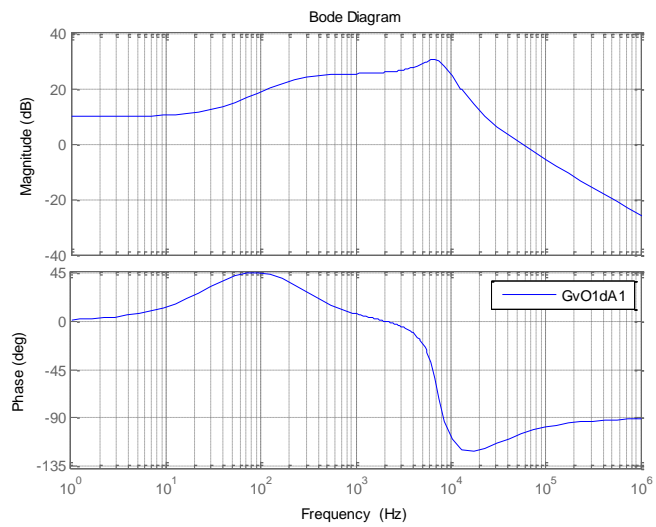
(b)



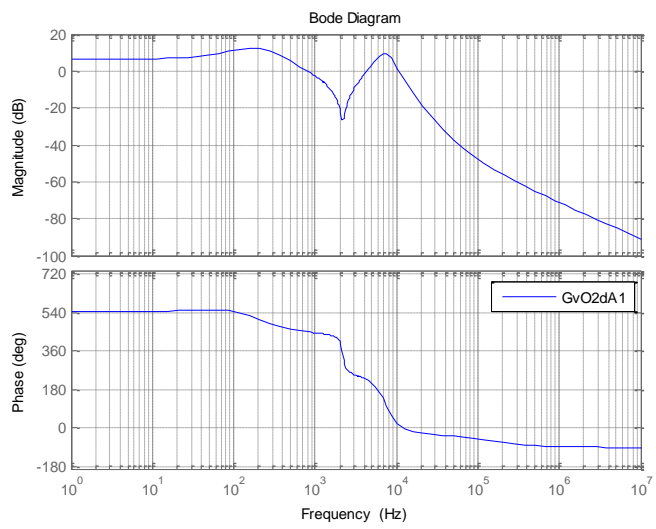
(c)



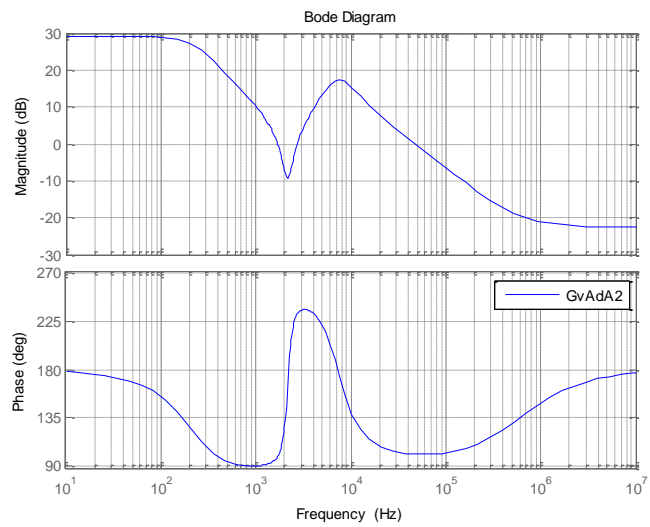
(d)



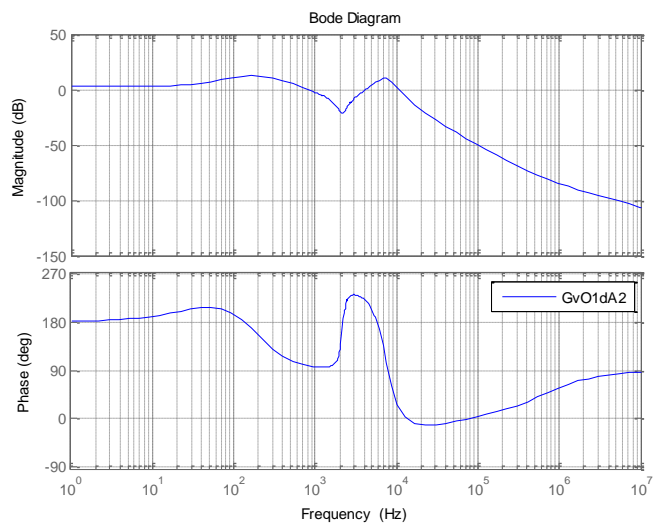
(e)



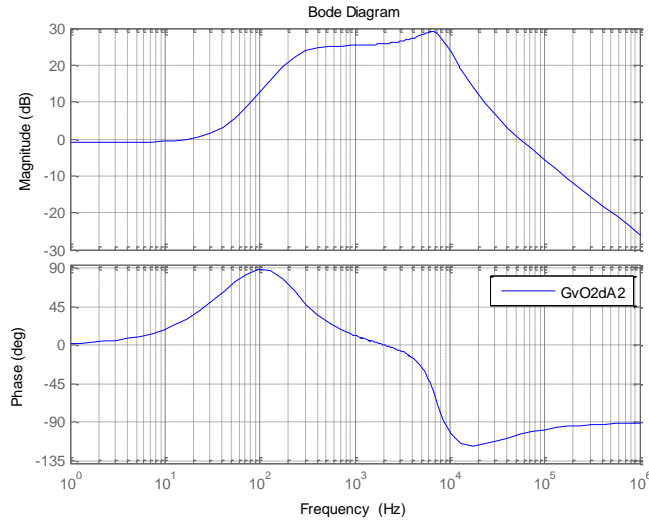
(f)



(g)



(h)



(i)

그림 A.8 이중 출력의 개루프 소신호 전달 특성 보드 선도,

(a) G_{vAdF} , (b) G_{vO1dF} , (c) G_{vO2dF} , (d) G_{vAdA1} , (e) G_{vO1dA1} , (f) G_{vO2dA1} , (g) G_{vAdA2} , (h) G_{vO1dA2} ,

(i) G_{vO2dA2} .

G_{vO1dA1} 과 G_{vO2dA2} , 즉, 각각의 능동 출력필터의 시비율에서 해당 출력 전압까지의 전달 함수에 대한 보드 선도를 보면 앞서 단일 출력에 대한 전달 함수와 다르게 저주파에서 +20 dB/decade의 기울기를 보이던 특성이 없는 것을 알 수 있다. 이를 정성적으로 분석하면 단일 출력의 경우와 달리 하나의 능동 출력 필터의 시비율이 v_A 에 영향을 주어도 다른 출력단으로 전력이 전달되어 v_A 전압을 고정시키기 때문에 저주파 대역에서 기울기가 0으로 수렴하게 되는 것이다. v_{O1} 에 비해 v_{O2} 가 크기 때문에 D_{A1} 에 비해 D_{A2} 가 크고 이로 인해 v_A 가 v_{O2} 출력단에 의해 주로

결정되므로 G_{vO1dA1} 의 저주파 이득이 G_{vO2dA2} 의 저주파 이득에 비해 크게 된다. 물론 단일 출력의 경우와 마찬가지로 v_A 에 대한 제어 루프가 형성되면 이러한 저주파 특성이 사라지게 된다.

A.2.2 제어기 구성

이를 기반으로 2장과 같은 제어를 도입하면 다음 그림 A.9와 같이 나타낼 수 있고 각 전압 제어 전달 특성을 표 A.5에 정리하였다. 앞서 단일 출력에 대한 분석에서와 마찬가지로 각각의 제어기 설계가 다른 제어 루프에 직접적인 영향을 미치는 관계에 있으므로 재귀적인 제어기 설계를 통해 진행하게 된다.

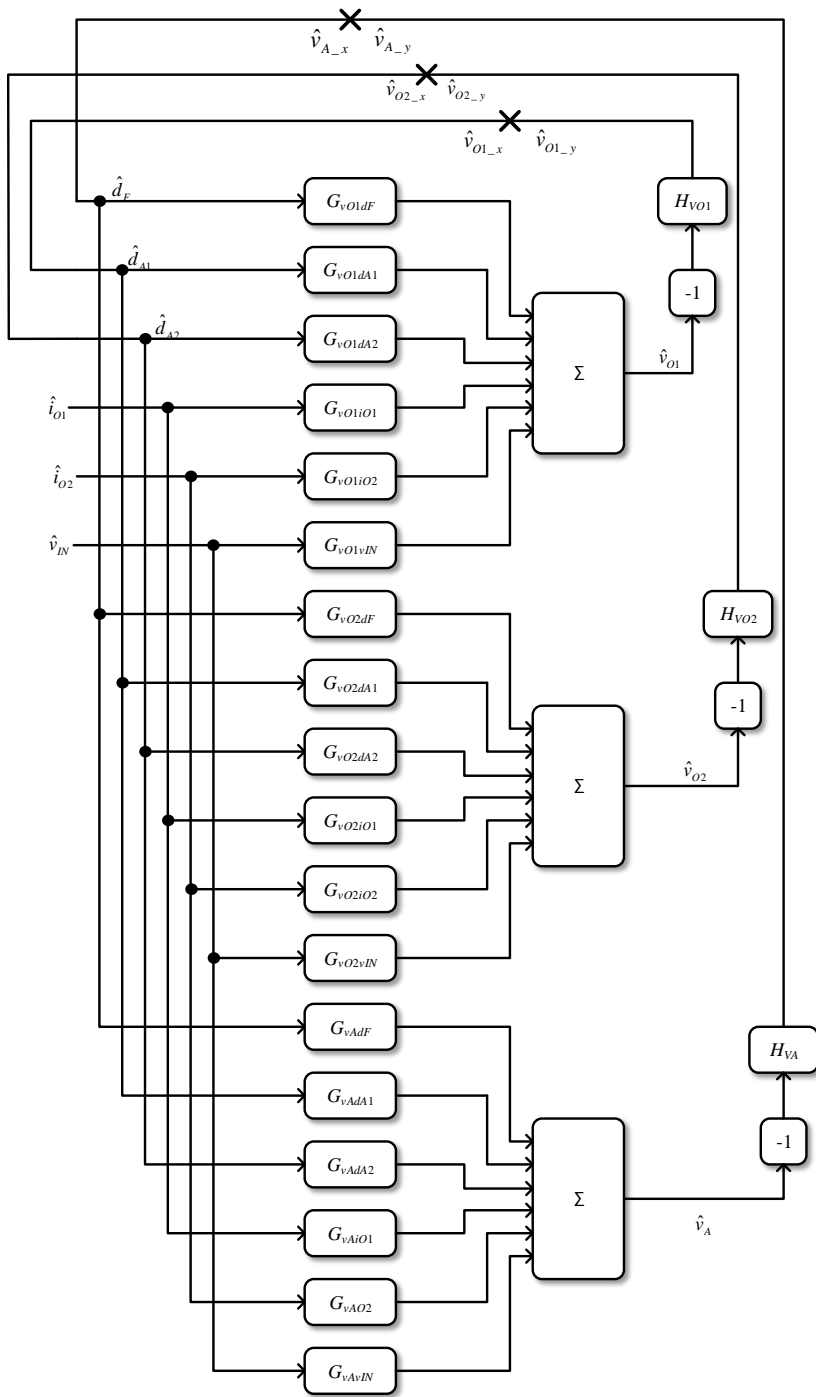


그림 A.9 제어가 포함된 페루프 소신호 블록도.

표 A.5 제어기가 포함된 페루프 전달 특성

$$\begin{aligned}
 T_{vO1} &= -\frac{\hat{v}_{O1_y}}{\hat{v}_{O1_x}} \\
 &= T_{H11} + \frac{-(1+T_{H00})T_{H12}T_{H21} + T_{H12}T_{H20}T_{H01} - (1+T_{H22})T_{H01}T_{H10} + T_{H10}T_{H02}T_{H21}}{(1+T_{H00})(1+T_{H22}) - T_{H02}T_{H20}} \\
 \\
 T_{vO2} &= -\frac{\hat{v}_{O2_y}}{\hat{v}_{O2_x}} \\
 &= T_{H22} + \frac{-(1+T_{H00})T_{H12}T_{H21} + T_{H21}T_{H10}T_{H02} - (1+T_{H11})T_{H02}T_{H20} + T_{H20}T_{H01}T_{H12}}{(1+T_{H00})(1+T_{H11}) - T_{H01}T_{H10}} \\
 \\
 T_{vA2} &= -\frac{\hat{v}_{A_y}}{\hat{v}_{A_x}} \\
 &= T_{H00} + \frac{-(1+T_{H22})T_{H01}T_{H10} + T_{H01}T_{H12}T_{H20} - (1+T_{H11})T_{H02}T_{H20} + T_{H02}T_{H21}T_{H10}}{(1+T_{H11})(1+T_{H22}) - T_{H12}T_{H21}}
 \end{aligned}$$

$$\begin{aligned}
 T_{H00} &= G_{vAdF}H_{vA}, & T_{H10} &= G_{vO1dF}H_{vA}, & T_{H20} &= G_{vO2dF}H_{vA} \\
 T_{H01} &= G_{vAdA1}H_{vO1}, & T_{H11} &= G_{vO1dA1}H_{vO1}, & T_{H21} &= G_{vO2dA1}H_{vO1} \\
 T_{H02} &= G_{vAdA2}H_{vO2}, & T_{H12} &= G_{vO1dA2}H_{vO2}, & T_{H22} &= G_{vO2dA2}H_{vO2}
 \end{aligned}$$

Abstract

Active Output Filter with a Novel Control Strategy and a Structure for Passive Filter Reduction of DC-DC Converter

Kyusik Choi

Dept. of Electrical Engineering and Computer Science

The Graduate School

Seoul National University

This paper presents a novel control strategy of active output filter for passive output filter reduction. The proposed method achieves the dual-function of regulating the output voltage ripple and the output voltage fluctuation during a load transient. The active output filter absorbs the ripple current from the main converter during steady states and injects insufficient current to the output during load transients. As a result, the output voltage regulations are satisfied with a reduced filter inductor and a filter capacitor. The novel control strategy allows traditional simple voltage controllers to be used, without requiring the expensive current sensors and complex controllers used in conventional approaches.

Also, the proposed active output filter method is extended to multiple output converters by a novel structure. As well known, conventional multiple output converters

have many problems owing to their multiple-winding transformers. The proposed multiple output converter method solves the problems by respective AOFs for outputs sharing one AOF capacitor. Since active output filters with the proposed method handle a small amount of power, there is no significant power loss. As a result, the proposed method resolves those traditional problems even without significant power losses and costly other typical solutions. To show the trend of power losses of the proposed method and conventional methods, power loss estimation is also progressed in this research.

To guarantee the stability of the proposed method, a conventional small signal analysis and a simplified small signal analysis are progressed. The simplified analysis makes the controller design to be achieved easily with traditional controller design sequences.

The proposed method is verified with a 380 V input, 12 V, 20 A and 5 V, 20 A dual-output 350-W forward converter. The output voltage regulation and power efficiency are measured and compared to conventional methods.

Keywords : Active output filter, Efficiency, Voltage regulation, Passive filter reduction

Student Number : 2007-23056